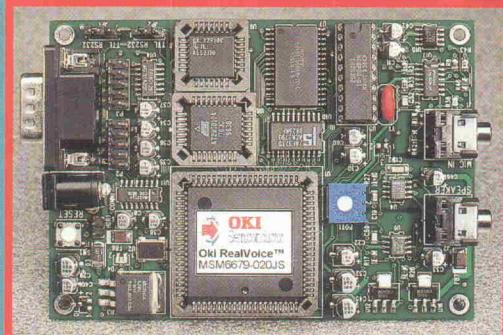




6/97



Spracherkennung: Oki MSM6679

Atmels AVR

Konkurrenz zum PIC

FFT mit HpW Works 2.0

Audioanalyse
per Software

Sparwandler

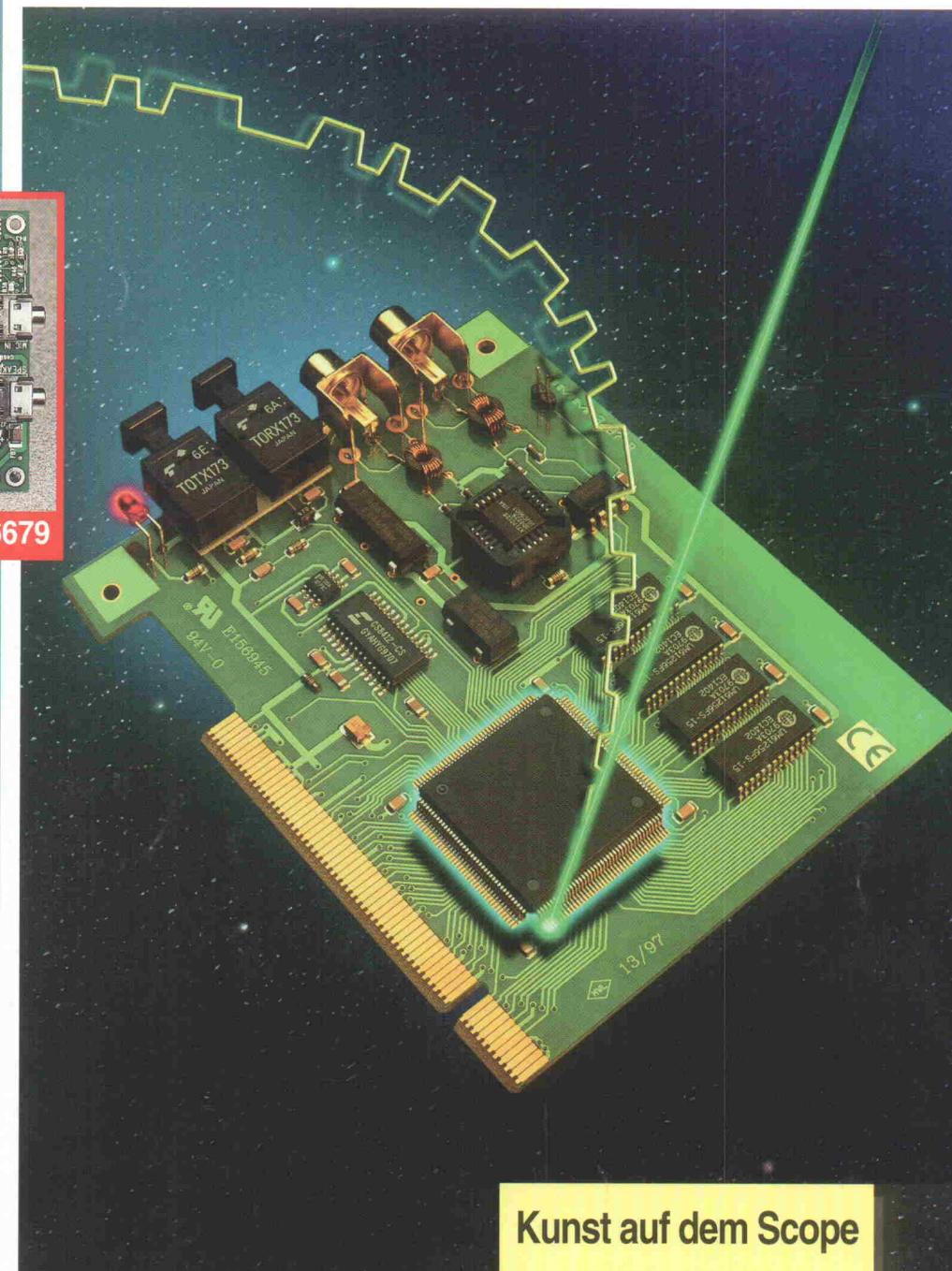
A/D-Umsetzer
aus µC und OP

Digitaler Vorverstärker mit 56002

Soundeffekte mit DSP

Mehr Power im Chip

Zukunft der Programmierbaren Logik



Kunst auf dem Scope

Grafikanimation
mit Analogtechnik

Kompromißlos

- Sie erwarten unbestecklichen und kritischen Journalismus.
- Sie verlangen Fakten statt Geschichten?
- Sie wollen echte Nachrichten statt aufgewärmter Banalitäten?

Die CeBIT-Highlights

ct Mai 1997



**magazin für
computer
technik**

H 8752
DM 9,-

5

Irgendwann passiert's

Der Horror: Platten-Crash

Vorbeugen - Selbsthilfe - professionelle Datenrettung

Jetzt ist Intel unter Druck

Starke Pentium-Konkurrenz zu Kampfpreisen

Praxis

• Betriebssystem-Backup

Prüfstand

ATX-Gehäuse

Objektdatenbanken

Virtuelle Realität im Web
Neue 3D-Grafikkarten

Gut fürs Geschäft

Decision Support

Diagramm-Software

c't. Die intelligente Art, sich umfassend zu informieren

Erhältlich am Kiosk oder im Zeitschriftenhandel

<http://www.heise.de>

magazin für
computer

magazin für
computer
technik

Fast zwanzig Jahre ...

Zwei Nachrichten, eine gute, eine schlechte! Die schlechte zuerst? Also: Dieses Heft 6 ist die letzte *ELRAD* aus dem Heise-Verlag. Die gute Nachricht: Der Bruchmann-Verlag führt den Titel weiter, und zwar nach eigenem Bekunden mit demselben Konzept und in gleicher Aufmachung.

Trotzdem: Im November wäre 'unsere' *ELRAD* 20 Jahre alt geworden, und ich, Peter Röbke-Dörr (der roe), bin versucht zu sagen, eine Ära geht zu Ende – für mich jedenfalls, der ich quasi von Anfang an dabei war.

Begonnen hat das Ganze mal mit zwei Redakteuren – einem Häuptling und mir als Indianer. Wir ließen aufgrund eines Kooperationsvertrags mit der englischen Zeitschrift 'Electronics Today International' dort veröffentlichte Artikel übersetzen und haben sie dann an den deutschen Markt und die hiesigen LeserInnen angepaßt. Letztere waren damals fast ausschließlich Amateure, die Bauanleitungen nachgekupfert haben – sei es aus Spaß an der Freude oder um Geld zu sparen.

Legendäre Sternstunden dieser Zeit: der monophone Synthesizer Transcendent 2000 von Tim Orr oder die Transmission-Line-Box in Heft 2/79. Der eine ist mir in Erinnerung geblieben, weil ich ihn selbst zusammengebaut und getestet, den Artikel bearbeitet und am Ende gar die notwendigen Fotos geknipst habe. Die Box wird mir wegen ihres Gewichts unvergänglich bleiben. Wir haben sie den LeserInnen als 'handlichen' Bausatz aus wasserfestem Bootsbau-Sperrholz zur Verfügung gestellt – jeder einzelne ließ sich nur vierhändig bewegen. Und wir (Redaktion, Grafik, Werkstatt, Lager, Versand) residierten damals sehr beengt in einer kleinen 4-Zimmer-Wohnung.

Überhaupt, die Arbeitsbedingungen: Manuskripte waren noch das, was der Name besagt, nämlich mit der Hand geschrieben. Der Umbruch des Heftes geschah zeilenweise mit Klebstoff und Schere, und nur dem Chefredakteur stand eine elektrische Schreibmaschine zu.

Tja, und c't hieß damals noch Computing Today und war ein achtseitiger Innenteil von elrad ...

Später kamen dann immer mehr eigene – also nicht übernomme – Artikel und Projekte dazu. Eines davon war die Satelliten-Empfangsanlage elsat in 1/87. Ein Projekt, das potentiellen Nachbauern schon eine gewisse kriminelle Energie abforderte. Schließlich war zu jener Zeit der Fernsehempfang über Satellit noch ein Straftatbestand – ähnlich dem eines Schwarzsenders. (Einige behielten dies wohl lange im Hinterkopf. So münzte jemand viel später das Chipkarten-Schreib-/Lesegerät aus *ELRAD* 2/95 in ebensolche Energie um – und zog der deutschen Telekom damit etliche tausend Mark aus der Tasche.)

Doch die Zeiten änderten sich – und mit ihnen auch die *ELRAD*. Die jüngere Leserschaft wollte sich nicht mehr auf die Hobbyelektronik beschränken und forderte eine Anhebung des Niveaus. Mit Heft 1/90 bekam das Magazin deshalb nicht nur ein neues Outfit, mehr Farbe und ein stabiles 'Rückgrat' im sogenannten internationalen Magazinformat. Der Start in die Neunziger brachte auch ein neues Konzept: Die *ELRAD* verließ das Amateurlager und richtete ihr Augenmerk auf die professionellen Entwickler.

Projekte basierten nicht mehr auf TTL-Gräbern, Bastelai war beinah schon verpönt und Analogtechnik in Form von Buchwissen out. Praxisge-rechtes Know-how, den Finger immer am Puls der Zeit und strenge Vergleichs-tests, so lautete die Devise. Der Test von 44 Handmultimetern am Kalibrator, ein Schreibtisch voller Meßkarten oder das

Knallen von 20 USVs gehörten zum Redaktionsalltag. Lehrgänge zu Regelungstechnik, Schaltungssimulation, digitaler Signalverarbeitung oder VHDL-Programmierung wurden fester Bestandteil der 'neuen' *ELRAD*. Und spätestens seit den Volks-PLDs, DSPs für alle oder SPICE zum Nulltarif haben diese Themen auch für die LeserInnen ihre Schrecken verloren.

Gleichzeitig wurde auch die *ELRAD*-Umgebung auf den neuesten Stand gebracht: Die DTP-Abteilung sorgte Monat für Monat für einen gelungenen Seitenumbruch, die *ELRAD*-Mailbox ging ans Netz, ein E-Mail-Anschluß und die *ELRAD*-Websiten folgten, die erste CD-ROM im Heise-Verlag entstand.

Für gute Arbeitsbedingungen war also gesorgt, das Magazin *ELRAD* etablierte sich zusehends im Markt der Elektronik-Fachzeitschriften, die Leserschaft zeigte sich mit dem vollzogenen Kurswechsel zufrieden.

Doch leider paßt nun nicht mehr zusammen, was 19 Jahre zusammengehörte: Der Verleger hat aus strategischen Gründen entschieden, sich von *ELRAD* zu trennen. Der Bruchmann-Verlag übernimmt die Aufgabe, Sie, liebe LeserInnen, in Zukunft mit dem notwendigen Elektronik-Know-how zu versorgen. Wir verabschieden uns deshalb von Ihnen und wünschen dem neuen Verlagshaus eine weiterhin erfolgreiche *ELRAD*!

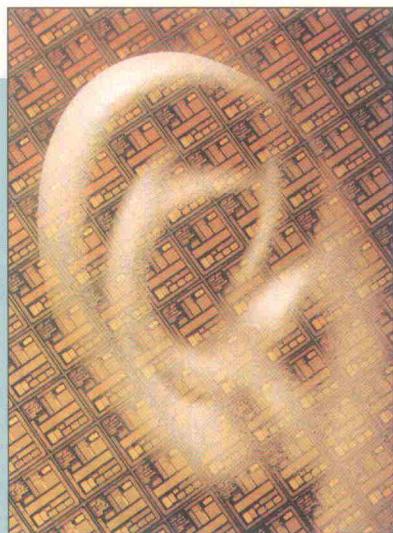
Ihre Redaktion



Design Corner

Silizium-Ohr

Die Bedienung elektronischer Alltagsprodukte fordert vom Benutzer meist noch erhöhte Aufmerksamkeit. Sprache als natürliche Kommunikationsform könnte die Handhabung in vielen Fällen erleichtern – wie zum Beispiel beim Autotelefon, dem man nur noch die Nummer oder den gewünschten Gesprächspartner mitteilen muß. Um Geräten für den Massenmarkt Ohren zu verleihen, hat OKI den Voice Recognition Processor MSM6679 und ein entsprechendes Demo-Kit entwickelt. Wie der 'Hörapparat' funktioniert, zeigt der Beitrag auf



Seite 45

Entwicklung

Roter Faden

Vorbei die Zeiten, als fünf 'zu Fuß' programmierte PALs ein Board beherrschten. Programmierbare Logikbausteine von heute bestechen durch ihre beinahe unendlichen Möglichkeiten. Sie bereiten Entwickler dank ihrer Komplexität aber auch so manche Kopfschmerzen – besonders wenn es auf eine schnelle Markteinführung ankommt. Wie sich die typischen Probleme beim Design mit PLDs aus der Welt schaffen lassen, ist Schritt für Schritt beschrieben ab

Seite 60

Entwicklung

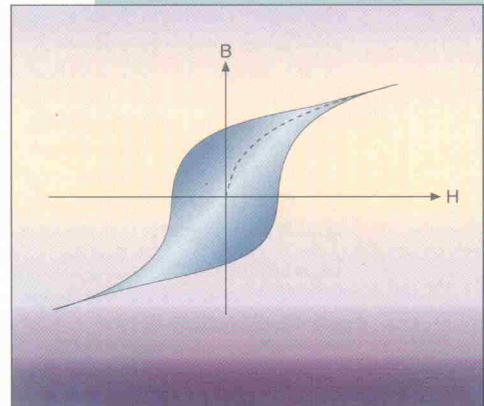
DSP-Vorverstärker

Wenn man der großen Resonanz auf die letzjährige Serie 'Signal-Processing' Glauben schenkt, so hat sie es geschafft, digitale Signalprozessoren populärer zu machen und diese selbst vielen eingefleischten Analogverfechtern näher zu bringen. So mancher hat damit den Einstieg in die digitale Signalverarbeitung gewagt und nicht bereut. Darüber hinaus gab es aber auch einige Fachautoren, die mit dem EVM konkrete Applikationen

aufgebaut haben. Eins davon ist dieser Audio-Vorverstärker, der durch die Anbindung an einen DSP besonders vielseitig wird.

Seite 48

Grundlagen

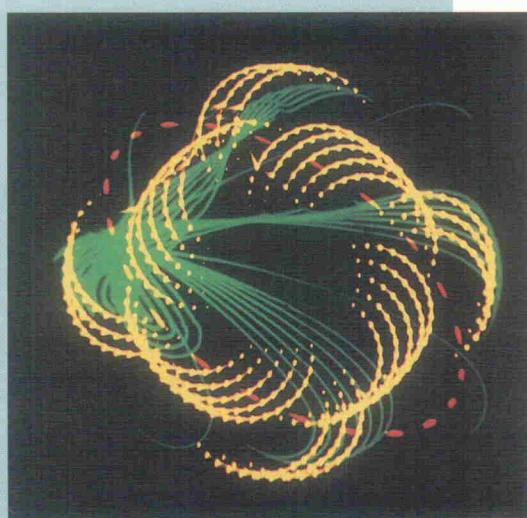


Report

Licht-Bilder

Wie kann man mit ein paar umgestrickten Ton-Generatoren und einem Oszilloskop kleine Filmsequenzen erstellen? Daß es geht und auch wie, erklärte uns ein Leser, der animierte Grafiken als Trennblenden für den Bayrischen Rundfunk produziert. Bewundern Sie die kleinen Kunstwerke ab

Seite 30



Magnetisierend

Viele nichtelektronische Komponenten oder Größen werden in der Schaltungsanalyse entweder gar nicht oder nur durch sehr primitive Modelle beschrieben. Will man solche Elemente trotzdem in der Simulation berücksichtigen, sind meist die Modellierungsfähigkeiten des Anwenders gefragt. Am Beispiel der ferromagnetischen Hysterese zeigt der Grundlagenbeitrag effiziente Wege zum optimalen Modell und beleuchtet dabei die Vor- und Nachteile der Makro- und Verhaltensmodellierung.

Seite 81

ELRAD
Magazin für Elektronik und technische Rechneranwendungen

H 5345
DM 7,50
OS 60,- sfr 7,50
HR 10,- FF 25,-

6/97

SEITE 45 Spracherkennung: OKI MSM6679

SEITE 78 Atmel A/V Konkurrenz zum PIC

SEITE 38 FFT mit HpW Works 2.0 Audiointerface per Software

SEITE 74 Spanwandler A/D-Umsetzer aus µC und OP

SEITE 48 Digitaler Vorempfänger mit 56002 Soundeffekte mit DSP

SEITE 55 Mehr Power im Chip Zukunft der Programmierbaren Logik

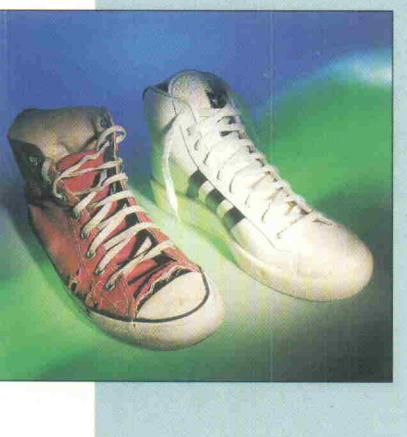
30 Kunst auf dem Scope Grafikanimation mit Analogtechnik

Entwicklung

Eingeholt

Sekt oder Selters? '51er, HC11, Z8 oder PIC? Da mag jeder nach seinem eigenen Geschmack gehen. Allerdings wird die Auswahl im µC-Fall nun noch etwas breiter, da Atmel mit seinen AVR-Controllern eine interRISCante 8-Bit-Alternative auf den Markt bringt. Der erste verfügbare Vertreter der neuen Serie durfte sich einer kleinen Durchleuchtung unterziehen.

Seite 78



Inhalt 6/97

aktuell

Industrie-PC	7
Firmenschriften und Kataloge	9
Stromversorgung	12
EDA	13
Mikrocontroller	14
Meßtechnik	16
Medien	20
SMT, ES&S, Hybrid: Nachbericht	22
Hannover Messe 1997: Nachbericht	24

Test

PreView: Eagle goes Win	
Grafischer Layouteditor unter Windows	26
PreView: Fix entflochten	
Quickroute 3.6: Schaltplan und Layout unter Windows	27
PreView: Spektroskop	
HpW Works 2.0: Software FFT-Analyser/Generator	38

Report

Licht-Blicke	
Kunst und Kathodenstrahlen	30
Neue Welten	
Programmierbare Logikbausteine	55

Projekt

Zugang	
Background-Debug-Interface mit HC12 für HC12	34

Entwicklung

Design Corner: 56 und acht	
DSP56L811EVM – Evaluation-Kit	
zur neuen DSP-Familie 568xx	42
Design Corner: Silizium-Ohr	
Spracherkennung mit OKIs MSM6679	45
DSP-Vorverstärker	
Praktische Anwendung mit Motorolas EVM	48
Roter Faden	
Leitlinien für das PLD-Design	60
Eingeholt	
Neue Konkurrenz bei 8-Bit-Controllern	78
Schaltungsentwicklung mit VHDL (8)	
Synthese	86

Grundlagen

Schatzkästchen	
Analog/Digital-Wandlung per Software	74
Magnetisierend	
Modellierung und Simulation	
der ferromagnetischen Hysterese	81

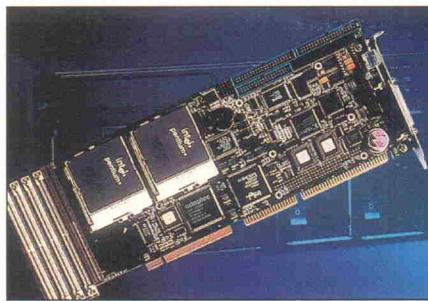
Rubriken

Editorial	3
Radio und TV: Programmtips	18
Bücher	71
Die Inserenten	101
Impressum	101
Vorschau	102

Industrie-PC

Zwei mal Pentium für PCI und ISA

Die PIP10A vom US-Hersteller Pro-Log ist eine komplett ausgestattete Slot-CPU für PCI- und ISA-Bussysteme im Vertrieb von Bressner Technology. Das Board lässt sich wahlweise mit einem oder zwei Pentium-Prozessoren bei Taktfrequenzen zwischen 100 MHz und 200 MHz betreiben. Der Rechnerleistung entsprechend sorgt ein schneller 82430HX-Chipsatz von Intel für die Kommunikation über den PCI-Bus und die ISA-Schnittstelle. Für die Ansprache von Massenspeichern bieten sich ein Enhanced IDE Controller und ein Fast/Wide-SCSI-2-Interface an. Dazu kommen direkte Anschlußmöglichkeiten für zwei 2,88-MByte-Floppies, ein Parallelport und zwei serielle Schnittstellen. Letztere unterstützen die Standards RS232, RS422 und RS485. Die Karte eignet sich für symmetrisches

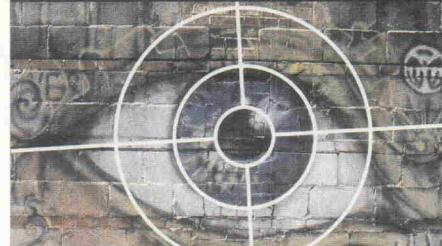


Multiprocessing (SMP) und verfügt über ein erweitertes AMI WinBIOS, das auch einen Stand-alone-Betrieb ohne Tastatur, Maus oder Laufwerke gestattet. Schließlich stellt die PIP10A noch eine per Software kontrollierbare Temperaturüberwachung mit einem Open-Collector-Ausgang zum Schalten externer Geräte bereit.

Bressner Technology GmbH
Breslauer Straße 34
82194 Gröbenzell
☎ 0 81 42/46 79-0
📠 0 81 42/46 79-99
✉ bressner@t-online.de

Fassen Sie Ihr Ziel
ins Auge!

PLATINEN-CAD



WELTNEUHEIT

Ab jetzt können Sie Ihre Leiterplatten mit nur **einem CAE-System** entwickeln. Vergessen Sie das mühsame Erlernen unterschiedlicher Bedienoberflächen oder wochenlange Einarbeitungszeit. **TARGET 2001! design station** ist das weltweit erste Programm, das Schaltplan, Mixed mode Simulation, Platine, Autoplacing/routing und die immer wichtiger werdende EMV-Analyse mit einer **gemeinsamen Datenbasis** (Echtzeit-Datenintegration) und der **32-Bit-Power** von **Windows 95/NT** verbindet. Die Basisprodukte **euro/economy/professional** lassen sich individuell mit der Mixed mode Simulation, der EMV-Analyse und dem Shape based Autorouter für jedes Budget aufrüsten. Von **298,- bis 9.980,- DM**, zzgl. MwSt.

TARGET 2001! euro: DM 298,-
TARGET 2001! economy: DM 998,-
TARGET 2001! professional: DM 2.490,-
weitere Preise auf Anfrage!

Workstationleistung auf PC:

- **32-Bit Power** von **Windows 95/NT**
- Deutsches Programm mit nur einer Bedienoberfläche
- **Analog/Digital-Simulation SPICE** kompatibel
- **EMV-Analyse**
- **100% Ripup & Retry Shape-based Autorouter**
- **Autoplacer**
- **Echtzeit-Datenintegration**
- **Echtzeit-Masseflächen** (*keine* Berechnungszeit!)
- **Drag & Drop** Bibliotheksverwaltung
- **Offene dokumentierte ASCII-Datenstruktur**
- **Gerber-Viewer** (Fremdformate importierbar)
- **Eagle** aufwärts kompatibel
- **Cross Probe forward/backward**
- **Isolationsfräsen** (HPGL-Outlineberechnung)
- **10 Jahre CAD-Entwicklung**
- **4. Generation Windows**

Doppelpack

Unter der Bezeichnung ZT5520 SBC ist bei Tekelec ein neuer Singleboard Computer von Ziatech zu beziehen. Das Board ist als Einschub für zwei Steckplätze eines Compact-



PCI-Systems konzipiert. Auch das ZT5520 unterstützt SMP und arbeitet bei Bedarf ebenfalls mit zwei Prozessoren, allerdings sind hier Ausführungen vom Typ PentiumPRO gefordert. Der Speicher lässt sich auf 128 MByte DRAM und acht

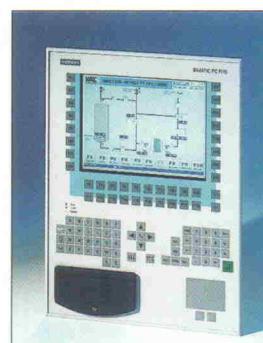
MByte Flash-Memory ausbauen. Letzterer enthält das BIOS und kann, sofern erforderlich, auch das komplette Betriebssystem (MS-DOS) aufnehmen. Da das Rechnerboard zwei CompactPCI-Busse unterstützt, lassen sich bis zu 13 Peripheriekarten ohne externe Brücke betreiben. Ein zusätzlicher Stecker ermöglicht I/O-Verbindungen zu externen Geräten über die Backplane des Rechnersystems. Zur weiteren Ausstattung gehören zwei serielle Schnittstellen, ein Parallelport und eine Schnittstelle zum Universal Serial Bus (USB).

Tekelec Airtronic GmbH
Kapuzinerstraße 9
80337 München
☎ 0 89/51 64-0
📠 0 89/51 64-1 10
✉ margot@tekelec.de

Kompakt-PC mit TFT

Mit dem Modell Simatic PC FI 15 hat der Bereich Automatisierungstechnik der Siemens AG die hauseigene Palette an Industrie-PCs erweitert. Der FI 15 begnügt sich mit Abmessungen von 450 × 335 × 120 mm. Die Frontseite entspricht der Schutzart IP65. Herz des Rechners ist ein 133-MHz-Pentium-Prozessor auf einem Siemens-Motherboard, dem zwischen acht und 128 MByte RAM zur Seite stehen. Für den Buskontakt gibt es einen kombinierten PCI/ISA-Anschluß, einen reinen ISA-Slot sowie ein PCMCIA- respektive PC Card Interface vom Typ III. Als Anzeigeeinheit fungiert ein 10,4"-TFT-Display. Dazu kommen eine 1,6-GByte-Festplatte (Enhanced IDE), ein 1,44-MByte-Floppy, eine Tastatur mit 36 frei programmierbaren Funktionstasten sowie ein integriertes Touch-Pad. Neben einer gesonderten

Maus- und VGA-Schnittstelle sind zwei serielle und eine parallele Standardschnittstelle sowie ein Multi Point Interface (MPI) für die Kommunikation mit Simatic-Steuereinheiten vorhanden. Der FI 15 wird inklusive MSDOS 6.22 und Windows 95 ausgeliefert.



Siemens Business Services
Postfach 2348
90713 Fürth
☎ 09 11/9 78-33 21
✉ http://www.aut.siemens.de

Ing.-Büro **FRIEDRICH**
Am Schwarzen Rain 1
D-36124 Eichenzell

Tel.: 0 66 59 / 919 444
Fax.: 0 66 59 / 919 445
Mailbox: 0 66 59 / 919 446

Schweiz:

UTECH ENGINEERING, Amselweg 3, CH-4914 Roggwil
Tel.+Fax: 00 41 / 62 929 00 57, e-mail: utec@bluewin.ch



www.ibfriedrich.com

DISPLAY



damit Sie den Anschluß nicht verpassen.

1 Europakarte incl. Stopplack, incl. MwSt.

1seitig 73,60 DM - 2seitig 101,20 DM

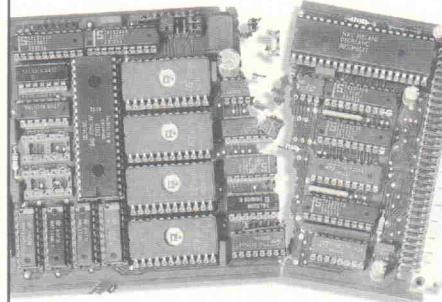
4 Lagen 358,80 DM

Sie zahlen mehr???

M & V Breidenbach · Gillwiese 10 · 56355 Bettendorf

Telefon 0 6772 / 9 46 38 · Fax 0 6772 / 9 46 34 · Modem 0 6772 / 9 46 35

Jede ist zu ersetzen!



**Nachfertigung
Neuentwicklung**
von nicht mehr lieferbaren
Elektronikbaugruppen

DIE ENTWICKLER
vereinigte Elektronik Werkstätten GMBH

Edisonstraße 19 · 28357 Bremen · Tel. 0421/ 27 15 30 · Fax 0421/ 27 36 08

MiTAC Industrie PC

Multi-Systeme / Server Gehäuse (MCH-205)

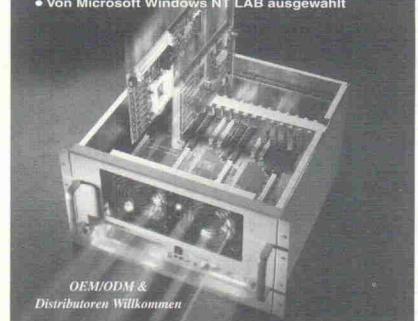
400W + 2 Redundant Stromversorgung

• bis 20-Slot PCI / ISA Backplane mit 1- / 2- / 4-Systeme

• 4 - 5.25 Einschübe, 2 - 3.5" Einschübe

• 2 - hohe Leistungslüftern

• Von Microsoft Windows NT LAB ausgewählt



OEM/ODM &

Distributoren Willkommen

CE ISO-9001 ISO-14001

MiTAC

MiTAC SYSTEM GmbH

Ungesheimer Weg 3, 40472 Düsseldorf Germany

Tel: 49-211-4719-7106 Fax: 49-211-4719-7125

E-mail: magmitac@aol.com

WWW Homepage: <http://www.mitac.com.tw/nc>

All Warenzeichen und Markennamen sind Eigentum der jeweiligen Firmen.

Display-Anzeigen
in **ELRAD**

Unser
Anzeigenplatz
für den
„schnellen Blick-Kontakt“

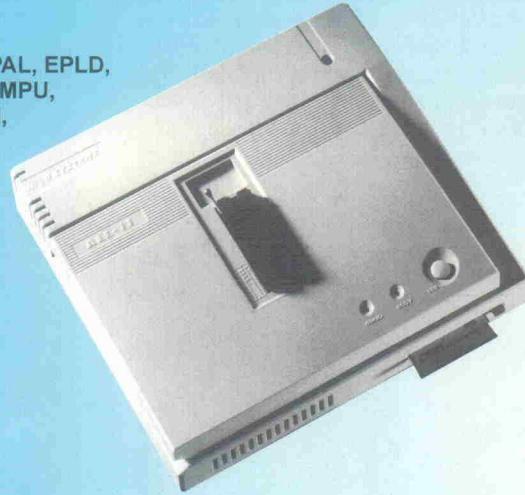
Wir beraten Sie gern:
0511/53 52-164, -219

NEU

HI-LO SYSTEMS®

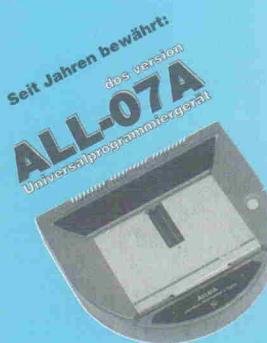
windows version

ALL-11
Universalprogrammiergerät



Programmiergeräte für GAL, PAL, EPLD,
PLD, PEEL, MACH, MAX, PIC, MPU,
MCU, FLASH-EPROM, EPROM,
EEPROM, SERIAL-PROM,
BPROM,

Per Fax kostenlose
Info's anfordern!



ALL-11 Features:

PC-Anschluß über RS-232 (bis 115kBaud)

Software für Microsoft-Windows

CPU und 1MBit Buffer standardmäßig

Speichererweiterung bis 128 Mbyte optional
mittels SRAM-Card

Bausteine mit bis zu 300 Plns über optionale
Zusatzzadapter programmierbar



HI-LO SYSTEMS Vertriebs GmbH

Odelshamer Str. 2 83512 Wasserburg

Tel: 08071/5953-0 Fax: 08071/595388

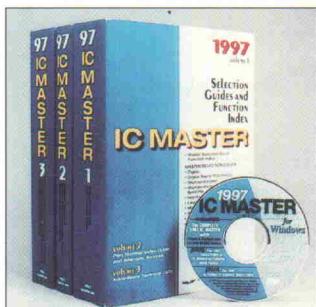
Alles aus der Dose

CRC, ein weltweit tätiges amerikanisches Unternehmen, und die von CRC übernommene Firma Kontakt Chemie präsentieren ihren ersten gemeinsamen Katalog. Beide Unternehmensbereiche weisen ein unterschiedliches Angebotspektrum auf: Kontakt Chemie im Elektronikbereich, CRC auf dem Sektor Schmieren. Der Katalog listet auf 50 Seiten sämtliche Produkte und ihre entsprechenden Anwendungshinweise übersichtlich auf. Die Hersteller wenden sich mit diesem Verzeichnis daher nicht nur an den Einkauf, sondern vor allem an den Praktiker vor Ort. Der Katalog ist kostenlos erhältlich.

CRC Industries Deutschland GmbH
Südring 9
76473 Iffezheim
Fax 0 72 29/3 03-0
Tele 0 72 29/30 32 66

IC-Kompendium

Der IC Master ist in der Ausgabe 1997 druckfrisch aus den USA eingetroffen. Das bewährte Nachschlagewerk umfaßt jetzt mehr als 125 000 integrierte Schaltkreise, 120 000 Vergleichstypen und 250 Hersteller aus der Halbleiterbranche. Weltweite Niederlas-



sungs- und Distributoradressen erleichtern die Kontaktaufnahme. Die Seriennummer des Kompendiums ermöglicht dem Käufer auf der Website <http://icmaster.com/> einen exklusiven Zugang zu Pinouts und Gehäusesdaten von über 85 000 ICs. Der dreibändige IC Master ist ab sofort zu einem Preis von 330 DM erhältlich – wahlweise auch auf CD.

First Components GmbH
Mühlweg 1
82054 Sauerlach
Fax 0 81 04/70 44
Tele 0 81 04/99 92



Waterkant automatisiert

Wer sich im Wirtschaftsraum Hamburg in Wirtschaft und Wissenschaft auf dem Gebiet der Montage, Handhabung und Industrieroboter (MHI) betätigt, haben die seit Anfang des Jahres zusammengeführten Transfer-einrichtungen TUHH Technologie GmbH (TuTech) und das Technologieberatungszentrum Hamburg (TBZ) in einer Strukturuntersuchung ermittelt. Als Ergebnis dieser Umfrage liegt jetzt in aktualisierter 2. Auflage der 'Report Automatisierungs-

technik Hamburg' vor. Auf 50 Seiten enthält diese Broschüre detaillierte Einzeldarstellungen von 49 Unternehmen und 15 Hochschulinstituten. Ergänzende Übersichtstabellen ordnen den einzelnen Firmen und Instituten die verschiedenen Technologiefelder zu. Den Report gibt es kostenlos.

TUHH Technologie GmbH
Schellerdamm 4
21079 Hamburg
Fax 0 40/76 61 80-0
Tele 0 40/76 61 80-18

aktuell

Setzen Sie auf die Schaltplan- und Layout-Software, die sich zehntausendfach bewährt hat!

Setzen Sie auf die Nummer eins in Deutschland!

EAGLE 3.5





jetzt auch für Windows 95/NT

Kostenlose Hotline!

Windows und Windows NT sind eingetragene Warenzeichen der Microsoft Corporation.

Preise (inkl. MwSt.)

EAGLE 3.5	1-User-Lizenz	3-User-Lizenz	5-User-Lizenz	Server-Lizenz
Layout	DM 920,-	DM 1380,-	DM 1840,-	DM 3680,-
Schaltplan/Layout Autorouter	DM 2760,-	DM 4140,-	DM 5520,-	DM 11040,-

Preise für Studenten und Ausbildungsstätten auf Anfrage.

Holen Sie sich die Demo mit Trainingshandbuch für DM 29,90 inkl. MwSt. und Versand oder kostenlos von unserer Webseite.

Die Demo ist voll funktionsfähig, lediglich das Abspeichern von Dateien ist nicht möglich.

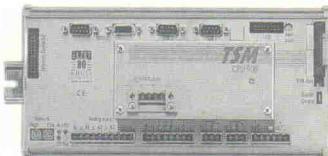


CadSoft Computer GmbH
Hofmark 2, 84568 Pleiskirchen
Tel. 08635-810, Fax 08635-920
E-Mail: Info@CadSoft.DE
BBS: +49-8635-6989-70 (analog) · 20 (ISDN)
Web: <http://www.CadSoft.DE>

ELZET
80

Die neue TSM-CPU

Industriesteuerungen in C programmieren!



- 25MHz TLCS900H-Prozessor mit 128K Flash-EPROM/ 128K RAM batt. gep. (512K/512K opt.)
- Vier 24V-Eingänge, davon 2 Zähler; 2 Relais, 2 PWM-Ausgänge 24V/ >2A, 4 Analog-E 10Bit, 2 RS232, Char-LCD-Port, Echtzeituhr, RC5-Tast.
- Modular erweiterbar!** TSM-CPU900
Optional mit BITBUS. 798,-/917,70
- Testpaket mit C-Compiler,** DM excl./incl. MwSt. mCAT2 Echtzeitkern, Kabel: 1100/1265DM
- Mehr Info?** www.elzet80.de !

ELZET 80 - Vaalser Str. 148 - D 52074 Aachen

0241 TEL 87 00 81 FAX 870 231 9 0130/85 88 80

PC-ModulCPU-V40A für TurboPascal und C!



CPU-Baugruppe

TTL-Schnittstellen COM1-COM3, LPT1, Port A, Port B, Port C. Prozessor NEC-V40, 8MHz. I/O-Bus extern verfügbar. PC-Lautsprecher. 128KB Flash-EPROM, 128KB SRAM. Steckplatz für EEPROM, zusätzl. Bootrom oder batteriegep. Uhr. Stromversorgung 5V DC. Maße 77 x 64 x 14 mm. **DM 250,- +Mwst.**

Entwicklungs- und Demokit

Eurokarte mit VG-Leiste, inklusive CPU-Modul, Stromvers. 24V DC, Steckernetzteil, Uhr, LCD-Anzeige mit Hinterleuchtung, Funktionstasten, PC- und Druckeranschluß, Lochrasterfeld, Locator und Loadersoftware, umfangreiches Demoprogramm mit Source in TurboPascal oder C, Handbuch, EMV-Prüferbericht (EN50081-1 ohne Gehäuse!). **DM 950,- +Mwst.**

Baudisch Electronic GmbH Hetzengasse 24 D-73116 Wäschenebenen Telefon (0 71 72) 9 2613-0 Telefax (0 71 72) 9 2613-30

PAS Protokoll Analyse + Simulation

918,-

PAS Lite-Version (ohne Simulation) 573,-



auch englische Version erhältlich



PAS ist ein leistungsfähiges Programm zur Überwachung, Analyse und Simulation von seriellen Daten (RS 232, optional RS 422/485) und deren übergeordneten Protokollen.

- 4 versch. Betriebsmodi • Impulsdigramm • div. Daten darstellungen • Timinganalyse • Triggerfunktion • Aufzeichnung in Datei

Simulation: C/Pascal-ähnliche Programmiersprache • Simulationsprogramm wird in MaschinenSprache übersetzt • getrennte Definition von Protokoll- u. DatenEbene • Timeouterkennung • Standardprotokolle (z.B. 3964R) und Adapterkabel im Lieferumfang enthalten.

Fordern Sie kostenlos Infos und eine Demo-Version an.

Quintec Software GmbH, Am Hörnbach 5, 82396 Pähl, Tel: 08808/9200-24, Fax: 08808/9200-29

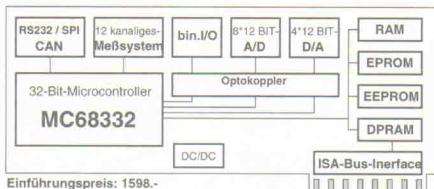
Händleranfragen für Österreich und Schweiz erwünscht.

intelligente PC-Einsteckkarte

- PC- und externer, autarker Betrieb (nur 5Volt)
- Meßsystem mit 12 freikonfigurierbaren Eingangs- funktionen (Drehgeber, Impuls, Frequenz,...)
- CAN-Bus-Interface, RS232-Schnittstelle, und ...

Regelung in Echtzeit unter Windows

- Bibliothek für schnelle, digitale Regel- und Steuerung (über 70 Funktionen: P., PIDT, Zweipunkt, etc)
- Fuzzy-Logik (bis 16 Einheiten), CAN-Bibliothek
- grafische Entwurfsoberfläche mit Simulations- möglichkeit und Visualisierung
- Regelungstechnisches Debugging (online), und ...



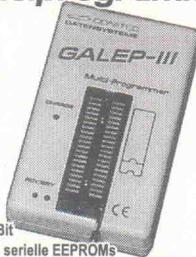
Einführungspreis: 1598,-

mehr unter: <http://home.t-online/home/KE-Info> oder

Kerber electronic Ludwigstr.31, 63773 Goldbach
Tel.: 06021-53196, Fax: -53198, eMail: KE-Info@t-online.de KE

GALEP-III Pocket-Multiprogrammer

Paßt
in jede
Jacken-
tasche!



- Brennt 8-Bit und 16-Bit (E)EPROMs bis 8 MBit
- Brennt Flash-EPROMS und serielle EEPROMS
- Brennt GALS und Mikrocontroller 87xxx, 89xxx, PIC16Cxx
- Blitzschneller Datentransfer, z.B. 27C512 verify 2 Sek()
- Netzunabhängig (Wechselakku); PC-Anschluß am Druckerport
- Liest Hex-, Jedec- und binäre Dateiformate; Hex-/Fusesmap-Editor
- Software läuft unter Windows 3.1 und Windows 95
- Software- & Typisten-Updates gratis per Mailbox und FTP

GALEP-III Set, Software, Akku, Netz-/Ladegerät 689,-

Adapter für 8-Bit PLCC-EPROMs 290,- PLCC-GALS ... 290,-

Preise in DM inkl. MwSt. ab Dieburg • Versandkosten DM 18,- • Gratis-Info anfordern!

CONITEC DATENSYSTEME
GmbH, 64807 Dieburg, Dieselstr. 11c • Tel. 06071-9252-0 • Fax 9252-33 • conitec@aol.com

Leiterplatten Eilservice Musterservice

einseitig * doppelseitig * 4 Lagen Multilayer

HAL * Lötzopfmaske * Positionsdruck

nach Gerber, TARGET oder EAGLE-Daten

Präzisionsfotoplottservice

Infos und Preisliste auch per DFÜ abrufbar!

HOFMANN
LEITERPLATTEN

Vilshofener Straße 12
93055 Regensburg
Tel.: 0941/60490-0
Fax: 0941/60490-20
DFU: 0941/60490-18
ISDN auf Anfrage!
eMail:
info@hofmannlp.com

Eilservice ab
24
Stunden

Besuchen Sie uns im Internet:
<http://www.hofmannlp.com>

4500

Thales for Delphi©

Technische Komponenten Bibliothek

Thales die grafische Bibliothek für den technisch/wissenschaftlichen Bereich

Thales bietet eine komplette Resource für die Messdatenerfassung und Auswertung als auch für Maschinensteuerung und Überwachung.

Thales enthält über 40 Komponenten: Taster, Schalter, Potis lin/log, Anzeige analoge Instrumente (rund/panel, lin/log), ser/par Schnittstellen, Leds, Spins, Displays, Logicanalyser, HPGL-Interpreter, Oscilloskop, Reissbrett, y/t-Schreiber, x/y-Schreiber etc.etc.

Preis DM 450,- bzw. 750,- + MwSt WIN3.1 (16bit) oder WIN95 (32bit) Vers Demo anfordern, viele Beisp. 12MByte @compuserve GO BORGMBW Delphi

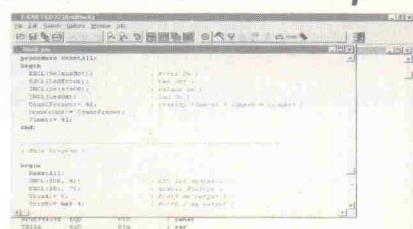
E-LAB Computers

Grombacherstr. 27

74906 Bad Rappenau

Tel 07268/91240 Fax 07268/912424

E-LAB Pascal Compiler



PICco32 ist ein schneller und komfortabler **Pascal** Compiler für die PIC 16C60, 16C70 und 16C84 Familie. Das System besteht aus einem Multi-Window Editor (IDE) mit automatischer Projekt Verwaltung, dem Compiler und dem Assembler. Der generierte Hex-Code ist mit handelsüblichen Simulatoren austestbar. Nur für WIN95.

Preis DM 450,- Z8, ST6 und ST9 Versionen.

E-LAB Computers

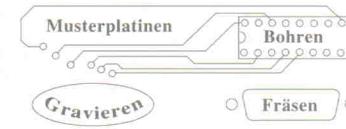
Grombacherstr. 27
74906 Bad Rappenau

Tel 07268/91240
Fax 07268/912424

Schwanekamp CNC Graviermaschinen



Das CNC System zum Preis eines PC's.



Neue Modelle ab DIN A5 schon ab 2872,70DM
Infomaterial bitte per Fax anfordern.

Ing. Büro Schwanekamp * Klausenhofstr. 45 a
46499 Hamminkeln * Tel. 02852/4926 Fax 5224

Firmenschriften und Kataloge

Jubiläumsausgabe

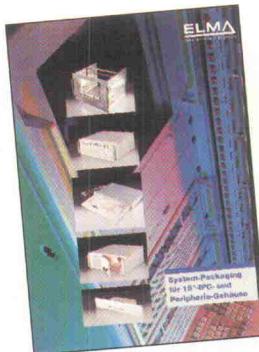
Die Firma Meilhaus feiert in diesem Jahr ihr 20jähriges Bestehen. Die Jubiläumsausgabe des Gesamtkatalogs 1997/98 zeigt auf über 220 Seiten Meßtechniksoftware, PC-Meßtechnik, Zubehör für den IEEE488-Bus, Sensorik- und Feldbusprodukte sowie mobile und Industrie-Meßtechnik. Einige Highlights: HP-VEE 4.0, Windows 95/NT-Support für etliche Meß- und Steuercarten oder der 'ME-Zuckerwürfel' – ein quaderförmiger (28 mm Kantenlänge) Temperatur-Logger mit EEPROM und Infrarotschnittstelle, der in Kürze auch für Bewegung/Vibration und Impulse von 0...100 Hz erhältlich ist. Der Katalog kann kostenlos unter dem Stichwort 'Gesamtkatalog' angefordert werden bei:



Meilhaus Electronic GmbH
Fischerstraße 2
82178 Puchheim
0 89/89 01 66-0
0 89/80 83 16
sales@meilhaus.de

19-Zoll-Verpackung

System-Packaging für 19-Zoll-IPC- und Peripheriegehäuse' lautet der Titel des neuen Katalogs des Schweizer Herstellers ELMA Elektronik AG. Die Produktpalette umfasst unter anderem Träger für handelsübliche 14/15/17-Zoll-Monitore, eine Drivebox für Laufwerke, einen Tastatureinschub sowie eine Switchbox für bis zu vier PCs an einem Monitor und einer Tastatur. Die 19-Zoll-IPC-Gehäuse sind – für den neuen Formfaktor – auch in einer ATX-Variante erhältlich. Zubehör wie Hardisk-Wechselrahmen, Netzteile und EMV-Schirmungszubehör runden das Angebot ab.



ELMA Elektronik AG
Hofstraße 93
CH-8620 Wetzen
+41-1-9 33 41 11
+41-1-9 33 42 15 oder

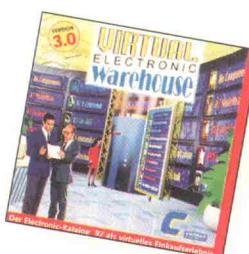
ELMA Elektronik GmbH
Im Ludlein 6
75181 Pforzheim
0 72 31/95 85-0
0 72 31/95 85-10

Von Transistor bis Speicher



Der 'Master Selection Guide 1/97' von Fairchild Semiconductor gibt auf etwa 120 Seiten einen Überblick über das Halbleiter-Portfolio des Unternehmens. Eine umfangreiche Cross Reference und kurze Funktionsbeschreibungen sollen den Entwickler schnell zum gesuchten Baustein führen. Die drei Kapitel 'Diskrete Bauelemente', 'Halbleiterspeicher' und 'Logik-ICs' enthalten neben den wichtigsten elektrischen Eckdaten die Gehäuseformen und -abmessungen sowie die 'tape and reel'-Spezifikationen. Der Produktkatalog ist auf Anfrage kostenlos erhältlich.

Fairchild Semiconductor GmbH
Livry-Gargan-Straße 10
82256 Fürstenfeldbruck
0 180/530 85 85
0 180/530 85 86
europe.support@nsc.com
http://www.fairchildsemi.com/



Conrad Electronic – nach eigenen Angaben das größte Elektronik-Versandhaus Europas – stellt die aktuelle Ausgabe des 'Virtual Electronic Warehouse' vor. Die dritte, vollständig überarbeitete Version des CD-Katalogs führt den Kunden multimedial mit Grafik, 3D-Animationen, Musik, Sprache und einer Prise Humor durch das 30 000 Artikel umfassende Sortiment. Um die Auswahl im umfangreichen Produktspektrum zu erleichtern, bietet das Programm neben einem strukturierten Aufbau auch eine Volltext-Suchfunktion über die gesamte Datenbank. Neun verschiedene Bildschirmschoner sowie ein Adventure, in dem der Spieler die Rolle eines Geheimagenten im Internet übernimmt, lockern die Verkaufsinformationen auf. Das Virtual Warehouse kann zum Preis von 14,95 DM unter der Bestellnummer 99 99 54 angefordert werden.

Conrad Electronic GmbH
Klaus-Conrad-Straße 1
92240 Hirschau
0 180/5 31 21 11

MCS®251 und USB...

NEW!

hitex

UNIVERSAL
USS
SERIAL BUS

Fehlerbeseitigung in Hochgeschwindigkeit
Schneller – nicht teurer!

Sie wollen Ihre bestehende 8051-Anwendung tunen? Ein neues Projekt mit 251 oder USB beginnen? Dafür suchen Sie noch das passende Werkzeug? Durch Einsatz spezieller Chip-Technologie bieten wir optimalen Nutzen. Keine Kompromisse mit unserem AX251: die bewährte und leichte Bedienbarkeit von HITEX wird Sie begeistern. Alle auf dem Markt verfügbaren Derivate des 251 und für USB-Anwendungen werden von uns unterstützt. Auch bei neuen Derivaten werden wir Sie nicht enttäuschen. Fordern Sie Ihr Infopaket an!

Hitex Systementwicklung GmbH
Gresbachstr. 12, 76229 Karlsruhe
fon/fax (0721) 96 28-250 / -261
e-mail Team.51@hitex.de
internet www.hitex.de

TEAM 51

GRATIS

sind die neuen
Digitalspeicheroszilloskope
von **Tektronix**
zwar nicht, doch der
Preis ist fast

GESCHENKT



Tektronix

Wir können es selbst nicht
fassen, aber es ist wahr!

- Abtastrate 1 Gs/s
gleichzeitig auf 2 Kanälen
- Gewicht nur 1,6 kg
- unglaublich helles Display
- super leicht bedienbar

TDS 210 1.680,- DM
60 MHz Analog

TDS 220 2.480,- DM
100 MHz Analog

Optional:
Centronics,
RS-232, IEEE-Interface

Ebenfalls neu von **Tektronix**:

Digitalmultimeter
der Spitzenklasse

DMM 830 380,- DM
4 3/4-stellig, echt
Effektivwert-Messung

Alle Preise verstehen sich zuzüglich MWSt.

Übrigens: Bei uns erhalten
Sie jederzeit sofort ein Testgerät.

Ihr **Tektronix**-Distributor
Nummer 1 – denn wenn
Tektronix, dann nur

dataTec

Fizionstraße 34, 72762 Reutlingen
Tel. 07121/330473, Fax 310306

Stromversorgung

USV im Schacht

Im 5,25-Zoll-Schacht eines PC-Gehäuses nimmt die unterbrechungsfreie Stromversorgung IUPS 300 Platz. Rechner und USV bilden damit eine räumliche Einheit. Die Notstromversorgung speist die Primärseite des Netzteils, wobei die Versorgungsspannung über ein spezielles Slotblech durch das PC-Gehäuse geführt wird. Mit dem unkomplizierten primärseitigen Anschluß von USVs verschlechtert sich jedoch der Gesamtwirkungsgrad. Die transformierte und gleichgerichtete Netzspannung lädt zunächst die USV-Batterien, die anschließend den Wechselrichter speisen müssen. Daraus erzeugt das PC-Netzteil wieder eine Gleichspannung. Die Überbrückungszeit des kompakten Gerätes beträgt daher unter Vollast lediglich 66 s. Ein durchschnittlicher Rechner mit Monitor (200 VA) läuft mit der USV immerhin schon bis zu 270 s ohne Netz – genügend Zeit für ein automatisches Shutdown.

Da ein PC-Netzteil einen Ausfall der Stromversorgung für circa 16 ms überbrückt, sollte die Umschaltzeit der USV von < 4 ms leicht genügen. Um unnötigen Stromverbrauch im

aktuell



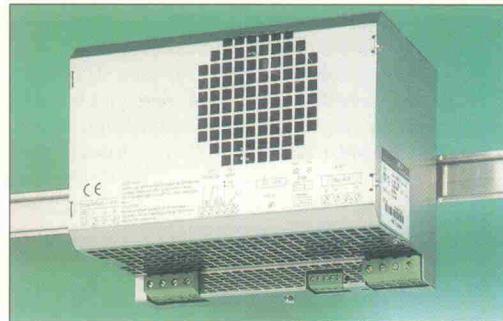
ausgeschalteten Zustand zu verhindern, schaltet ein Lastsensor den Verbraucher unter 20 W Leistungsaufnahme ab. Ein Akkupack für 61 DM erhöht die Ausgangsleistung von 300 VA/180 W auf 500 VA/300 W. Über eine 9polige Sub-D-Schnittstelle läßt sich der Betriebszustand überwachen. Bei einem Blackout erlaubt die Schnittstelle das automatisierte Herunterfahren des Rechners. Entsprechende Software ist für alle Betriebssysteme erhältlich. Der Preis für die integrierte USV beträgt 398 DM.

Bicker Elektronik
Krebsgarten 3
86609 Donauwörth
09 06/24 10 69
09 06/24 10 70

Leistung satt

Die Firma MGV Stromversorgungen bringt mit der Serie PH1003 ein leichtgewichtiges Kraftpaket für die 35-mm-DIN-Schiene auf den Markt. Das 2400 Gramm schwere Drei-Phasen-Netzgerät mit einem Weitbereichseingang von 3 x 340 ... 550 VAC liefert eine Ausgangsspannung von 24 VDC mit bis zu 40 A – immerhin fast 1 kW. Die von 22 V bis 29 V einstellbare Ausgangsspannung eignet sich beispielsweise auch zur Ladung von Akkumulatoren. Dank Power-Boost versorgt das Netzgerät Verbraucher mit bis zu 60 A Anlaufstrom. Ein Komplettenschutz gegen Kurzschluß, Überspannung und Übertemperatur ist integriert. Das Gerät läßt sich

parallel schalten und verfügt über die üblichen Steuersignale. Als Bestellvariante ist das Gerät mit einer Oberwellen-



korrektur (PFC) nach EN 61000-3-2 erhältlich. Testgeräte stellt MGV leihweise kostenlos bereit.

MGV Stromversorgungen
Bayerwaldstraße 27
81737 München
0 89/67 80 90 0
0 89/67 80 90 80

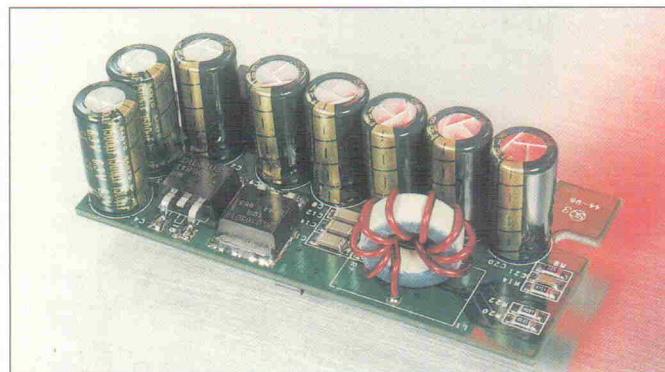
Saft für die CPU

Entwickeln von Mainboard-Stromversorgungen bietet International Rectifier eine vollständige Entwurfsspezifikationen für ein Spannungsreglermodul zur Versorgung moderner CPUs. Die Spezifikation IRP6VRM1 enthält eine vollständige DC/DC-Wandler-Schaltung, die auf einer synchronen Buck-Regler-Topologie basiert, und wird komplett mit Stücklisten, Stromlaufplänen und Leiterplatten-Layout geliefert.

Aus einer Eingangsspannung von 5 V oder 12 V erzeugt der DC/DC-Wandler eine digital einstellbare Ausgangsspannung von 2,0...3,5 V mit maximal 13 A. Der Wirkungsgrad liegt dabei über 90 %. Gleichzeitig verkraftet die Stromver-

sorgung Transienten von 30 A/μs und mehr – bei einer Ausgangswelligkeit, die nicht mehr als $\pm 1\%$ vom spezifizierten Wert abweicht. Der eingesetzte Leistungshalbleiter IRL 3103D1S verbindet induktivitätsarm in einem D²Pak-Gehäuse einen 30-V-n-Kanal-MOSFET mit einer Schottky-Diode. Dieses FETKY-Konzept verringert die Streuinduktivität gegenüber einer diskreten Lösung von zirka 12 nH auf 3,5 nH und verbessert so das Gesamtleistungsverhalten. Die Leistungsschalter sind auch in einem TO-220-Gehäuse erhältlich.

International Rectifier
Saalburgstraße 157
61350 Bad Homburg
0 61 72/96 59 0
0 61 72/96 59 33



Simulations-Workshop

Ein bundesweiter Workshop zum Thema Simulation in der Leistungselektronik, Antriebstechnik und Energietechnik findet am 19. und 20. Juni 1997 im Technologiezentrum Chemnitz statt. Die Veranstaltung, ein Gemeinschaftsprojekt der Technischen Universität Chemnitz-Zwickau und der Simec GmbH & Co KG, bildet für alle Interessenten aus Industrie, Forschung und Bildung einen geeigneten Rahmen, um sich über neueste

Trends sowie ingenieurmäßige Vorgehensweisen der computergestützten Analyse und Synthese von entsprechenden technischen Systemen zu informieren sowie einen intensiven Gedanken- und Erfahrungsaustausch zu führen. Die Tagungsgebühr beträgt 400 DM/Tag.

Simec GmbH & Co KG
Bernsdorfer Str. 210/212
09126 Chemnitz
03 71/52 21-231
03 71/52 21-100

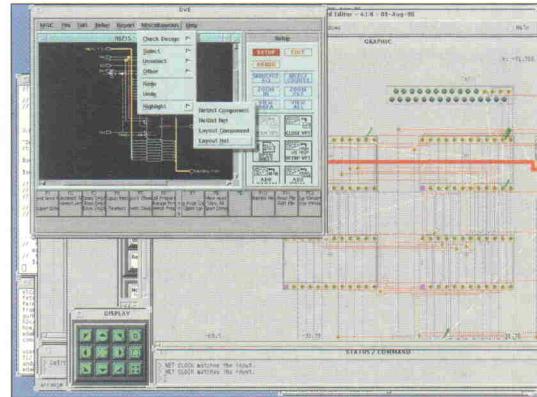
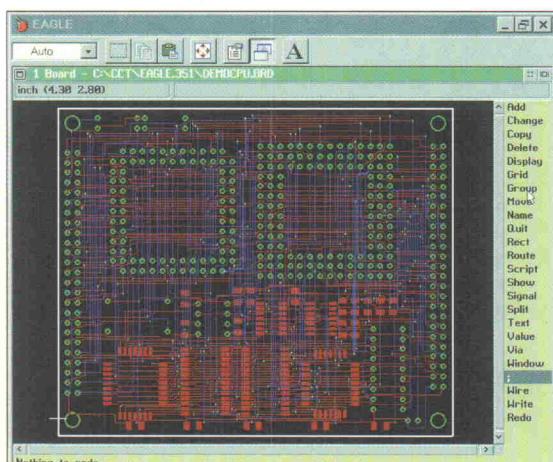
Eagle goes Specctra

Eagle-Anwender, denen die Leistung des Eagle-eigenen Routers nicht reichen, können jetzt einen Shape-Based-Autorouter einsetzen. Mit Hilfe des bidirektionalen Eagle 2 Specctra Translators steht jedem Eagle-Anwender jetzt die Welt der Specctra-Shape-Based-Automation offen. Das Interface

liest Eagle-Design-Files bis zur Version 3.x ein und gibt sie an den Specctra-Router weiter, mit dem sich auch anspruchsvolle Designs effizient und automatisch entflechten lassen. Das fertig geroutete Layout konvertiert der Translator schließlich einfach wieder ins Eagle-Format, so daß

es zur Nachbearbeitung ins Eagle-Layoutsystem zurückgeladen werden kann. Den Specctra-Router gibt es, beginnend mit einer 2-Lagen-Version, in verschiedenen Ausbau- und Preisstufen.

Hoschar Systemelektronik GmbH
Postfach 29 28
76016 Karlsruhe
07 21/62 61-310
07 21/62 61-251



Jetzt auch unter NT

Ab sofort sind bei Incases zum einen die neue Version 5.0 der PCB-Software Theda und zum anderen der neue CE- (Compliance Engineering) Router verfügbar. Beide Programme bieten neben Unix- jetzt volle Windows-NT-Unterstützung. Damit läßt sich die Software auch in heterogenen Netzen betreiben. Zusätzlich haben die Entwickler Theda mit einer neuen Oberfläche versehen, die dem Windows-Standard angepaßt ist. Bei dem CE-Router handelt es sich um einen neu entwickelten rasterlosen Autorouter, der insbesondere

Signalintegrität, Timing und Fertigung hin optimiert wurde. Beim Entflechten greift der Router sowohl auf Rip-up-and-retry- als auch auf Push-and-shove-Methoden zurück.

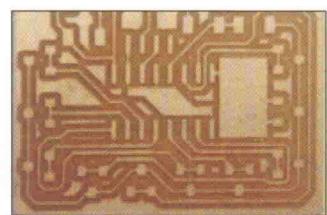
Incases Engineering GmbH
Vattmannstr. 3
33100 Paderborn
0 52 51/150-600
0 52 51/150-700

Ausgefräst

Für die schnelle und preiswerte Prototypenfertigung bietet vhf-Computer die Software Zenon PCB an. Zusammen mit einer Gravier- oder Fräsanlage lassen sich damit ohne lange Wartezeiten und Chemikalieneinsatz Prototypen von Leiterplatten produzieren. Neben der Isolationsgravur von Platinen erlaubt die Software auch die Bearbeitung von Frontplatten, Etiketten und Schildern. Durch die Importmöglichkeiten von PostScript-, Gerber- und DXF-Formaten hat Zenon Zugang zu den meisten gängigen CAD-Programmen. Neue Editierfunktionen erlauben es, importierte Layouts zu ändern oder Frontplatten zu entwerfen. Zenon kann bei der Be-

schriftung alle vorhandenen Windows-Fonts nutzen, so daß sich jede Leiterplatte oder Frontplatte mit der gewünschten Schrift versehen läßt. Neben vhf-eigenen Fräsanlagen unterstützt Zenon auch Anlagen der Firmen LPKF und Isel.

vhf Computer GmbH
Daimlerstr. 13
71101 Schönaich
0 70 31/75 01 90
0 70 31/65 40 31



DSM-Qualität muß nicht teuer sein

Auch die Produktion von kleinen und mittleren Serien kann von uns kostengünstig für Sie vorgenommen werden. Testen Sie uns - wir freuen uns auf Ihren Anruf!

Industrie-System im 19"-Rack:

- mit DSM Slot-CPU 486 oder Pentium
- mit 256 MB Speicher
- 850 MB Hard-Disk, vibrationsgeschützt
- 3.5" Floppy 1.44 MB
- VGA-Karte 1024x768
- 14 Slot-BUS (12 freie Slot's)
- CE-Zertifiziert



NEU
CE

DSM
Computer

DSM Digital Service GmbH • Landwehrstraße 37 • 80336 München • Tel.: 089/15 798-250 • Fax: 089/15 798-196

Schnell schnappen!

Nur noch bis zum 10. Juni gibt Motorola in einer Sonderaktion ein Einsteiger-Kit für die Cold-Fire-Controller für 199 Mark inklusive Mehrwertsteuer ab. Das Kit enthält ein Entwicklungsboard mit dem MCF5206, einen Ethernet-Adapter, Entwicklungssoftware und Dokumentation auf CD sowie ein Debugging-Kabel für die PC-Parallel-schnittstelle. Die Software läuft unter Windows 95 und NT. Sie beinhaltet neben dem Betriebssystem pSOS einen C-Compiler, den Debugger SingleStep sowie Beispielprogramme. Für die Tools gilt eine 60-Tage-Lizenz. Das Board faßt bis zu 32 MByte SIMM, gestattet den Download von Anwendungen via Ethernet und ermöglicht Systemerweiterungen über Pfostenleisten. Der mit 25 MHz getaktete MCF5206 enthält neben dem vollständigen MCF-Core samt Befehls-Cache und SRAM (je 512 Byte)



integrierte Peripherie wie DRAM-Controller, Timer oder parallele und serielle Schnittstellen. Er kann ohne zusätzliche Glue-Logik 8-, 16- und 32-Bit-DRAMs, SRAMs, ROMs und I/O-Bausteine ansteuern.

Motorola GmbH
Schatzbogen 7
81829 München
0 89/9 21 03-0
0 89/9 21 03-5 91
<http://www.mot.com/>

aktuell

Elfer-Steuerung

Seit kurzem bietet die Brühler Firma Quancom einen auf dem 68HC11 basierenden Einplatinenrechner an, der für Steuerungszwecke ausgelegt ist. Er bietet je acht analoge (0...10 V) und digitale (24 V, optoentkoppelt) Eingänge sowie acht optoentkoppelte binäre Ausgänge (max. 100 mA) und zwei Relais (5 A, 30 VDC). Die I/O-Signale laufen über Schraubklemmen. Zwei parallele Schnittstellen gestatten den Anschluß eines Druckers oder weiterer I/O-Module. Als Programmspeicher stehen 24 KByte Flash zur

Verfügung, für Daten bietet das Board 30 KByte RAM. Dazu kommt eine batteriegestützte Echtzeituhr, die 2 KByte gepuffertes SRAM enthält. Die Kommunikation mit einem Host-PC läuft über ein RS-232-Interface, das auch als RS-422-Schnittstelle konfigurierbar ist. Das Erstellen von Applikationen unterstützt eine ANSI-C-Bibliothek.

Quancom Electronic GmbH
Heinrich-Esser-Str. 27
50321 Brühl
0 22 32/94 62-0
0 22 32/94 62-99
<http://www.quancom.de/>
vertrieb@quancom.de

'51 eingedost

Als Multitalent im PC-Card-Format (Typ II) bietet die Firma CSM die 8051-Kombi-Card an. Sie fußt auf einem mit 12 oder 16 MHz getakteten P80C598 von Philips, der über zwei serielle Schnittstellen (RS-232/485 mit 500 kBit/s und RS-422/485 mit 1 MBit/s), acht analoge Eingänge (8 Bit Auflösung, 38 µs Wandlungszeit) sowie je zwei digitale Eingänge und PWM-Ausgänge (8 Bit Auflösung, Wiederholrate 31,4 kHz) gebietet. Als vom Host aus ladbarer Programmspeicher stehen 64 KByte SRAM zur Verfügung. Als Datenlager enthält das Board weitere 40 KByte SRAM. Während des Programmlaufs erfolgt die Kommunikation zwischen Host und Karte über ein 8 KByte fassendes Dual-Ported-SRAM. Zum Standardlieferumfang gehören neben der PC-Card Software zur

Konfiguration, für den Einschalt-Selbsttest, zum Laden der Anwendung sowie ein Boot-Lader für die 8051-Firmware. Ein Starter-Kit, das darüber hinaus noch ein PC-Card-Laufwerk, Testprogramme als C-Quelltext sowie Client-Software für MS-DOS und Windows 3.11 enthält, steht optional zur Verfügung.

CSM GmbH
Raiffeisenstraße 34
70794 Filderstadt-Bonlanden
0 71 17 79 64-0
0 71 17 79 64-40
<http://www.csm-gmbh.de/>
csm@csm-gmbh.de



11. + 12. Juni 1997 · Große Olympiahalle München

Fachmesse für:

- Messtechnik in der Produktion
- Messtechnik im Elektronik-Labor
- Kommunikations-Messtechnik
- industrielle Messtechnik
- Umwelt-Messtechnik
- Sensorik in der Anwendung
- Mikrowellen und Opttronik
- EMV

Benötigen Sie weitere Informationen? Dann rufen Sie uns an (Telefon 0 50 33/70 57), senden Sie uns ein E-Mail (dehne@networkgmbh.de) oder schauen Sie unter <http://www.networkgmbh.de>.

NETWORK GmbH, Wilhelm-Suhr-Straße 28,
D-31558 Hagenburg

NETWORK
GMBH

Volle Breitseite

Seine Prozessorpalette rundet das Haus Toshiba mit der TX-Familie ab. Nach der kürzlich erfolgten Lizenzierung der MIPS16-Architektur will Toshiba ein ASIC-Core-Programm aufbauen, das von der 16/32-Bit-Serie TX19 über die 32-Bit-Gruppe TX39 (entspricht R3900) zur 64-Bit-Familie TX49 (gleich R4900) reicht. Noch in diesem Jahr bereitet die Firma die ASIC-Umgebung vor, mittels der die Designzentren (Tokio, San Jose, Düsseldorf) erste VSI-konforme (Virtual Socket Interface)

Kerne in kundenspezifische Schaltkreise implementieren können. Typische Anwendungsbereiche sieht Toshiba in den Bereichen Handheld-PC (unter Windows CE), Set-Top-Boxen für Digitalsatelliten- und Kabelempfang, GSM- und DECT-Handies, Meßgeräte sowie Industrie- und Kassenapplikationen (Handscanner).

Toshiba Electronics Europe GmbH
Hansaallee 181
40549 Düsseldorf
0 21 11/52 96-0
0 21 11/52 96-405
<http://www.toshiba.com/taec/>

Aufgepeppt

Den Onchip-Speicher vergrößert Hitachi bei einigen Mitgliedern der 32-Bit-RISC-Familie SH2. Zunächst stehen zwei Controllervarianten der Serie SH704x mit 64 KByte respektive 128 KByte ROM und je 4 KByte RAM zur Verfügung, später soll der Ausbau auf 256 KByte Programmspeicher folgen. Sie laufen bei 5 V mit maximal 28,7 MHz (28,7 Dhrystone-MIPS) oder bei 3,3 V mit 16,6 MHz. Spätere Ausführungen sollen 33 MHz (5 V) erreichen. Neben reichlich Programmplatz enthalten die '7040er einen vollwertigen 32-Bit-Multiplizierer/Addierer (MAC, $32 \times 32 + 64 \rightarrow 64$). An weite-



rer interner Peripherie bieten die Bausteine einen achtkanaligen 16-Bit-A/D-Wandler, einen vierkanaligen DMA-Controller, Speicher-Interfaces für SRAM, Fast-Page-DRAM, PSRAM und Burst-ROM, einen Clock-Puls-Generator mit PLL sowie eine zweikanalige serielle Schnittstelle (SCI).

Hitachi Europe GmbH
Dornacher Str. 3
85622 Feldkirchen
☎ 0 89/9 91 80-0
📠 0 89/9 91 80-2 65
➡ <http://www.hitachi-eu.com/>

Moment mal!

Interrupt! – das elektronische Magazin von Entwicklern für Entwickler – soll eine kleine, nützliche Unterbrechung der Programmierroutine werden. Es wendet sich an Designer von Embedded-Systemen. Den Fokus bildet die µC-Anwendung in der Meß- und Steuerungstechnik mit besonderer Berücksichtigung praxisnaher Projektartikel. Ergänzend sind Grundlagenbeiträge über Ein- und Ausgabegeräte, Kommunikationstechnik, Software sowie Bauelemente geplant. Gelegentliche Ausflüge in die Welt der DOS-, Windows- oder *nix-PCs und interessante Spezialthemen, unter anderem Robotik, runden das Themenpektrum ab.

Interrupt! ist – laut Herausgeber – nicht nur inhaltlich innovativ und schnell, auch der elektronische Vertriebsweg trägt den Zeichen der Zeit Rechnung: An die Stelle der Bahnhofsbuchhandlung oder des Kiosks tritt das Internet, statt Papier gehen Daten auf die Reise. Außerdem ist Interrupt! bis auf weiteres kostenlos und werbefrei.

Anfangs wird die Publikation etwa alle 4 bis 8 Wochen erscheinen, später soll sie monatlich herauskommen. Die Bestellung erfolgt per EMail mit dem Text 'subscribe interrupt eigene@emailadresse.de' an den Listserver (majordomo@mrt.htwk-

leipzig.de). Zurückliegende Ausgaben des Interrupt! sollen für das WWW aufbereitet und archiviert werden (<http://www.mrt.htwk-leipzig.de>). Weiterhin ist die Bereitstellung von µC-Software, Datenblättern und Informationen auf einem FTP-Server (<ftp://mrt.htwk-leipzig.de>) geplant.

Als Herausgeber fungiert der Förderverein Mikrorechentechnik der HTWK Leipzig e. V. Leitender Redakteur ist Oliver Thamm (othamm@mrt.htwk-leipzig.de). Die Redaktion wird unterstützt von einer Autorenschaft, die sich bereits durch Veröffentlichungen in Fachzeitschriften wie ELRAD, Funkamateur oder Design & Elektronik einen Namen gemacht haben. Wer am Interrupt! mitwirken möchte, wendet sich an Oliver Thamm.

Sponsoren können durch Spenden an den Förderverein Mikrorechentechnik e. V. zur Kostendeckung beitragen. Besonders willkommen sind neue Mitglieder. Eine persönliche Mitgliedschaft ist bereits ab 60 Mark Jahresbeitrag möglich. Auskünfte hierzu erteilt Prof. Dr.-Ing. Matthias Sturm (sturm@et.htwk-leipzig.de).

Förderverein Mikrorechentechnik e. V.
c/o MCT Lange & Thamm
Hohe Straße 9-13
04107 Leipzig
☎ 03 41/2 11 83 54
📠 03 41/1 11 83 55



Klar! DIAdem® Die PC-Werkstatt.

Fordern Sie noch heute Ihre kostenlose CD an:

Mit Standardsoftware zum • Messen • Steuern • Visualisieren •

Präsentieren • Dokumentieren • Automatisieren • Berechnen

GfS mbH, Pascalstr. 17, D-52076 Aachen, Fax 02408/6216 

Der schnelle Einstieg in Ihr C166 - Projekt

Moderne Software-Technologie für



fast-view66/WIN

Controller
SAB C167C
SAB C165
SAB C163
SAB 80C166

Offene Entwicklungsplattform mit High-End-Debugger, CASE-Tool, C/C++-Compiler, Configuration Management, Echtzeitbetriebssystem ...

Host
Windows 3.1
Windows NT
Windows 95

Fordern Sie ausführliche Informationen an!
Programmierbare Logik & Systeme GmbH
Telefon/Fax: (035722) 384 - 0 / - 69

pls

Professionelle Betreuung bei
Entwicklung, Testung und Wartung

Meßtechnik

Neues mit 2-GHz

Zwei neue Familien von Farb-Digitalspeicher-Oszilloskopen mit Abtastraten im Bereich



von 2 GSample/s hat Gould Nicolet für Mitte dieses Jahres angekündigt. Die High-End-Sscopes der Serien Classic 9500 und Classic 6500 warten zunächst mit insgesamt sechs neuen 4-Kanal-Modellen auf. Flaggschiff ist hierbei das Classic 9500 L mit 2 GSamples/s Abtastrate, 400 MHz Bandbreite, 1 MByte Spei-

chertiefe und einem strahlungsfreien Color-TFT-Display. Zur Ausstattung zählen unter anderem Goulds 'Sample on demand'-Technik, Live-Analysefunktionen, Persistence-Modi und die Nutzung digitaler Signalprozessoren für eine sehr schnelle Signalverarbeitung. So sollen sich beispielsweise FFTs quasi in Echtzeit berechnen lassen. Weitere Features der neuen Scopes sind rauscharme Eingangsverstärker, diverse Rechenfunktionen sowie umfangreiche Triggermodi für Spannungs-, Zeit-, Frequenz, Ereignis- und Logik-Trigger.

Gould Nicolet Meßtechnik GmbH
Postfach 15 20
63115 Dietzenbach
0 60 74/49 08-0
0 60 74/49 08-48

Familienzuwachs

LeCroy hat seine DSO-Reihe 93xx um ein neues 4-Kanal-Oszilloskop erweitert. Das Modell 9344 bietet eine Analogbandbreite von 500 MHz. Die Abtastrate beträgt 250 MSample/s pro Kanal, wobei jeweils 50 kPunkte Speicherertiefe zur Verfügung stehen. Durch Kombination von zwei oder vier Kanälen lassen sich Abtastrate und Speicherertiefe für einen Kanal verdoppeln oder vervierfachen. Somit ist eine maximale Samplerate von 1 GHz mit Speicher für 250 kPunkte nutzbar. Das 9344 stellt Leistungsmerkmale wie 5-ns-Spitzenerkennung und diverse Triggerfunktionen wie Glitch-, Dropout-, Pattern- oder Interval-Trigger bereit.

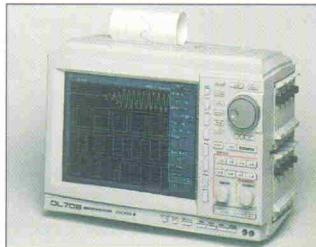


Der Anwender kann mehr als 40 Meßparameter mit zusätzlicher Max-, Min- und Mittelwertberechnung abfragen. Dazu kommen verschiedene Pass/Fail- und Maskentest. Optional gibt es Funktionspaket für erweiterte Mathematik, Spektralanalyse/FFT sowie Statistik und Histogramme.

LeCroy Europe GmbH
Mannheimer Straße 175
69123 Heidelberg
0 62 21/82 70-0
0 62 21/83 46 55

Drei in einem

Der Scope-Corder von Yokogawa nbn vereint ein Digitaloszilloskop, einen Thermokammenschreiber und einen Signalanalysator. Das Grundgerät bietet einen bis acht isolierte Meßkanäle, intelligente Triggerfunktionen, Abtastraten von 100 KSample/s bei 16 Bit bis hoch zu 10 MSample/s bei 10 Bit Auflösung sowie Speicherplatz für maximal 32 M-Worte. Dazu kommen eine 3,5-Zoll-Floppy sowie ein 10,4-Zoll-TFT-Display. Der Scope-Corder gestattet Echtzeitaufzeichnung auf die eingebaute 1,2-GByte-Festplatte, und auch der integrierte Thermodrucker ermöglicht eine Datenaufzeichnung in Echtzeit. Das gesamte Gerät ist modular aufgebaut

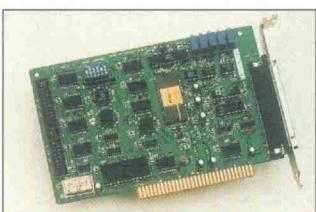


und lässt sich mit verschiedenen Optionen aufrüsten. Zur Wahl stehen hier etwa ein 16-Kanal-Logikmodul mit isolierten Eingängen, ein Temperaturmodul für Thermoelemente des Typs K, J und T oder ein 10-M-Sample-Analogmodul für Spannungen bis 850 V.

Yokogawa nbn GmbH
Gewerbestraße 13
82211 Herrsching
0 81 52/93 10-0
0 81 52/93 10-60

PC-Multifunktion

Die ACL-8111 ist eine neue E/A-Karte von Kolter Electronic. Die Wandlerauflösung für die Aufnahme und die Wieder-



gabe analoger Signale liegt bei 12 Bit. Neben acht A/D-Eingängen und einem D/A-Ausgang bietet das Board 32 digitale I/O-Kanäle. Der A/D-

Wandler arbeitet mit 30 kHz Abtastrate. Die Eingangsspannungsbereiche sind zwischen ± 5 V und $\pm 312,5$ mV wählbar. Der D/A-Wandler erzeugt mit interner Referenz 0...5 V; mit einer externen Referenz sind 0...10 V oder 0...-10 V möglich. Zu den mitgelieferten Treibern und Tools für die Kalibrierung gibt es ein Software-Kit, das diverse Hochsprachen-treiber und DLLs für DOS sowie Windows 3.1 und 95 enthält.

Kolter Electronic
Postfach 11 27
50362 Erftstadt
0 22 35/7 67 07
0 22 35/7 20 48

Wir liefern:

Glimmer-Kondensatoren

HF-Induktivitäten

SMD-Induktivitäten

Entstördrosseln

**Zertifiziert nach
DIN EN ISO 9001**

Fordern Sie Unterlagen an!

INKOS
GmbH

ELEKTRONISCHE BAUELEMENTE

Postfach 02 · D-79275 Reute/Breisgau
Kandelstr. 19/1 · D-79276 Reute/Breisgau
Tel. 0 76 41 / 30 44 · Fax 0 76 41 / 30 54
e-mail: ws@inkos.com
http://www.inkos.com

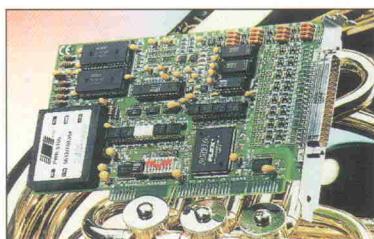
Druckerport-ADC

Mit den A/D-Umsetzern PICO ADC-40 und ADC-42 hat Priggen Special Electronic zwei neue Kompaktmeßsysteme für den Betrieb am Parallelport eines PC im Programm. Mit der zugehörigen Software PicoScope lassen sich die Geräte auf dem Rechner als virtuelles Meßinstrument abbilden. Dadurch stehen beispielsweise die Meßfunktionen eines Speicher-Sscopes, eines Voltmeters, eines Datenloggers oder eines NF-Spectrumanalyzers zur Verfügung. Der Meßbereich der Ein-Kanal-Wandler liegt bei ± 5 V. Der Innenwiderstand der bis ± 30 V spannungsfesten Eingänge gestattet die Verwendung handelsüblicher Tastköpfe. Der ADC-40 bietet 8 Bit A/D-Auflösung bei einer maximalen Abtastrate von 20 kHz; der ADC-42 arbeitet mit maximal 15 kHz bei 12 Bit Auflösung.

Priggen Special Electronic
Postfach 14 66
48544 Steinfurt
0 25 51/57 70
0 25 51/8 24 22

AD/DA entkoppelt

Die Addi-Dialog PA3110 ist eine analoge PC-E/A-Karte mit galvanisch entkoppelten Ein- und Ausgängen. Analogsignale können über bis zu 16 massebezogene oder acht differenzielle Eingänge zugeführt werden. Die Auflösung beträgt 14 Bit bei einer Umsetzungsdauer von 10 µs. Die Eingänge sind gegen Überspannung bis ± 20 V geschützt. Als Eingangsbereiche sind 0...10 V oder ± 10 V wählbar. Ein programmierbarer Verstärker (PGA) erlaubt zusätzlich separate Verstärkungen für jeden Kanal. Für die Analogausgabe stehen vier oder acht Kanäle mit 12 Bit Auflösung und Ausgangsspannungen von 0...10 V oder ± 10 V zur Wahl. Zu den weiteren Merkmalen des Boards gehören FIFO, Watchdog, Tiefpassfilter, Sequenz-

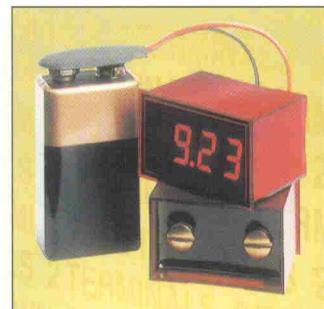


Karte. Dazu kommen Treiber für DOS, Windows NT und 95 sowie Windows DLLs für C, Turbo Pascal, Visual Basic und LabView.

Addi-Data GmbH
Dieselstraße 3
77833 Ottersweier
Tel. 0 72 23/94 93-0
Fax 0 72 23/94 93-92

Einbau-Voltmeter

Datel stellt mit der Reihe DMS-20PC-DCM eine Serie neuer digitaler Panelvoltmeter vor, die sich unter anderem als Ersatz für ältere Drehspulinstrumente in Frontplatten und Kontrollwarten empfehlen. Die Einbauinstrumente verfügen über ein 3 1/2-stelliges LED-Display und weisen einen jeweils definitiv zugeordneten Eingangsbereich auf. Sie werden komplett vorkonfiguriert und kalibriert ausgeliefert. Die Genauigkeit liegt bei $\pm 1\%$. Auf eine gesonderte Energieversorgung wird verzichtet, ebenso wie auf zusätzliche Bedienelemente. Derzeit sind drei Varianten für Gleich-

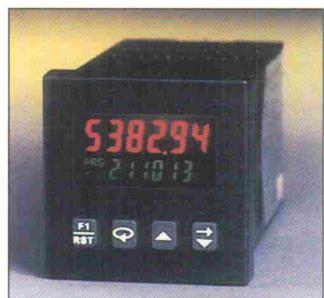


spannungen in den Bereichen 4,5...19,99 V, 18...50 V und 30...264 V verfügbar.

Datel GmbH
Postfach 150826
80045 München
Tel. 0 89/54 43 34-0
Fax 0 89/53 63 37

Ergonomischer Zähler

Mit der Reihe C48C liefert die Firma Wachendorf einen neuen Vorrätzähler für die Frontplattenmontage, der sich insbesondere durch eine einfache und intuitive Bedienung



auszeichnen soll. Das kompakte Gerät dient vornehmlich der Anzeige von Maschinenparametern. Hierzu lassen sich die vorhandenen Signaleingänge über DIP-Schalter an die jeweils verwendeten Sensoren anpassen. Der C48C ist in Versionen mit einem, zwei oder drei Ausgängen bei jeweils zwei programmierbaren Eingängen und einem skalierbaren Impulsausgang erhältlich.

Wachendorf Prozeßtechnik
GmbH & Co. KG
Industriestraße 7
65360 Geisenheim
Tel. 0 67 22/99 65-0
Fax 0 67 22/99 65-43

Alles aus Blech



Bei Adler bekommen Sie alles, was man von einem leistungsfähigen Spezialbetrieb für Blechverarbeitung erwartet:

Ausklinken, beraten, bohren, bolzenschweißen, cad-konstruieren, cam-unterstützen, cnc-biegen, cnc-schweißen, cnc-stanzen, eloxieren, falzen, fräsen, gewindedüsen, gewindeschneiden, kontrollieren, lackieren, laserschneiden, mig / mag-schweißen, nibbeln, pulverbeschichten, punktschweißen, schneiden, siebdrucken, versenden, verzinken, verzinnen, vormontieren, wig-schweißen.

Fordern Sie den informativen Farbprospekt an:

ADLER

KOMPETENZ IN BLECH

Adler GmbH · Gräfenau 56 · 75339 Höfen
Telefon (0 70 81) 95 45 - 0 · Telefax (0 70 81) 95 45 33
adler.hoefen@t-online.de

24-hour hotline

0 61 51/93 44-0

**Just in time?
Just think rental!**

✓ Livingstonrental
electronic equipment

Die richtige Wahl

**MESSEN
PRÜFEN
TESTEN**

...mit den aktuellsten elektronischen Geräten? Kein Problem, mieten Sie! „Just in time“ kommt das benötigte Equipment zu Ihnen – von heute auf morgen und natürlich perfekt gewartet und kalibriert. Das erspart Vorhaltekosten und macht flexibel bei wechselnden Aufgaben.

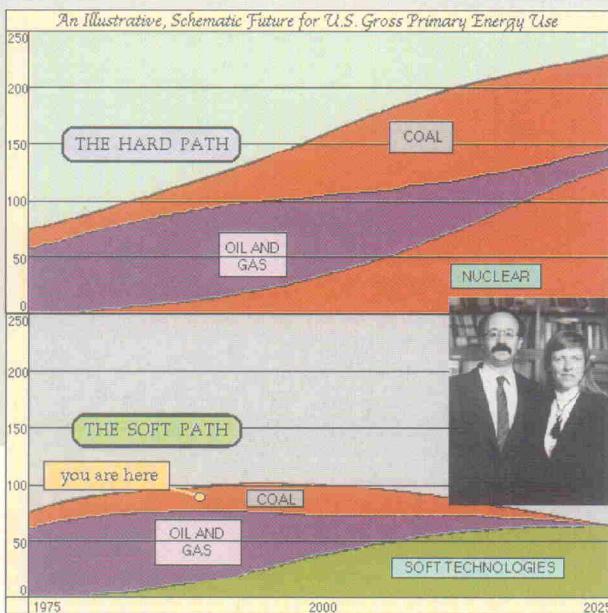
Wir vermieten Geräte für allgemeine Meßtechnik, für Kommunikations-, Hochfrequenz- und Umweltmeßtechnik sowie Workstations, PCs und Peripherie.

Fordern Sie kostenlos unseren Mietgerätekatalog an • • •

Livingston Electronic Services GmbH · Borsigstr. 11 · 64291 Darmstadt
Fon: 0 61 51/93 44-0 · Fax: 0 61 51/93 44-99 · <http://www.livingston.de>

Programmtips

Auswahl Naturwissenschaft und Technik für Juni



In den 70er Jahren begann das Ehepaar Hunter und Amory Lovins US-Energiekonzernen klarzumachen, daß sie auch mit Energiesparen Geld verdienen können – und das auch noch zugunsten der Kunden und der Umwelt. Auf ihr Anraten hin wurden in den USA zahlreiche geplante Kraftwerke nicht mehr gebaut, andere sogar geschlossen. Steigender Energiebedarf läßt sich durch Energieeinsparung ausgleichen, wenn man die vorhandenen Ressourcen effektiver nutzt. Der Spitzname 'Mister Negawatt' für Amory Lovins entstand (Deutsche Welle tv, 25. 6., 14.30 Uhr).

Sonntag, 1. 6.

TV 3sat **11.30 Uhr**

Der Traum vom großen blauen Wasser: Über die Entstehung und Auswirkungen des Stausees im Sihltal

TV ZDF **19.30 Uhr**

Planet des Lebens: 1. Am Anfang war das Wasser

TV Pro Sieben **19.45 Uhr**

Welt der Wunder. U. a. ein Beitrag über Sprengstoff und die Experten, die damit umgehen können

Montag, 2. 6.

TV Bayer. Fernsehen **14.00 Uhr**

Meilensteine der Naturwissenschaft und Technik: Die Kathodenstrahlröhre von Karl Ferdinand Braun

TV 3sat **21.30 Uhr**

HITEC – Die Dokumentation: Ein Tauchroboter, der aus 5000 Meter Tiefe einmalige Bilder liefert

Dienstag, 3. 6.

TV WDR Fernsehen **21.00 Uhr**

Quarks & Co

TV ORB 3 **21.45 Uhr**

Faszination Edelstein – Kristalle zwischen Zauber und Technik: Die leuchtenden Kristalle machen sich nicht nur als Schmuck sehr gut, sie besitzen auch besondere physikalische und chemische Eigenschaften.

Mittwoch, 4. 6.

TV ZDF **21.00 Uhr**

Abenteuer Forschung: Themen: 1. Die Eroberung des Mars; 2. Die Erde als Wüste

TV WDR Fernsehen **0.30 Uhr**

Computerclub: Report

Donnerstag, 5. 6.

TV ARD **23.00 Uhr**

Schnitt im Hirn: Beobachtungen in einer Spezialklinik für Epilepsie

Samstag, 7. 6.

TV VOX **13.00 Uhr**

Click – Das Multimedia-Magazin

TV WDR Fernsehen **14.30 Uhr**

Computerclub: Report

Montag, 9. 6.

TV Bayer. Fernsehen **14.00 Uhr**

Meilensteine der Naturwissenschaft und Technik: Nipkow, Baird, Zworykin und die Entwicklung des Fernsehens

TV 3sat **21.30 Uhr**

Neues ... Die ComputerShow

Dienstag, 10. 6.

TV N3 **22.15 Uhr**

Prisma: Einstein (1)

TV WDR Fernsehen **0.30 Uhr**

Computerclub: Praxis

Donnerstag, 12. 6.

TV DW-tv **15.00 Uhr**

Akzente: Lisas Weltenreise – mit Gerd Binnig im Reich der Atome

Samstag, 14. 6.

TV VOX **13.15 Uhr**

Click – Das Multimedia-Magazin

Sonntag, 15. 6.

TV D. Radio Berlin **15.35 Uhr**

ZeitFragen: Der Preis des Machbaren – Wird der medizinische Fortschritt unbezahlt?

TV Deutschlandfunk **16.30 Uhr**

Forschung aktuell: Wissenschaft im Brennpunkt: DLF spezial – Forschung aktuell: Studieren im Netz – auf dem Weg zur virtuellen Universität?

TV ARD **17.00 Uhr**

ARD-Ratgeber: Technik

Samstag, 28. 6.

TV VOX

13.00 Uhr

Click – Das Multimedia-Magazin

Montag, 30. 6.

TV 3sat

21.30 Uhr

HITEC – Die Dokumentation: Ariane 5, der zweite Versuch

tägliche Radiosendungen

TV Deutschlandfunk Montag bis Freitag von 16.35 bis 17.00 Uhr, Samstag und Sonntag von 16.30 bis 17.00 Uhr

Wissenschaft aktuell: Die Sendung beschäftigt sich wochentags mit dem Thema 'Aus Naturwissenschaft und Technik', samstags mit 'Computer und Kommunikation' und sonntags mit 'Wissenschaft im Brennpunkt'.

wöchentliche Sendungen

TV arte dienstags, 20.00 Uhr

Archimedes – Das europäische Wissenschaftsmagazin

TV N3 dienstags, 22.15 Uhr

Prisma-Magazin

Donnerstag, 19. 6.

TV N3

13.00 Uhr

DokZeit: Prisma-Magazin

Freitag, 20. 6.

TV hessen 3

19.00 Uhr

SKYROCK – die Multimedia-Schau

Montag, 23. 6.

TV 3sat

21.30 Uhr

Neues ... Das Magazin

Dienstag, 24. 6.

TV WDR Fernsehen

21.00 Uhr

Quarks & Co.

TV ZDF

0.00 Uhr

netNite

Mittwoch, 25. 6.

TV DW-tv

14.30 Uhr

Feature: H. und A. Lovins – Negawatt statt Megawatt

TV ARD

21.45 Uhr

Globus – Forschung und Technik

Donnerstag, 26. 6.

TV ZDF

23.00 Uhr

Urknall und Feuerball

Freitag, 27. 6.

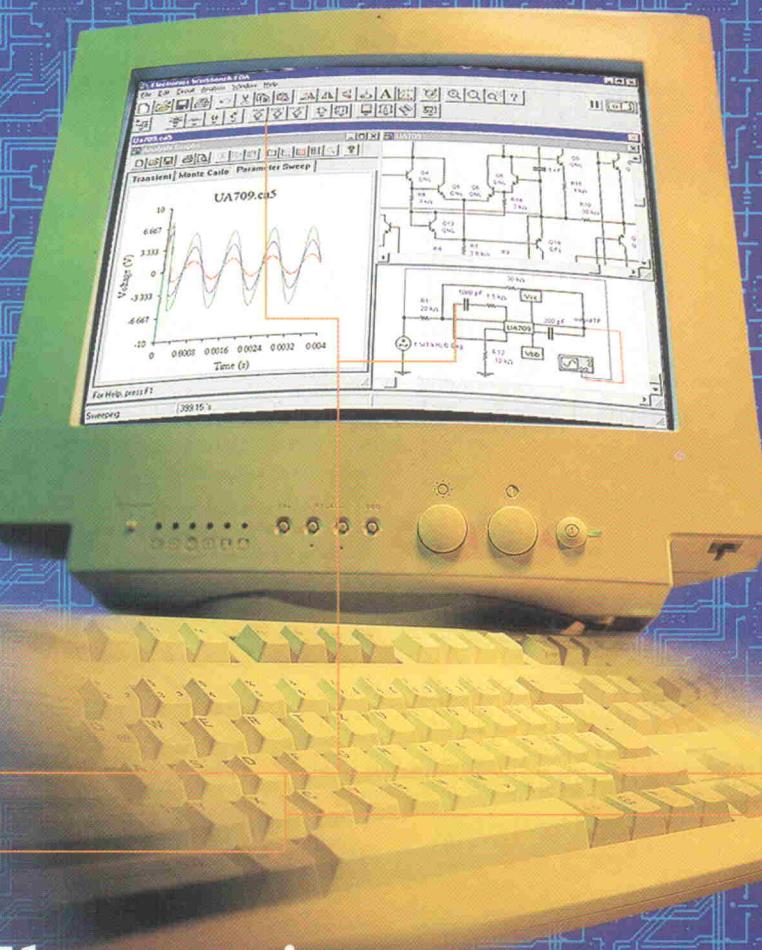
TV N3

20.15 Uhr

N3 maritim: Nautilus – Die Geschichte der Schiffahrt unter Wasser: 1. Atom U-Boote

Schaltungsdesign

simulieren – analysieren – realisieren



- Interaktiver 32-Bit Mixed-Mode-Simulator
 - SPICE 3F5/XSPICE-kompatibel
 - DIN/IEC/EN/ANSI-Symbole
 - Über 100 analoge und digitale Grundelemente
 - Über 8.000 verschiedene Bauteilmodelle
 - Über 150 TTL- und CMOS-IC's

- ## Temperatur-, Fourier-, Worst-Case-, Monte-Carlo-, Rausch-, Transienten- u. a. Analysen

- Export nach Tango,
Orcad, Protel, Eagle,
Ultimate, Layo

- Für Windows 3.1x,
Windows 95 und
Windows NT

Software und Dokumentation in Deutsch

Kostenloser
technischer Support



Electronics Workbench [®] **EDA**



Das Elektroniklabor im Computer™

Analoge, digitale und gemischte Schaltungen schnell und effizient simulieren:
Entwickeln und analysieren Sie Ihr Schaltungsdesign mit Electronics Workbench, dem Marktführer unter den computerunterstützten Simulatoren mit weltweit über 70.000 Anwendern.

Com Pro

Hard- & Software
Vertriebs GmbH

Reinsburgstraße 82
D-70178 Stuttgart

Tel. 07 11/62 77 40
Fax 07 11/62 77 60

Gutschein

Absender:

Ja, senden Sie mir so schnell wie möglich die kostenlose Demoversion von Electronics Workbench EDA inkl. Kurzanleitung und Infomaterial auf CD-ROM.

Gleich absenden an
nebenstehende
Com Pro-Adresse

RRB: 07 11/61 50 323

CompuServer

Go Compro

E-Mail:

102212.1123@compuserve.com

Internet:

<http://www.com-pro.de>

Online-Service für Übersetzungen



aktuell

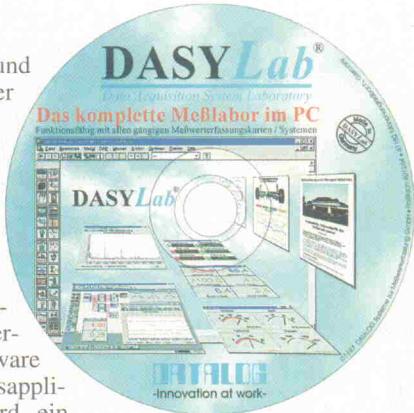
Über die Web-Seiten des Langenscheidt-Verlages ist seit Februar ein Online-Übersetzungservice erreichbar. Unternehmen und private Interessenten, die schnell eine Übersetzung von Briefen, einzelnen Dokumenten oder auch längeren Texten benötigen, können hier per EMail-Formular einen entsprechenden Auftrag abgeben. Dabei werden zunächst diverse Angaben über das Textmaterial abgefragt. Neben dem gewünschten Liefertermin, der Ausgangs- und der

Zielsprache gehört hierzu unter anderem die Auswahl eines von über vierzig verschiedenen Fachgebieten. Der zu übersetzende Text kann wahlweise direkt als EMail eingegeben oder als Datei übertragen werden. Für die Bearbeitung steht bei Langenscheidt ein Pool von mehr als 60 Übersetzern bereit, womit zur Zeit die Sprachen Deutsch, Englisch, Französisch, Spanisch und Italienisch abgedeckt sind. Abgerechnet wird nach Textumfang und Vorlaufzeit bis zum Liefertermin.

Langenscheidt KG
Postfach 40 11 20
80711 München
0 89/3 60 96-0
0 89/3 60 96-2 95
<http://www.langenscheidt.de/ubersetzungsservice.htm>
LANGTRANS@aol.com

DasyLab-Tour

Mit den neuesten 16- und 32-Bit-Versionen ihrer Techniksoftware DasyLab stellte die Firma Datalog jüngst auch eine dazu passende Info-CD vor. Interessierte TechnikerInnen erhalten mit dieser CD-ROM nicht nur eine jeweils aktuelle Demo-Version der Windows-Software für Meß- und Regelungsapplikationen; vielmehr wird ein kompletter Leitfaden bereitgestellt, der den Programmieranwender mit automatischer Benutzerführung in alle Aspekte des Handlings von DasyLab einweist. Mehr als 100 Anwendungsbeispiele sorgen zusätzlich für eine praxisnahe Einarbeitung und ei-



nen informativen Gesamtüberblick über das Softwarepaket.

Datalog GmbH
Trompeterallee 110
41189 Mönchengladbach
0 21 66-95 20-0
0 21 66-95 20-20
<http://www.datalog-dasytec.de>

Als 'Leitfaden durch die Begriffswelt der Online-Kommunikation' stellt Horizont.Net eine Neuauflage ihres **Web-Lexikon** vor (Verlagsgruppe Deutscher Fachverlag, 60326 Frankfurt, Info/Bestellung per EMail unter koecke@horizont.net) ... Inklusive CD-ROM ist die zweite Auflage vom **Datenschutzhandbuch für die betriebliche Praxis** zu bekommen (Rudolf Haufe Verlag, 79102 Freiburg, Tel: 07 61/36 83-0) ... Unter dem Namen **Global-Info** läuft ein neues **Förderkonzept des BMBF**, das rund 60 Millionen DM für Projekte aus dem Bereich globaler elektronischer und multimedialer Informationssysteme bereitstellt (Infos unter <http://www.darmstadt.gmd.de/ptf/ptfd.html>).

Optoelektronik im Netz

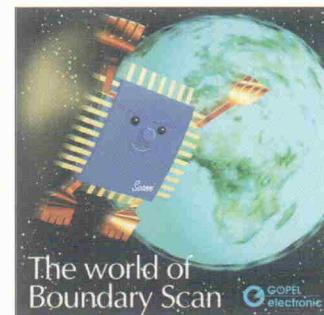
Als Distributor für aktive und passive Bauelemente mit Schwerpunkten bei Kameras, CCDs und sonstigen optoelektronischen ICs stellt die Firma Famos ihr Produktspektrum auch im WWW vor. Neben Informationen zum gesamten Lieferprogramm sind hier Applikationshinweise und aktuelle Preisangaben zu bekommen. Zudem bieten sich Presse-Infos und firmenrelevante News sowie der Zugriff auf neueste Datenblätter von Halbleiterprodukten der Firma Sony.

Bei spezielleren Problemen kann der Besucher Anfragen direkt per EMail hinterlassen. Das bereits bestehende Web-Angebot soll zukünftig noch um HTML- und PDF-Versionen der Firmenzeitschrift Famos-Notes erweitert werden.

Famos GmbH
Riegseestraße 16
81477 München
0 89/7 85 30 31
0 89/78 12 36
<http://www.famos.de>

Boundary Scan in Multimedia

Unter dem Titel 'The World of Boundary Scan' bietet Göpel electronic eine Informations-CD über die Nutzung der integrierten JTAG-Testfunktionen von Bauelementen an. Die interaktiv gestaltete CD liefert eine multimedial aufbereitete Einführung in den Boundary-Scan-Test. Dabei werden das Prinzip des Testverfahrens, die Boundary-Scan-Architektur, Testarten, Einsatzgebiete und die Vorteile gegenüber anderen Verfahren beschrieben. Für besseres Verständnis sorgen zahlreiche Abbildungen und Animationen. Ein gesonderter Abschnitt befasst sich mit dem praktischen Einsatz des Boundary Scan. Interessenten können anhand einer Checkliste prüfen, ob sich der JTAG-Test für



ihre individuellen Anwendungen lohnt. Danach lassen sich weitere Informationen zur Auswahl eines entsprechenden Testgeräts zusammenstellen.

Göpel electronic GmbH
Göschwitzer Str. 58-60
07745 Jena
0 36 41/68 96-63
0 36 41/68 96-44

EMV-Beratung per WWW

Der durch das Land Nordrhein-Westfalen unterstützte Verein zur Förderung der EMV-Technologie hilft Unternehmen bei Problemen mit der Elektromagnetischen Verträglichkeit (EMV). Der EMV-Förderverein veranstaltet beispielsweise Seminare und Schulungen zu technischen Fragen aber auch zum Umgang mit

der EMV-Richtlinie und der EMV-relevanten Gesetzgebung. Seit März ist der Förderverein nun im WWW erreichbar. Die Web-Seiten des Vereins liefern Wissenswertes rund um die EMV, beispielsweise Fachaussätze, Veranstaltungshinweise, Listen von EMV-Dienstleistern oder aktuelle Normungsinformationen. Anregungen und Fragen zu individuellen Problemen lassen sich natürlich auch hier direkt via EMail hinterlegen.

Verein zur Förderung der EMV-Technologie im Land NRW e.V.
Emil-Figge-Str. 76 D-44227 Dortmund
0 231/97 42-3 36
0 231/97 42-3 33
<http://www.emv-foerderverein.de>



DISPLAYS & SYSTEMINTEGRATION

19. JUNI 1997
9.00 - 18.00 UHR

FORUM HOTEL, MÜNCHEN
KONGRESS · AUSSTELLUNG
FORUMSBAND · EXPERTENGESPRÄCHE
MITTAGSBUFFET

Preis: DM 280.-- (Studenten DM 140.--, jeweils zzgl. MwSt.)

VORTRAGSTHEMEN:

SYSTEMINTEGRATION MIT FLACHDISPLAYS
 Display-Kits und Ansteuerung

DISPLAY-REFLEXIONEN
 Charakterisierung

LCD-TECHNOLOGIE
 Neue Grundlagen

ELEKTROLUMINESZENZFOLIEN
 Hinterleuchtung von LCDs

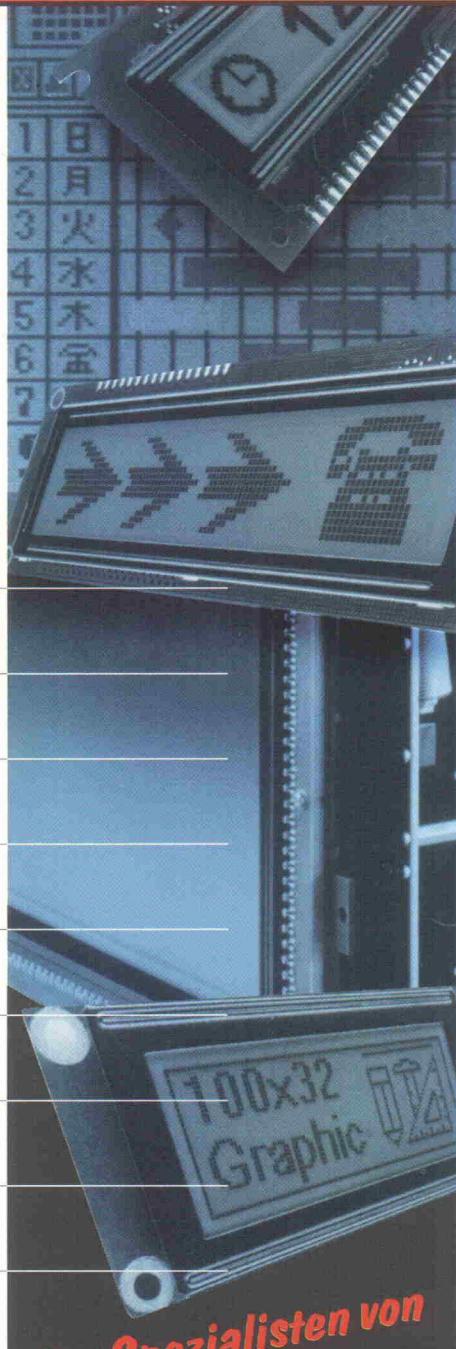
EXAKTE BILDDARSTELLUNG
 am Beispiel medizinischer Anwendungen

HOCHAUFLÖSENDE LCDs
 Optimale Ansteuerung

KRITERIEN FÜR LCDs UND SLOT-CPU-KARTEN
 als Baugruppen-Konzept

TOUCHSCREENS
 Kombination von Anzeige und Eingabegerät

VAKUUMFLUORESZENZANZEIGEN
 Ansteuerung und Bilddarstellung



EINFACH AUSFÜLLEN UND FAXEN

ANMELDEFAX: 089/46 13-139

ENTWICKLERFORUM DISPLAYS & SYSTEMINTEGRATION

NAME

FIRMA

STRASSE

TEL.

FAX

VORNAME

ABTEILUNG

PLZ

ORT

DATUM, UNTERSCHRIFT

Die Preise verstehen sich zuzügl. der gesetzl. MwSt. In diesem Betrag enthalten sind ein Forumsband, Mittagessen u. Getränke. Studenten bitte Immatrikulationsbescheinigung beilegen. Die Rechnungsstellung erfolgt mit der Anmeldebestätigung. Bei Stornierung der Anmeldung bis 10 Tage vor Veranstaltungsbeginn erheben wir eine Bearbeitungsgebühr von DM 100.-- (zzgl. MwSt.), bei späterer Absage oder Nichterscheinen wird die gesamte Tagungsgebühr fällig. **Informationen:** Marisa Steiner - DESIGN & ELEKTRONIK - Hans-Pinsel-Str. 2 - 85540 Haar - Tel: 089/4613-736 - EMail: ms@mutred.magnamedia.de

AUSSTELLER:

A.C.T. Kern
 Able Design
 Autronic Melchers
 Boards
 CED Ditronic
 Data Modul
 Display Elektronik
 DS Display Systems
 Eurodis Enatechnik
 Glyn
 Hitachi
 MicroTouch Systems
 Oshino Lamps
 Pritzel electronic
 Rutronik
 Rykom
 Siemens
 TL Electronic
 Unitronic
 Wyle Ginsbury

VERTRETENE FIRMEN:

Beckmann & Egle
 Displaign
 EGI Elektronik
 Inside Technology
 Jump
 Mitsubishi
 NEC
 Optrex
 Samsung
 Seiko Instruments
 Sony
 Taxan
 Teknor
 Tian Ma

Die Spezialisten von
DESIGN&ELEKTRONIK

PRODUKTE UND KNOW-HOW FÜR DEN ELEKTRONIK-ENTWICKLER

Halbleiter Connection

11. Fachmesse für Systemintegration in Nürnberg



Der weltweite Halbleitermarkt ging im vergangenen Jahr vor allem dank des Einbruchs im Speicherbereich um fast neun Prozentpunkte zurück. Im Gegensatz dazu verzeichnete der Markt für Halbleiterfertigungsgeräte einen Zuwachs von rund 12 Prozent.

aktuell

Dieses wird gestützt durch die positive Entwicklung im Leiterplattenmarkt, zu dem Deutschland 1996 einen Anteil von 2,3 Milliarden Mark beisteuerte. Dem Trend trug auch die Nürnberger SMT/ES&S/Hybrid mit einem starken Gewicht auf dem Halbleiterequipment Rechnung.

Vom 22.-24. April öffnete die Fachmesse zum elften Mal ihre Tore. Mit etwa gleichgebliebener Ausstellerzahl – 567, davon knapp 200 ausländische Firmen bei konstanter Ausstellungsfläche – blieb sie im erwarteten Rahmen. Dagegen konnte sich der angegliederte Kongreßteil konsolidieren und verzeichnete nach seinem letzten Einbruch in diesem Jahr rund 520 Besucher.

Stark vertreten waren einmal mehr die Anbieter des fertigungstechnischen Equipments, der Leiterplattenindustrie und des Packaging. Weniger Platz – nämlich eine halbe Halle – nahm dagegen der ES&S-Messebereich ein. Die vor zwei Jahren vollzogene Umbenennung von ASIC in Electronic Systems and Solutions, kurz ES&S, hat offensichtlich nicht die gewünschte Wirkung gezeigt. Viele nahm hafte Anbieter aus dem ASIC- und EDA-Bereich bleiben inzwischen der SMT fern – übrigens nicht nur ein Problem der Nürnberger Messe. Es sind deshalb vermehrt Stimmen zu hören, die eine Abtrennung des fertigungsorientierten Teils, also eine SMT/Hybrid fordern. Aus Sicht der mehrheitlichen Nürnberger Messebestreiter ist dies

zwar verständlich. Für ASIC-/EDA-Interessierten wäre dieser Schritt jedoch bedauerlich, denn damit ginge eine weitere überschaubare Fachmesse verloren. Wie sich die SMT/ES&S/Hybrid nun tatsächlich entwickelt, wird sich erst im kommenden Jahr zeigen.

Hybrid contra Platine

Die Leiterplattenindustrie präsentierte sich auf der SMT erneut eindrucksvoll. Doch die Zeichen der Zeit stehen auf Sturm. Die längst nicht mehr jungen Hybride wollen den good old Boards den Rang ablaufen. Ihr Hallali klingt recht eindrucksvoll angesichts neuer Packaging-Technologien wie Chip on Board (COB), Flip Chip (FC) oder Multi Chip Modul (MCM). Bei diesen Kontaktierungsarten werden die blanken Siliziumplättchen ohne schützendes Gehäuse direkt auf dem Träger, also der Leiterplatte oder eben dem Hybrid, angeschlossen. Der Vorteil einer solchen Methode liegt in der großen Platz einsparung, wie sie bei der fortschreitenden Miniaturisierung in den Bereichen mobiler Meßgeräte, portabler PCs, Telekommunikation oder auch im Automobilsektor gefordert wird.

Die konventionelle Leiterplatte ist den damit verbundenen Miniaturisierungen im Grunde nicht gewachsen. So bedingt ein COB einen Leiterbahndistanz von unter 200 µm bei Bondpads von 100 µm Durch-

messer. Entsprechend eng sind nicht nur die Leiterbahnen herauszuführen, sondern auch die Durchkontaktierungen auf dem Trägersubstrat zu erstellen. Hier drängen neue Verfahren in den Markt – die hochdichte, flexible Leiterplatte mit micro-vias, also Durchkontaktierungen im Mikrometerbereich. Das Bohren von Via-holes wird derzeit mit drei verschiedenen Techniken versucht: dem Plasmaätzen, dem Laserbohren und auf phototechnischem Weg. Welche Technik sich behaupten wird, hängt zum einen sicher von ihrer Reproduzierbarkeit und Zuverlässigkeit ab, wird sich aber letztlich über den Preis bestimmen.

Festgeklebt

ICs in Flip-Chip-Technologie eignen sich ausgezeichnet für die Montage auf flexiblen Leiterplatten. Schließlich bieten sie dank ihrer minimalen Abmessungen im Verhältnis zur gesamten Platte nur einen geringen mechanischen Widerstand. Da flexible Leiterplatten aus Polymermaterialien im allgemeinen nicht besonders wärmebeständig sind, erfordert die Kontaktierung des Flip-Chip-ICs auf solchen Trägern neue Verbindungstechniken. Man bedient sich hier Leitkleberpasten anstelle des konventionellen Lötzens.

Die Firma KSW Microtec, Dresden, stellte auf der SMT ein solches Verfahren für Flip Chip auf Smart Cards vor. Die kontaktlosen Chipkarten dürfen laut Norm nur eine Gesamtdicke von 0,76 mm haben, womit sich ein 'dickes' IC-Gehäuse quasi verbietet. KSW führt deshalb eine Direktmontage von Chips auf die Antennen solcher Smart Cards durch. Dazu werden die Wafer (die die Chips enthalten) komplett in eine Flüssigkeit getaucht.

Diese Vorbehandlung wandelt die Aluminiumoxidoberfläche der Bondpads in eine palladiummetallisierte, kontaktfähige Schicht um. Im Anschluß an dieses masken- und stromlose, naßchemische Verfahren bringt KSW über einen Schablonendruck an den entsprechenden Stellen Polymerbumps auf. Der hierbei verwendete Polymerkontaktekleber basiert auf silbergefüllten Epoxidharzen und wird sofort vollständig ausgehärtet. Auf der Trägerseite, also der flexiblen Leiterplatte, wird flüssiger Leitkleber aufgebracht. Die ICs werden aus dem Wafer separiert (gesägt) und mit einem Flip Chip Bonder zu dem flüssigen Kleber positioniert und aufgesetzt. Der eigentliche Clou des Prozesses: auf der IC-Seite ragen aus den mit Harz vorbehandelten Bumps Silberflocken heraus. Diese tauchen in den flüssigen Kleber hinein und sorgen so nach dem thermischen Aushärten für die gewünschte Verbindung (Bild 1).

Gepolstert

Nach der Chipkontakteierung müssen die blanken Siliziumplättchen vor mechanischem Streß geschützt werden. Hierfür plaziert man sogenannte Underfillermassen entweder vor oder nach dem Auflöten des Chips in die freien Spalten zwischen den Lötbumps. Die Aushärtung des Füllmaterial erfolgt durch Wärmezufuhr, meist in Form von Licht. Solche Füller erhöhen zum einen die Haftung des Die auf dem Substrat und minimieren andererseits die Ablösungs- und Bruchgefahr infolge unterschiedlicher Wärmeausdehnungskoeffizienten von Silizium, Bumpmaterial und Substrat. Die Firma Delo Industrieklebstoffe GmbH, Landsberg, zeigte auf der SMT ein Verfahren, bei dem der Underfiller vor

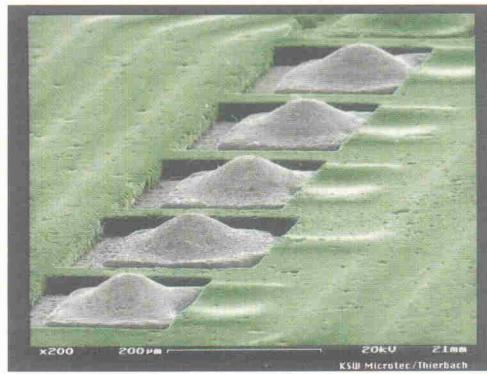
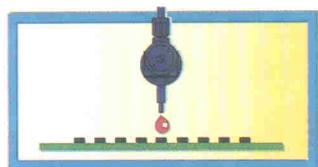
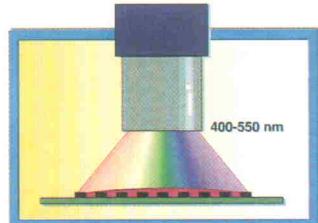


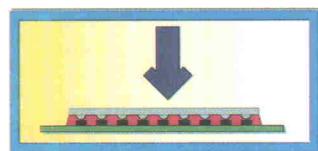
Bild 1. Die Raster-elektronen-mikroskop-Aufnahme zeigt die Lötbumps auf der Chipoberfläche.



Dosierung des Underfillers



Lichtaktivierung des Underfillers



Bonden des Flip-Chip

Bild 2. TopCure-Verfahren.

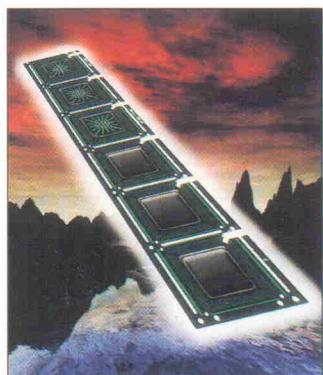
dem Bonden auf das Substrat gebracht wird (Bild 2). Dies erfolgt beispielsweise im Siebdruck. Licht im sichtbaren Wellenlängenbereich sorgt für eine Voraktivierung der Masse, sofort anschließend wird der Chip durch die Füllmasse mit den Kontaktbändern verbunden. Mit dem TopCure-Verfahren von Delo besitzt die Verbindung Chip-Substrat bereits eine Anfangsfestigkeit und benötigt keine weitere Wärmezufuhr bis zur vollständigen Polymerisation. Die für den Bondprozeß notwendige Wärmezufuhr beschleunigt zudem die endgültige Aushärtung des Underfillers.

Abgedeckt

Ist der Chip befestigt und kontaktiert, wird er im allgemeinen verkapselt. Die Abdeckmasse überzieht das Silizium und seine Anschlüsse mit einem Film, der vor Umweltinflüssen wie Feuchtigkeit oder aggressiven chemischen Stoffen, vor UV-Bestrahlung und mechanischen Belastungen schützen soll. Beim Aufbringen des sogenannten Glob Top besteht jedoch oftmals die Gefahr, daß der Chip und dessen Verbindung zu den Bondpads Schaden nimmt. Dies kann beispielsweise durch zu schnelles Aushärten der Abdeckmasse erfolgen, durch eine zu körnige Struktur oder durch Eindringen von Feuchtigkeit beim Verkapseln. Sollte es durch ein falsches Temperaturprofil während des

Aushärtungsprozesses zu Schrumpfungen der Masse kommen, kann sich das Globe Top (inklusive Chip) im schlimmsten Fall von der Leiterplatte lösen und dabei alle IC-Verbindungen durchtrennen. Ist das Kapselmaterial zu grobkörnig, entstehen unter den Bonddrähten eines Chip on Board Löcher, die letztlich zu Drahtrissen führen. Außerdem neigt poröses Material zur Einlagerung von Feuchtigkeit. Insgesamt spielt der Verkapselungsprozeß also eine entscheidende Rolle für die Zuverlässigkeit einer COB-Schaltung.

Die US-amerikanische Firma Ablestik, vertreten in Deutschland durch Permabond, Neustadt, stellte auf der SMT ein neues Füllmaterial für die Verkapselung von Multi Chip Modules vor. Das Ablebond 7900 zeichnet sich durch ein besonders gutes Fließverhalten aus. Es kann laut Herstelleraussage in Spalten von unter 50 µm hineinlaufen und zeigt insbesondere auf Keramik- und FR4-Substraten ein ausgezeichnetes Temperaturprofil.



Die Gesellschaft für Löttechnik, GLT aus Pforzheim, zeigte ein automatisches Dosiersystem von Asymtek zum Auftragen ebensolcher Vergießmasse, aber auch für die Dosierung von Lotpaste und SMD-Kleber. Das System wird in zwei Größen mit Arbeitsflächen von 300 x 300 mm und mit 450 x 450 mm angeboten, wobei die Fahrachse in z-Richtung von 0 bis 79 mm frei programmierbar ist. Es ist mit einem Programmiermodus zur vollautomatischen Bezugspunktfindung ausgestattet und verfügt optional über diverse Dosierventile, einen Höhensensor, einen Dosiernadelsensor mit integrierter Programmkorrektur

bei Dosiernadelwechsel sowie eine Heizplatte.

SMD-Verarbeitung

Neben COB-Technologien standen auf der Messe die miniaturisierten, gehäussten SMT-Bausteine im Blickpunkt. Hier gab es von großen Beleuchtungs- und Lötstraßen über Prototypenarbeitsplätze bis hin zu Gurtsystemen für das Handling der kleinen Zwerge alles zu sehen, was für die SMD-Technik relevant ist.

So stellte beispielsweise die Weld-Equip Vertriebs GmbH, Puchheim, ein Präzisionslötssystem für die Produktion von kompletten SMD-Schaltungen vor. Bei der Verarbeitung von SMT-Bauteilen kommt es nicht nur auf eine exakte Positionierung der Lötspitze, sondern auch auf eine geringe Wärmeverbelastung an. Die präsentierte W-E Thermodreieck wird durch eine mikroprozessorgesteuerte Stromversorgung mit frei programmierbaren und reproduzierbaren Strompulsen beheizt. Das gewünschte Temperaturprofil ist damit jederzeit abruf- und veränderbar und somit an unterschiedliche Materialien anpaßbar. Ein Präzisionschrittmotor steuert die Thermodreieck über einen Mikroprozessor, wobei die Thermodreieck ebenso programmierbar ist. Per Werkstück lassen sich zwei Lötungen in einem Arbeitsgang durchführen, wobei durch einen pneumatisch betriebenen Drehteller automatisch gelötet und gleichzeitig das nächste Werkstück eingelegt werden kann (Bild 4).

Ist eine Schaltung bestückt und gelötet, muß sie sicher für den Transport verpackt werden. Der Distributor Tekelec

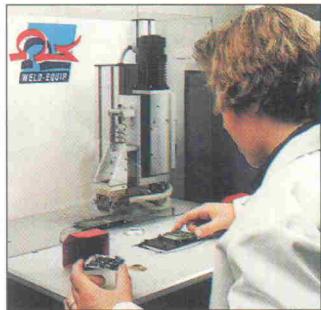


Bild 4. Präzisionslötssystem mit programmierbarer Thermodreieck.

Airtronic, München, hält hierfür Sammel-, Lager- und Transportboxen des italienischen Herstellers Elme bereit. Die Conduplast EGB-Boxen können nicht nur Boards, sondern auch einzelnen Bauteile in internen Kammern aufnehmen. Die Innenfächer schützen die transportierten Güter vor Nässe, Schutz und mechanischen Stößen ab und schützen auch vor elektrostatischer Entladung. Die Boxen sind stapelbar, zerlegbar und damit auch mehrfach wiederverwendbar. Sie sind in 23 verschiedenen Größen verfügbar, bei Bedarf auch kundenspezifisch mit Firmenlogo und Verschlußdeckel.

Hilfestellung

Daneben waren auf der Messe etliche Dienstleister vertreten. Unternehmen, die sich nicht selbst der Fertigung und Prüfung von elektronischen Schaltungen widmen wollen oder können, fanden hier kompetente Ansprechpartner. Wer die diesjährige SMT nicht besuchen konnte: Im nächsten Jahr findet die Fachmesse vom 16. bis 18. Juni 98 erneut in Nürnberg statt.

uk

BRENDES

8051
Real-Time In-Circuit-Emulator "BICEPS51"

Profi-Emulator
komplett mit BICEPS51-Debugging-Software, 32k x 72 Bit Traceboard und POD nach Wahl

DM 3990,-

BRENDES
Datentechnik GmbH
Lebacher Str. 12
38116 Braunschweig

Tel. 0531/506499 Fax 0531/506462

Hannover Messe 97

Auch im 50. Jahr kann die Industriemesse wieder mit Superlativen glänzen: 7259 Aussteller präsentierten auf 252 000 Quadratmetern ihre Produkte und Dienstleistungen. Allerdings kamen etwas weniger Besucher als im Vorjahr, 'nur' 305 000 (-23 000 gegenüber 1996). Nach der Stimmung auf dem Gelände scheint die konjunkturelle Trendwende erneut vollzogen.

aktuell

Vor der HMI schätzten rund 40 Prozent der Aussteller ihre wirtschaftliche Situation als günstig bis sehr günstig ein, nach der Messe war es schon knapp die Hälfte (47,1%). Verbessert hat sich nach Angaben des Veranstalters auch die Besucherstruktur. In diesem Jahr kamen mehr als 90 Prozent Fachbesucher, im Vorjahr lag der Anteil bei knapp 82%.

Auch der Zentralverband Elektrotechnik- und Elektronikindustrie e. V. (ZVEI) stellte in seinen Erhebungen überwiegend Positives fest: So schätzten die Befragten vor allem die gute Präsenz ausländischer Gäste. Auch habe sich bei manchen Ausstellern aufgrund des regen Besucherinteresses der Eindruck gebildet, daß es schon im zweiten Halbjahr zu einer Konjunkturbelebung kommen könne. Davon ist allerdings der Bereich Automatisierungstechnik aufgrund des bestehenden 'Investitionsstaus' noch ausgenommen.

Bisweilen verschiebt sich das Messegeschehen von der Technik in Richtung Politik: So präsentierte der Feldbusanbieter Phoenix Contact anlässlich des zehnjährigen Jubiläums des InterBus-S eine weltweit angelegte Studie, derzufolge die

Systeme IBS und LON mit Anteilen von jeweils über 30% Marktführer sind. Jedoch unter Vernachlässigung der CAN-Nodes, da diese 'non-interoperable' sind – vielleicht aber auch, damit die Zahlen der implementierten IBS- und LON-Knoten besser aussehen.

Da konnte dann der Statthalter des CAN-Reiches nur mit der Gesamtmenge kontern: Bis zum April '97 sollen mehr als 20 Millionen CAN-Knoten – allerdings nicht ausschließlich in der industriellen Automatisierungstechnik – installiert worden sein. Abgesehen von derlei Marketing-Scharaden gab es auch greifbare Dinge wahrzunehmen.

Persönliche Power

Anlässlich des 150jährigen Firmenjubiläums setzte Siemens neue Maßstäbe in Sachen Pressearbeit. Ein mehrere Zentimeter hoher Papierstapel verlangte die Aufmerksamkeit des Redakteurs. In dieser Fülle fiel eine Meldung auf, die eine neue Beweglichkeit andeutet: Mit der Serie Sitop power (Bild 1) steht eine Stromversorgung bereit, die auch schon in kleinen Stückzahlen (ab 25 Exemplaren) kundenspezifisch ange-

paßbar ist. Sie soll die Vorteile der 'Katalogware' – schnelle Verfügbarkeit, stehendes Design, niedrige Preise – auch bei speziellen Anforderungen garantieren. In der Angebotsphase stellt der Vertriebsexperte bereits beim Kunden auf seinem Laptop das Wunschgerät zusammen. Spätestens nach 20 Tagen steht ein Vorserialen-gerät zur Verfügung. Die Serienfertigung läuft innerhalb von 30 Tagen nach Freigabe an. Anfangs stehen Netzteile bis maximal 250 Watt mit den Eingangsspannungen 230 VAC, 110 VAC oder 24/48/60/110/220 VDC und bis zu 5 Ausgängen zwischen 3,3 V und 48 V zur Verfügung. Überspannungsschutz, Signalisierung und Anschlußtechnik legt der Kunde fest.

PCI industriell

Abseits des Desktop-Marktes geht Digital Equipment (DEC) mit Single-Board-Computern im CompactPCI-Format den Markt für Industrie-PCs an. Die Palette von CompactPCI-Komponenten soll CPU-Karten (basiert auf Intel- und Alpha-Prozessoren), Backplanes, Gehäuse und I/O-Boards umfassen, die für Embedded-Anwendungen im industriellen Umfeld geeignet sind. Als Besonderheit ist eine hybride VME/CompactPCI-Lösung in der Entwicklung. Als aus dem VME-Bereich übernommene Vorteile des CompactPCI gegenüber Standard-PCs nennt DEC beispielsweise die vertikale Luftzirkulation oder die frontseitige Steckermontage. Ein weiterer Pluspunkt liegt in der Möglichkeit des Komponentenaustauschs im laufenden Betrieb (Hot-Swap). Die Compact-PCI-Systeme unterstützen Betriebssysteme wie Windows NT, Digital Unix oder VxWorks für Alpha.

Bus-Fenster

Den Einblick in LON-Systeme verschafft das LonScope (Bild 2) der Aachener Firma Gesytec. Es gibt jederzeit den Zustand aller Knoten sowie der Netzwerkvariablen – auch im zeitlichen Verlauf – an. Außerdem meldet es erfolgreichen und mißlungenen Datenverkehr (Statistiken über Durchsatz, CRC-Fehler, Message-Typen). Dazu reicht es, das LonScope an eine Versorgungsspannung (18...30 VDC, 270 mA bei 24 V) sowie an das LON (Transceiver-Typen FTT-10 oder TP/XF-78, galvanisch getrennt) anzuschließen, Binding oder Programmierung entfallen. Die gewünschten Informationen gewinnt die CPU, ein MC68331, durch ständiges Beobachten des Busverkehrs. Ein MByte RAM stellt dabei ausreichend Reserven auch für ausgedehnte Netze bereit. Die Darstellung der Daten übernimmt ein LC-Display mit 240 × 128 Pixeln. Wer mit einer einfacheren Ausführung zufrieden ist, kann auf das LonMeter – einen Anzeiger für bis zu vier Netzwerkvariablen – zurückgreifen.

Unscharfes entwerfen

Das Erstellen virtueller Instrumente (VI) für LabView, die Fuzzy-Logik implementieren, vereinfacht ein neues Tool von National Instruments. Die wesentliche Funktion des Fuzzy Logic Designers ist das Erstellen der Regelsysteme von Fuzzy-VIs. Diese können über maximal vier Eingänge und einen Ausgang verfügen, eine größere Anzahl von Eingangsgrößen erreicht man durch Kaskadierung von VIs. Die Membership-Funktionen können die Formen Dreieck,

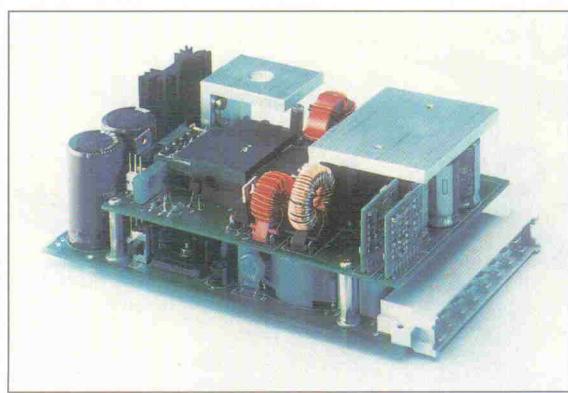
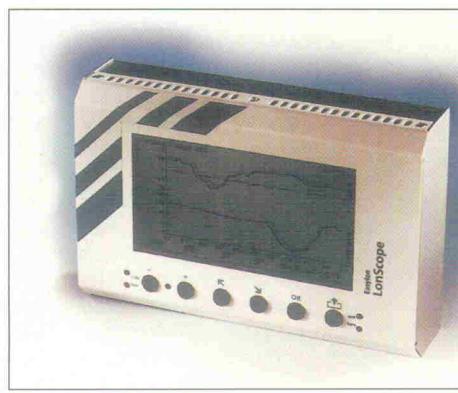


Bild 1. Individuelle Stromversorgungen der Sitop-Baureihe vereinen die schnelle Verfügbarkeit von Stangenware mit spezifischen Kundenbedürfnissen.

Bild 2. Fenster ins Netz: Das LonScope visualisiert Netzwerkvariablen und Knotenzustände.



Trapez, S, Z und Singleton annehmen. Als Defuzzifizierungsverfahren kann man wahlweise 'Center Area', 'Center of Maximum' oder 'Mean of Maximum' einsetzen. Nach Abschluß des Entwurfs gibt der Fuzzy Logic Designer das VI als Source-Code in der Programmiersprache G aus, den man in das Instrumentierungspaket LabView importieren kann.

Abgehoben

In Zusammenarbeit des Instituts für Mikrotechnik Mainz und der Firma Faulhaber entstanden ultrakleine Elektromotoren. Sie haben einen Durchmesser von nur 1,9 mm und treiben einen Miniaturhubschrauber – 24 mm lang, 8 mm hoch – an (Bild 3). Die Antriebe sollen Drehzahlen bis einige 100 000 min⁻¹ erreichen. Einsatzbereiche abseits der Spielzeugwelt sind beispielsweise Mikrochirurgie und Zellbiologie, die Dosierung kleinsten Substanzmengen in der Analytik, optische Fokussier-

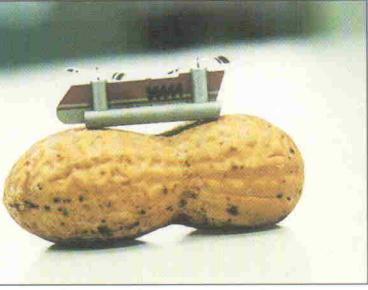


Bild 3. Fliegengewicht: Die Mikromotoren des weltweit kleinsten Hubschraubers lassen das halbe Gramm Gesamtmasse bei 40 000 U/min abheben.

systeme oder Miniaturlaser-scanner. Als Zubehör stehen Mikroplanetengetriebe im gleichen Format bereit, die höhere Drehmomente bei niedrigeren Drehzahlen ermöglichen.

Sensorkapseln

Zum Einsatz in explosionsgefährdeten Bereichen – dort, wo entzündliche Prozesse ablaufen, beispielsweise in der Petrochemie, an Lackierstraßen oder in der chemischen Industrie – bietet Hengstler die Absolutdrehgeber RA 58 (Single-



Bild 4. Die Drehgeber der Baureihen RA 58 und RI 58 gibt es jetzt auch in einer ex-geschützten Ausführung.

und Multiturn) sowie die Inkrementaldrehgeber RI 58 jetzt auch in einer Ex-geschützten Variante an (Bild 4). Das Gehäuse misst 70 mm im Durchmesser und ist druckfest gekapselt (Ex d IIC T6). Auch bei den Ex-Ausführungen gilt das Baukastenprinzip: Der Kunde kann seinen Drehgeber anwendungsspezifisch angepaßt bekommen. Auch die weiteren Merkmale – hohe Auflösung bis 14 Bit, verschiedene Schnittstellen (CAN, SSI, Interbus-S, Profibus-DP, Parallel) – bleiben erhalten. ea

Kontakt

Digital Equipment GmbH
Postfach 810247
81902 München
0 89/95 91-0
0 89/95 91-45 28
http://www.digital.de/

Gesytic GmbH
Pascalstr. 6
52076 Aachen
0 24 08/9 44-1 39
0 24 08/9 44-1 00
http://www.gesytic.de/
uauigspurger@gesytic.de

Hengstler GmbH
Postfach 1151
78550 Aldingen
0 74 24/89-0
0 74 24/89-4 81
106004.215@compuserve.com

Institut für Mikrotechnik Mainz GmbH
Carl-Zeiss-Straße 18-20
55129 Mainz
0 61 31/9 90-0
0 61 31/9 90-2 05
rindfrey@imm-mainz.de

National Instruments GmbH
Konrad-Celtis-Str. 79
81369 München
0 89/74 13 13-0
0 89/7 14 60 35
http://www.natinst.com/German/
info@natinst.com

Siemens Business Services
Postfach 2348
90713 Fürth
0 91 11/9 78-33 21
http://www.aut.siemens.de/

Lassen Sie Ihrer Kreativität freien Lauf – und Protel kümmert sich um die Regeln:

Neu von Protel

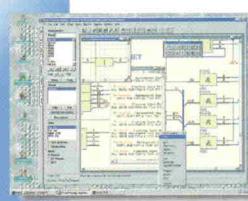


Advanced PCB 3

Entwickelt für Microsoft Windows NT und Windows 95



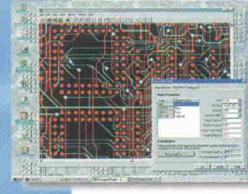
Ganz automatisch 100% Qualität



Leistungsstarker Schaltungs-entwurf schon ab DM 995,-



Bausteinunabhängige Logik-synthese ab nur DM 995,-



Shape-Based Autorouting leicht gemacht, ab DM 1.995,-



Sie wollen schnell und effizient Leiterplatten entwickeln und zwar unter Windows 95 oder NT 4.0? Dann hat Protel die passende EDA-Systemlösung für Sie, denn der Release 3 von Advanced PCB 3 setzt auf dem Desktop völlig neue Maßstäbe. Die neue, regelgesteuerte Datenbasis mit „unbreakable connectivity“ bringt Ihnen jederzeit lückenlose Designkonsistenz! Regeln wie Objektgeometrie, Impedanz-Check und Routing-Priorität sind auf Layoutobjekte oder Objektklassen präzise anwendbar. Jeder Layout-Schritt, ob interaktiv oder automatisch wird in Echtzeit überprüft.

Und in puncto Usability liegt Protel ganz vorn: Mit mehr Effizienz durch praktische Tabs für Tools und Layer, Objekt-Browser, extrem schneller Grafik und praktischem Navigatordisplay. Bei Boarddefinition, neuen Bibliothekslementen, Design-Rules, Auto-placement und Autorouting helfen freundliche Wizards. Das neue Optimum an Effizienz und Design-Qualität! Testen Sie selbst: Wählen Sie gebührenfrei 0130/751814* und verlangen Sie Ihr Info-Paket mit der neuen Protel Gratis-CD!

Gratis testen

0180/5 30 35 03
Telefax 0180/5 30 35 09
Postfach 2928 • D-76016 Karlsruhe

HOSCHAR
Systemelektronik GmbH

* Aus Österreich gratis anrufen: 0660/8903
oder per Fax: 0049/180/5 30 35 09

Abruf-Gutschein

- Ja**, senden Sie uns gratis das Protel Advanced PCB 3 Info-Paket mit Protel Test-CD
- Ja**, wir interessieren uns für Protel, haben aber schon ein CAD-System. Machen Sie uns ein günstiges Angebot mit passendem Konverter für unsere vorhandenen Designs & Bibliotheken.

Coupon einfach
vergrößern & faxen!

Name
Firma/Abteilung
Straße
PLZ/Ort
Tel/Fax

Eagle goes Win

Matthias Carstens

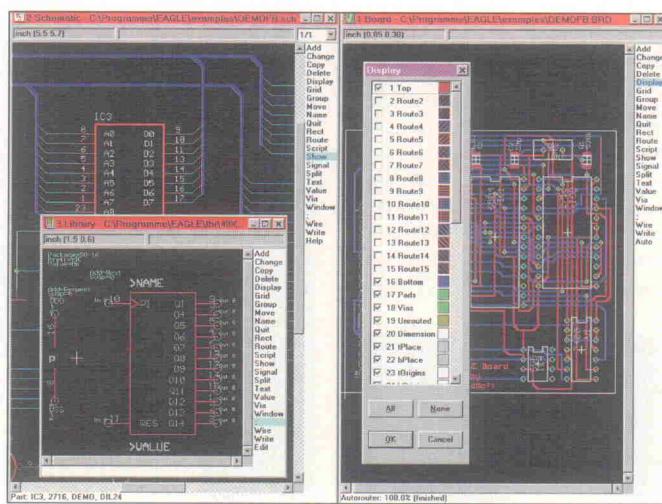
Das mußte ja so kommen: Deutschlands bekanntestes Programm in Sachen Layout und Schaltplan gibt es ab sofort auch in der Version 3.52 für Windows 95 und NT. Welche Änderungen den umsteigewilligen Anwender erwarten, untersucht *ELRAD* in einem Kurztest.

Preview

Ganz überraschend kommt der Wechsel zur Fensterwelt allerdings nicht. CadSoft hatte schließlich in der letzten Version, die selbst schon wie ein eigenes Windows wirkte, nach dem OS/2-Kompilat eines für Windows angekündigt. Tatsächlich wirkt die 3.52 nicht nur wie eine exakte Kopie der 3.5, sie ist es auch. Kurz gesagt: Die Windows-Version enthält keinerlei besondere Merkmale. CadSoft hat sich damit begnügt, eine möglichst bugfreie Umsetzung der DOS-Version zustande zu bringen, was auch gelungen ist. Aber halt, wenn man ein DOS-Programm vernünftig nach Windows portiert, muß sich doch einiges ändern. Ja, und genau daher röhren die Vorteile und Verbesserungen der 3.52. Als einfaches Beispiel läßt sich das Drucken anführen. Statt 'xplot' heißt es ab sofort: Drucken, wie unter Windows üblich, auf alle im System bekannten Geräte. Selbst das Versenden von Schaltplänen mit Winfax ist nunmehr ohne Umweg problemlos möglich. Eine Druckvorschau zur Vorabkontrolle der Lage und Größe des Ausdruckes ist jedoch nicht vorhanden.

Noch mehr Windows

Die Installation hinterläßt in der Systemsteuerung/Software einen Desinstallationseintrag. Der erste Start verblüfft: Da fehlt doch was? Tatsächlich, Eagle kommt derzeit ohne



Menüs oder Toolbars daher, eben im Original-Look der letzten Version. Nun kann man sich über den Sinn und Unsinn der kleinen Pictogramme vortrefflich streiten, und die Textbefehle am rechten Bildrand finden sicher eine Menge Sympathisanten (auch der Tester zählt dazu), andererseits gehören Funktionen wie File Save/Open, Copy, Print und viele andere definitiv ins Menü und entlasten damit auch die Befehlsleiste. CadSoft sieht das ähnlich, denn dort arbeitet man intensiv an einem neuen User-Interface, das die Editor-Fenster mit Pulldown-Menüs und dynamischen Toolbars versehen soll. Das neue Interface wird voraussichtlich im Juli fertig sein, Besitzer der aktuellen Windows-Version können es dann kostenlos vom CadSoft-Server downloaden.

Nächster Prüfpunkt: die Zwischenablage. Benutzt Eagle bei Copy-Aktionen das Clipboard, lassen sich Schaltungsauszüge oder ganze Schaltbilder bequem in andere Programme transferieren. Doch leider Fehlanzeige auf der ganzen Linie, weder mit Copy noch mit Paste ist etwas in die Zwischenablage hineinzuschieben oder aus ihr herauszuholen. Eagle arbeitet derzeit nur mit internem Datenaustausch.

Dafür zeigt es sich offen sowohl für lange Dateinamen als auch für Drag and Drop. Alle Dateien gelangen sauber in die vom Anwender definierten Verzeichnisse, und im Control

Panel (aber eben nur da) gibt es sogar ein Kontextmenü auf der rechten Maustaste.

Sonnenbrille

Unter DOS gehört der Griff zum Helligkeitsregler beim Start von Eagle zu den Tätigkeiten, die man irgendwann vollautomatisch ausführt. Das ändert sich unter Windows schlagartig: Hier erscheint der 'Heino-Effekt' im brillanten Umfeld aller anderen Programme wie ein schwarzes Loch. Und wiederum ist CadSoft am Ball: Man habe die Bildschirmschaltung schon etwas den neuen Verhältnissen angepaßt, was aber anscheinend nicht in allen Auflösungen und Farbtiefen gleichermaßen zur Geltung kommt. Dieser Thematik will man sich daher noch einmal annehmen.

Dann kann man sich auch gleich die 'Konfiguration' noch einmal vornehmen. Bekanntermaßen läßt sich Eagle detailliert und umfassend über eine Reihe von Befehlen in der Datei eagle.scr vorkonfigurieren. Wer jetzt unter Windows eine nette Setup-Box mit vielen Häckchen für Mausklicks erwartet, liegt falsch: Die 'alte' Datei ist geblieben und damit auch die Vorgehensweise: die Befehle sind wie gehabt per Editor und per Hand einzutragen. Aber auch hier verspricht CadSoft einen 'Nachschlag'.

Trübe sieht es auch beim Autopanning und Zoomen über

ein mit der Maus aufgezogenes Fenster aus. Diese beiden 'Standards' bleiben dem Eagle-User verwehrt. Insbesondere die berühmt-berüchtigte Dreipunkt-Technik sollte in den Augen des Testers längst Geschichte sein. Immerhin hat CadSoft einige Kritikpunkte des letzten Tests aufgegriffen (man kann jetzt auch alle Seiten eines Schaltplanes auf einmal drucken ...) und natürlich auch wieder eine Reihe kleiner Bugs beseitigt.

Aussichten

Stellt sich die Frage, wie es mit Eagle weitergeht. Wenn CadSoft mit den Menüs und Toolbars etwas mehr Windows-Feeling schafft, vielleicht noch die Zwischenablage unterstützt, den düsteren Bildschirm zum Leuchten bringt und die im letzten Test genannten Merkmale implementiert, ist Eagle dann ein zeitgemäßes Programm? Die Antwort fällt nicht leicht, denn der EDA-Markt ist in ständiger Bewegung, und am schlechtesten kommt in Eagle derzeit der Autorouter weg. Seine Fähigkeiten sind nicht erst seit Spectra, aber erst recht im Vergleich zum preiswerten Smart Router (auch als Neuro-Router bekannt) vergleichsweise mager. Da wird auf jeden Fall etwas passieren müssen, wenn man bei heutigen Time-to-Market-Zeiten dem Anwender auch akzeptable Qualität bieten will.

Fazit

Eagle für Windows bringt in der Tat einige Vorteile: lange Dateinamen, problemloses Drucken, das Arbeiten unter einem komfortablen (und bei NT auch stabilen) Betriebssystem sowie einige kleine Bugfixes. Der große Performance- oder Leistungsschub indes ist ausgeblieben. Es liegt nun an CadSoft, Eagles Weiterentwicklung auf dieser Plattform kräftig voranzutreiben, damit das Programm nicht eines Tages von allen anderen rechts überholt zum alten Eisen zählt.

pen

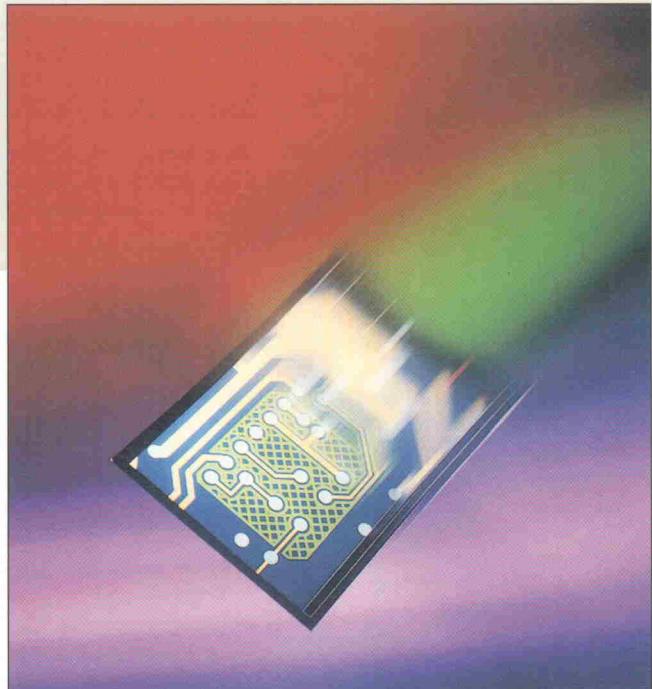
CadSoft Computer GmbH
Hofmark 2
84568 Pleiskirchen
0 86 35/810
0 86 35/920

Quicky

Quickroute 3.6: Schaltplan und Layout für Windows

Matthias Carstens

Wie aus dem Nichts tauchen immer wieder bisher unbekannte Layout-Programme auf dem deutschen Markt auf. Jüngstes Beispiel ist ein englisches Produkt, das zwar alles andere als neu, aber erst seit kurzem mit einem inländischen Vertrieb gesegnet ist. Ob dem Königlich günstigen Preis eine majestätische Leistung gegenübersteht, klärt der folgende Bericht.



Ein kombinierter Schaltplan- und Layouteditor, der auf einer einzigen Diskette ausgeliefert wird? Quickroute ist in vielerlei Hinsicht ein nicht ganz alltägliches Programm, erstmals im Vergleich zu den bisher in *ELRAD* vorgestellten. Im übersichtlichen, nur halb gefüllten Hochglanzkarton befinden sich ein komplett deutsches Handbuch, ein kleines Heft mit Hinweisen zu Installation und Upgrade sowie *eine* Diskette. Die 16bitige Software ist in mehreren Varianten erhältlich, allerdings sind die kleineren Versionen Designer und Pro von vielen eigentlich unverzichtbaren Merkmalen befreit, so daß man sich besser gleich die Vollversion namens 'Pro+' gönnen. Die mitgelieferten Bibliotheken enthalten sage und schreibe 260 Elemente. Glücklicherweise bietet Quickroute Systems gegen Aufpreis zwei Library Packs mit erweiterten Bibliotheken wie CMOS, TTL, SMT und ADC/DAC an (Preis: jeweils 123 D-Mark).

Schaltplan

Das Handbuch ist gleichermaßen Tutorial wie Führung, dabei sowohl sprachlich einwandfrei wie auch leicht verständlich. Nach dem Start des Programms fällt beim Laden eines Schaltbildes zuerst der Verzicht auf lange Dateinamen unter Windows 95 auf. Bild 1 zeigt die Oberfläche mit den Elementen Symbolleiste, Arbeitsbibliothek (rechts) und Statusleiste. Dank Tool-Tips, Handbuch und Online-Hilfe (alles in deutsch) gestaltet sich die Einarbeitung einfach. Wer allerdings schon einmal mit einem 'üblichen' Schaltplanzeichner gearbeitet hat, empfindet sicher einige Eigenheiten Quickroutes als ungewöhnlich, manche sogar eher als sinnlos. Beispielsweise zeichnet man Verbindungen zwischen Bauteilen

ohne Schnappmechanismus, muß also sehr genau positionieren. Diese Verbindungen sind jedoch noch keine elektrischen, erst nach Aufruf des Befehls 'Netz kompilieren' erscheinen die gewohnten Punkte auf den Kreuzungen. Nicht nur daß dieser Vorgang schon längst wegrationalisiert gehört hätte, die elektrische Verbindung läßt sich trotzdem jederzeit mit der Maus wie in einem normalen Vektorzeichenprogramm anfassen und verschieben (Bild 2).

Quickroute enthält noch eine ganze Reihe weiterer 'Überraschungen'. So finden sich selbst beim Pro+-Paket keine Powersymbole. Statt dessen nimmt man ein Stück Netz, versieht es mit dem richtigen Namen und hat (hoffentlich) eine Verbindung zu Masse oder +5 V geschaffen. Einen Kontrollbefehl zum Highlighten ganzer Netze gibt es nicht. Busstrukturen erzeugt man ebenfalls mit losen Netzzenden. Zum Beispiel ist der in Bild 1 zu sehende Bus gar kein richtiger, er entsteht durch Überlagerung der einzelnen Netzzleitungen mit einer dicken Linie. Das Merkmal 'Globale Netze' ist in der Light-Version nicht enthalten, weshalb diese auch keine mehrseitigen Schaltpläne unterstützt.

Wer sich mit Quickroute anfreunden will, sollte seine Ansprüche möglichst tief ansetzen. Beispielsweise lassen sich mit Kopieren, Ausschneiden und Einfügen beliebige Schaltungsteile über die Zwischenablage in andere Programme transferieren. In Quickroute selbst ist dieser Mechanismus eigentlich nicht zu gebrauchen, da die Software die kopierten Bauteile nicht automatisch neu numeriert. Das entstehende Chaos bemerkt das Programm meist erst einige Arbeitsschritte später und meldet dann *ein* doppeltes (gleichnamiges) Bauteil, obwohl davon gleich mehrere vorhanden sind. Die Funktion 'Rückgängig', ein nicht nur beim Tester gern gesehnes Merkmal, hätten sich die Softwareentwickler auch sparen können. Sie war während des gesamten Tests zu keinerlei Aktion zu verleiten.

Das Zoomen und Verschieben der aktuellen Ansicht funktioniert wiederum recht ordentlich, der Bildschirmaufbau hin-

terlässt einen flotten Eindruck. Die rechte Maustaste kommt an einigen Stellen effektiv und benutzerfreundlich zum Einsatz: so beispielsweise beim Zentrieren der Ansicht an der aktuellen Cursorposition. Das klappt sogar dann, wenn ein Bauteil zum Plazieren an der Maus hängt. In der unteren Statusleiste erscheint nicht nur die Cursorposition je nach absolutem oder relativem Ursprung, sondern es lassen sich auch direkt die Seiten eines Schaltplanes oder die Lagen einer Platine anwählen. Als sehr nützlich entpuppt sich die Arbeitsbibliothek: Hier legt man per Drag and Drop einfach alle öfter benötigten Teile ab und hat diese dann sofort im Zugriff. Für Texte und Linien lassen sich unterschiedliche Linienbreiten und Fonts hinterlegen.

Das Drucken eines fertigen Schaltbildes ist laut Handbuch ein unverständliches Drama. In Wirklichkeit klickt man auf den Button mit dem Druckersymbol – und fertig. Vergrößerte Teile der Schaltung lassen sich entsprechend der aktuellen Ansicht ausgeben, ein ungewöhnliches, aber dennoch brauchbares Merkmal. Weniger schön ist jedoch, daß Quickroute auf dem verwendeten HP4P trotz der Optionen 'Volle Seite', 'Seitenansicht', neu gesetztem Ursprung und Querformat immer nur in einer Größe von 18×13 cm ausdruckte.

Das Erstellen eines neuen Schaltbildes ist einfach zu bewerkstelligen. Ein Klick mit rechts auf 'Symbol' öffnet das Auswahlfenster für Symbole

und Bibliotheken. Ist ein gewünschtes Element ausgewählt, hängt es am Cursor und kann nun gleich mehrfach platziert werden. Nach dem 'Absetzen' erscheint eine Dialogbox zur Eingabe von Name und Bauteilwert. Verbindungen zeichnet man mit der Linieneinfunktion. Diese kennt nicht nur verschiedene Voreinstellungen wie 45° , 90° , Polygon und Polylinie, sondern ist auch in verschiedenen Breiten verfügbar. Ist die Schaltung komplett eingegeben, führt der Befehl 'Netz kompilieren' zur Erstellung einer Netzliste, so daß Quickroute seine Zeichnung auch im elektrischen Sinn versteht.

Die Speicherung des fertigen Schaltplans erfolgt wahlweise in den Formaten WMF oder DXF, aber auch als Tango- (auch Öffnen) oder als OrCAD-Netzliste. Außerdem erlaubt Quickroute die Ausgabe einer Materialiste (*.bom) und einer SPICE-Datei (*.cir). Letzteres allerdings nur, wenn der Schaltplan aus den Symbolen der mitgelieferten SPICE-Bibliothek besteht. Zum Simulationsprogramm SpiceAge ist sogar eine DDE-Verbindung (Dynamic Data Exchange) möglich, und Electronics Workbench ab der Version 4.1 kann nicht nur SPICE-Dateien verarbeiten, sondern auch Schaltpläne im Tango-Format exportieren, womit sie wiederum in Quickroute einlesbar sind.

Layout

'Lötpunkte sind Kupferflächen mit einem Loch im Mittel-

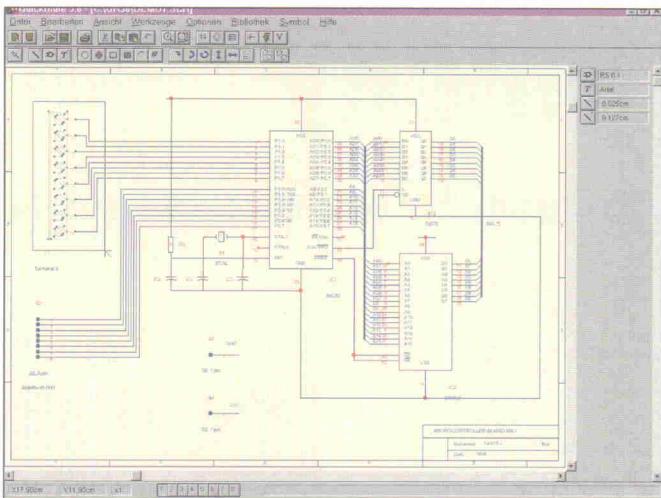


Bild 1. Quickroutes Oberfläche erweist sich insgesamt als bedienungsfreundlich. In der Arbeitsbibliothek kann der Anwender häufig benötigte Teile und Einstellungen ablegen.

punkt, durch das normalerweise die Anschlüsse von Bauteilen gesteckt werden', orakelt das Handbuch in weiser Voraussicht des Kenntnisstands der Käufer von Quickroute. Oder hat der Tester hier etwas falsch verstanden? Denn beim Sprung vom Schaltplan zum Layout offenbart das Programm unerwartete Qualitäten: Nach Anklicken von 'Luftlinienerzeugung' erscheint der Layouteditor samt allen mit Luftlinien verbundenen Bauteilen. Kein Bibliotheksstreß, kein Netzlistenterror, und sollte in Ermangelung eines passenden Gehäuses ein Fehler auftreten, gibt das Handbuch ausführliche Hilfestellung. Wer gar nicht mit Schaltbild arbeiten, sondern nur ein Layout manuell erstellen will, kann dies ebenfalls tun.

Nach dem Wechsel zum Layout ändern sich Symbolleiste, Statuszeile und Arbeitsbibliothek entsprechend den nun fälligen Aufgaben. Leider fehlt es Quickroute hier an gängigen Merkmalen zur erfolgreichen Entflechtung: Optimierung des Ratsnest, Wegfall von Airlines nach dem Routen, Verhinderung von Kurzschlüssen, Mitführen der Leiterbahnen beim Bewegen eines verdrahteten Bauteils oder Rückwandlung einer Leiterbahn in eine Luftlinie – alles Fehlanzeige.

Da wirken die vorhandenen Prüfroutinen – zum Beispiel das Überprüfen der Luftlinien – wie Hohn: sie finden überflüssige Luftlinien und lassen Reste einfach unverdrahtet am Bildschirm stehen.

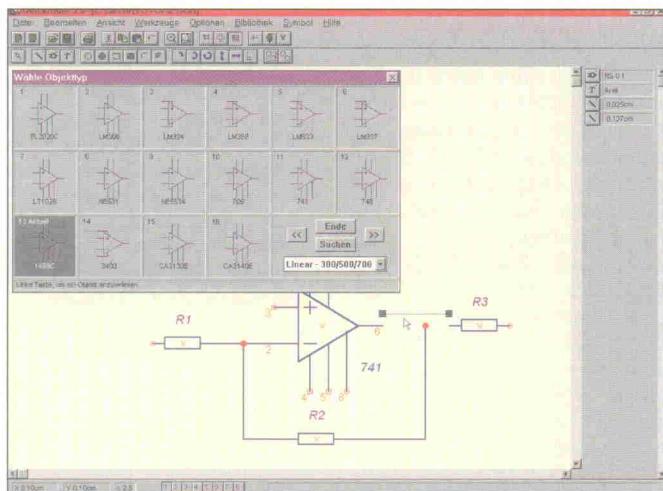


Bild 2. Beim Verschieben in Schaltplan und Layout entpuppt sich Quickroute als einfaches vektororientiertes Zeichenprogramm mit minimaler elektrischer Intelligenz.

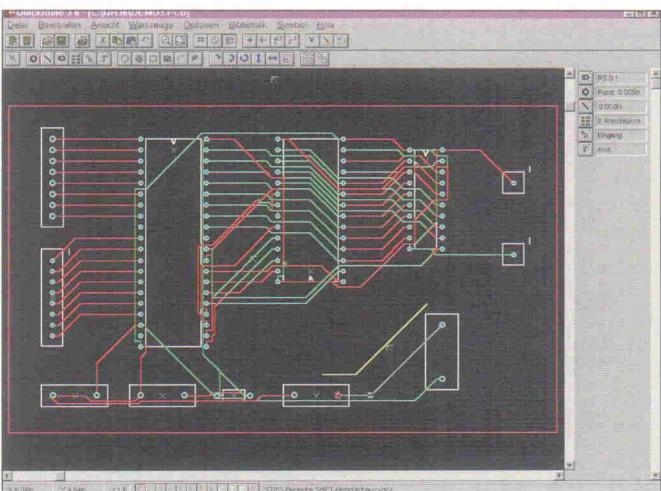


Bild 3. Im Layouteditor stehen angepaßte Symbolleisten zur Verfügung. Der Autorouter erfüllt nur geringe Ansprüche.

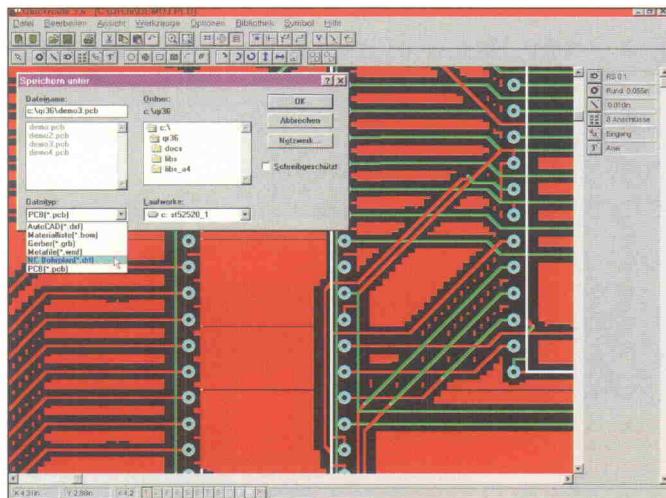


Bild 4. Die Flächenfüllung ist zwar vorhanden, lässt sich aber weder einem Netz (Potential) zuordnen noch nachträglich verändern, da das Polygon des Umrisses nach der Berechnung verschwindet.

Der RouteAssist, der nach Anklicken zweier Pads automatisch eine Verbindung rautet, nervt mit der Fehlermeldung, er könne in dieser Version nicht mit Luftlinien arbeiten. Es scheint, als wäre sein Einsatz, anders als im Handbuch beschrieben, derzeit nur bei Erstellung eines Layouts ohne Schaltplan möglich. Der implementierte Autorouter arbeitet selbst mit dem großzügigen Mini-Layout in Bild 3 sofort auf drei Lagen, erst nach Anwahl der Option 'Feines Raster' begnügt er sich mit zweien, ist dafür aber quälend langsam. Das im Bild zu sehende Route-Ergebnis spricht wohl für sich und erfüllt die Default-Vorgabe des eigenen Design Rule Checks, der nur aus einer Mindestabstandsüberprüfung besteht, nicht. Der Versuch, einige Leiterbahnen nachzubearbeiten, führte zum Abreißen derselben vom Bau teil, da das Programm bei mehreren nah aneinander liegenden Leiterbahnen die Knoten zur Veränderung der Linienform nicht mehr richtig unterscheiden kann.

Schließlich sollte die Flächenfüllung noch einmal zeigen, was in Quickroute steckt. Die Anwendung ist einfach: Polygon-Linie wählen, Umriß zeichnen, Umriß selektieren, auf 'Kuperfüllung' klicken und für das in Bild 4 zu sehende Ergebnis bei einem 166er-Pentium knapp 10 Minuten warten. Die Kuperfläche besteht wie üblich aus vielen kleinen Leiterbahnstücken, die jedoch

nicht verbunden sind, also weder komplett selektiert werden können noch irgendwie gemeinsam zu verschieben sind. Wärmefallen gibt es nicht, da das Polygon keine Netzanbindung irgendeiner Art ermöglicht. Auch die Frage, wie man eine einmal erzeugte Fläche wieder los wird, bleibt unbeantwortet.

Quickroute exportiert Gerber-Dateien (automatisch eine pro Lage) und Bohrdateien (Bohrertabelle und Daten). Die Gerber-Dateien lassen sich, wenn sie wie hier einzeln pro Lage vorliegen und Quickroutes Namenskonventionen entsprechen, zur Kontrolle auch wieder einlesen.

Fazit

Insgesamt hinterlässt Quickroute den Eindruck eines einfachen vektororientierten Zeichenprogrammes mit einigen Anpassungen an in der Elektronik nötige Funktionen. Es erreicht dabei allerdings längst nicht die Klasse moderner Schaltplan- und Layouteditoren. Der Preis erscheint im Vergleich zu ausgereiften Produkten unangemessen hoch, die Leistungsfähigkeit deutlich niedriger. Quickroute Pro+ kostet 897 D-Mark, die Light Version 429 D-Mark (Preise inklusive MwSt.).

Com Pro Hard- & Software
Vertriebs GmbH
Reinsburgstrasse 82
70178 Stuttgart
0 711/62 77 40
0 711/62 77 60

Atmel und Ineltek laden ein zum

Microcontroller Workshop 1997



Die ganztägigen Workshops behandeln ausführlich alle technischen Aspekte, erklären die Architektur, Programmierung und Einsatzmöglichkeiten. Das ausführliche Programm kann bei Ineltek unter Fax-Nr.: 07321-93 85 95 angefordert werden oder rufen Sie unseren Herrn Becker an, unter Tel. 07321-93 85 14.

AT89Cxx-Flash-Microcontroller

MCS51-kompatible Controller mit integriertem Flash-Programmspeicher von 1KB bis 20KB

In-System programmierbare Versionen mit Flash-Programmspeicher und EEPROM Datenspeicher

Low Cost 20-Pin Versionen

AVR-8 Bit RISC Controller

Die schnellste RISC-Familie mit integriertem Flash und EEPROM

Komfortable Registerarchitektur

In-System programmierbar

8-Pin bis 44-Pin Versionen

Termine und Ort:

23. Juni 1997 in Hamburg
24. Juni 1997 in Düsseldorf
25. Juni 1997 in Frankfurt
26. Juni 1997 in Stuttgart
27. Juni 1997 in München
30. Juni 1997 in Leipzig

Beginn jeweils 9.00Uhr

Kosten:

DM 98.00 + MWSt. incl. Mittagessen und Kaffee/Tee in den Pausen

Jeder Teilnehmer erhält:

*Komplette Designunterlagen
Entwicklungssoftware
Evaluierungsboard
und..und..*

Bitte gleich anmelden!
Ineltek GmbH, Hauptstr. 45, 89522 Heidenheim
Tel. 07321-93 85 0 * Fax 07321-93 85 95

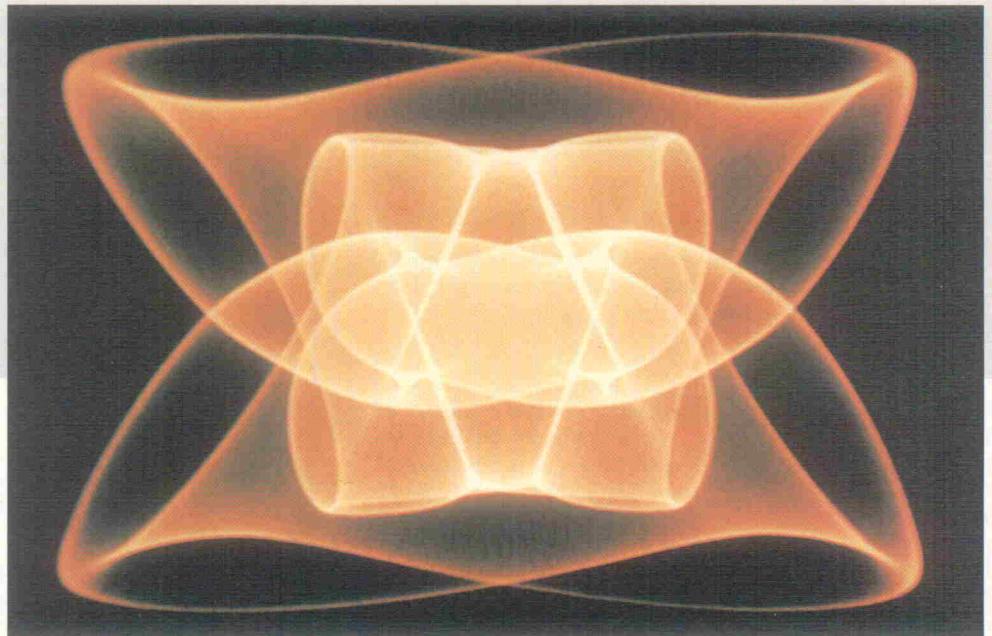
Licht-Bilder

Kunst und Kathodenstrahlen

Report

Peter Röbke-Doerr

'Schöne Bilder' und 'oh toll' sagten alle Kollegen, als sie ein paar der Dias auf der letzten Redaktionskonferenz in der Hand hielten. Und als ich dann noch erzählte, wofür sie benutzt wurden, wie sie entstanden sind und welche besondere Rolle ELRAD dabei gespielt hat, wurde aus dem ursprünglich geplanten einfachen Leserbrief doch ein richtiger Artikel.



Eigentlich begann dieser Beitrag mit dem Editorial in Heft 3/97, in dem ich ein wenig über 'diese analogen Spinner' gelästert habe (ich darf das, denn ich bin selbst einer!). Wenige Tage später kam dann ein Brief mit einem Mäppchen, in dem sich einige Bilder und ein erklärender Text befanden. Herr Heuss aus München schrieb dazu:

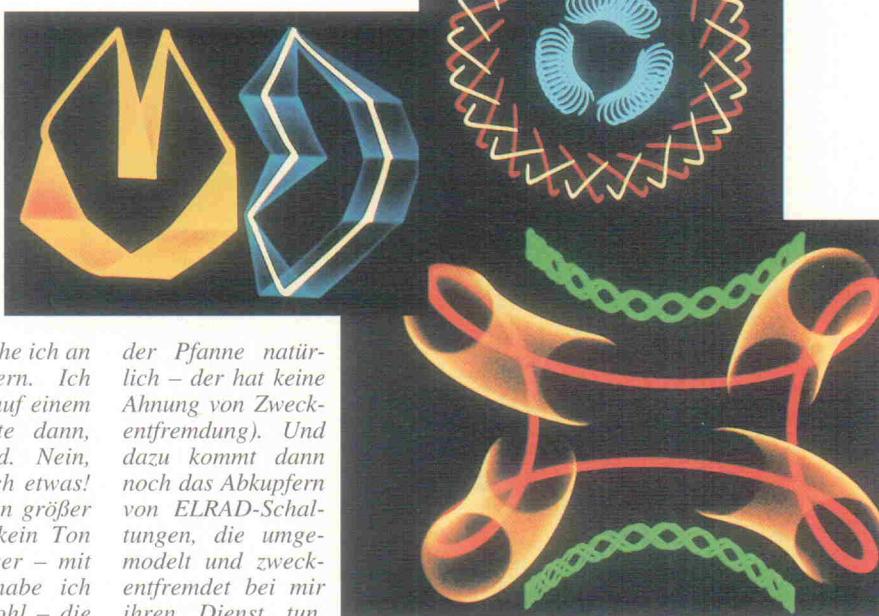
Jetzt weiß ich endlich, wo ich hingehe und wo meine Heimat ist: bei den analogen Spinnern. Meine Firma heißt auch dementsprechend: Analog Film. Und es geht bei mir rechtschaffen analog zu!

Frequenzen, mit denen ich arbeite, liegen alle im Hörbereich. Aber es ist nicht günstig, sich das anzuhören.

Mit dem auf x/y-Betrieb geschalteten Oszilloskop fängt dann die Zweckentfremdung an (wer sich noch nie auf einem umgedrehten Bügeleisen ein Spiegelei gebraten hat – in

Das Resultat sehen Sie an den Bildern.

Digital geht es bei mir nur innerhalb der Schaltung meiner Generatoren zu, und wenn ich an den Daumenradschaltern



Mit meinen Digits drehe ich an Knöpfen und Reglern. Ich drücke keine Tasten auf einem Sideboard und warte dann, dumm dreinschauend. Nein, bei mir passiert gleich etwas! Meine Figuren werden größer oder kleiner! Doch kein Ton wird lauter oder leiser – mit Watt und Dezibel habe ich nichts im Sinn. Obwohl – die

der Pfanne natürlich – der hat keine Ahnung von Zweckentfremdung). Und dazu kommt dann noch das Abkupfern von ELRAD-Schaltungen, die umgemodelt und zweckentfremdet bei mir ihren Dienst tun.

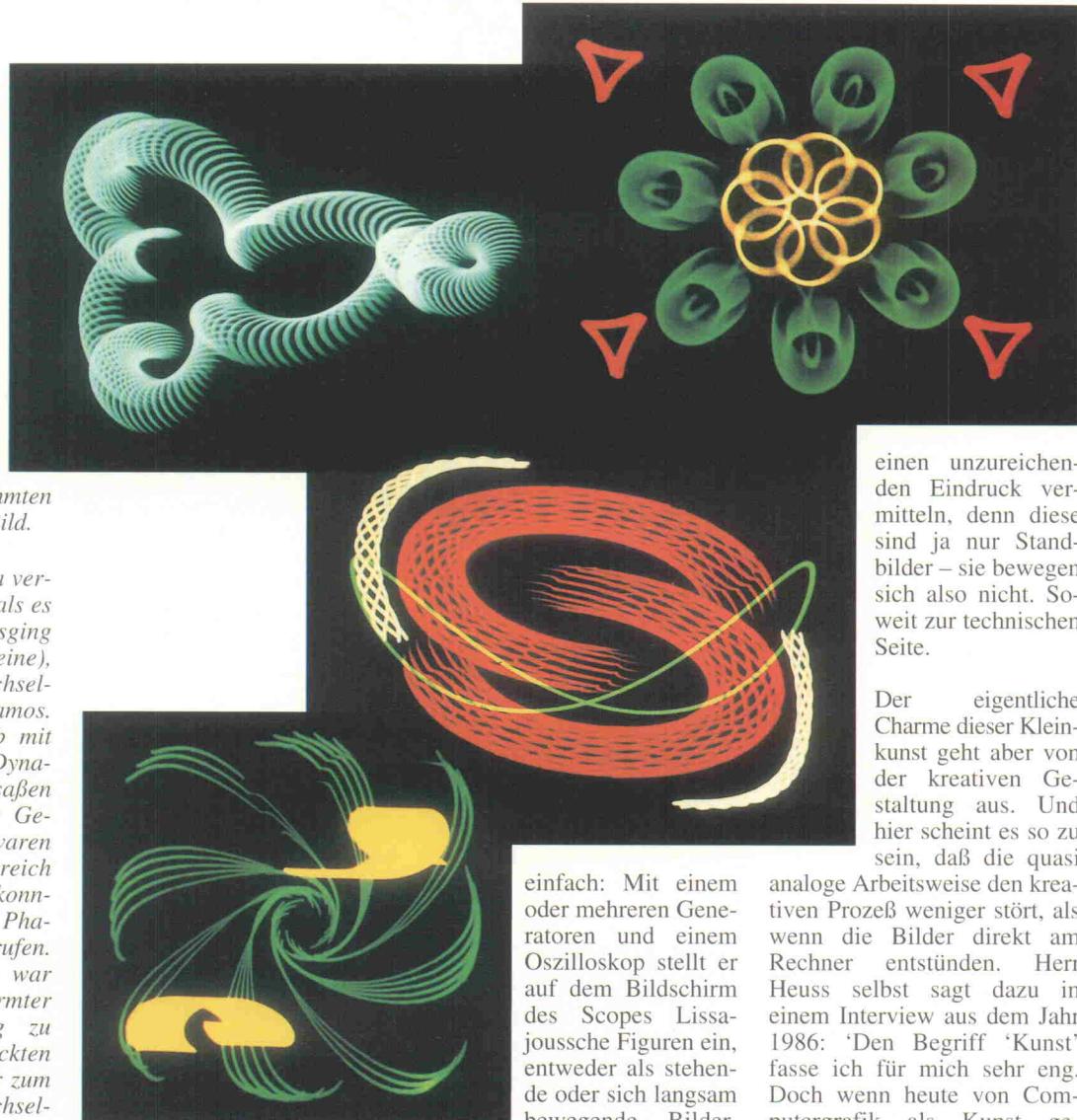
(ja, thumbwheelswitch heißen diese Dinger) die notwendigen Frequenzen einstelle, dann geht das, was aus einem 7474 herauskommt, zu einem Filter. Das macht darunter einen Wechselstrom, wie ich ihn brauche. Ist die Figur gefällig und stimmt der Bewegungsablauf, lege ich einen Hebel um. Das Oszilloskop neigt sich, bis der Bildschirm horizontal liegt, die Kamera fährt herunter auf einen bestimmten Punkt, und ich filme das Bild.

Doch Ihnen kann ich es ja verraten: So vor 35 Jahren, als es mit den Transistoren losging (Chips gab es ja noch keine), da bezog ich meine Wechselströme aus Fahrrad-Dynamos. Ein Synchronmotor trieb mit 3000 Umdrehungen fünf Dynamos an. Die Magnete saßen auf der Achse, und die Gehäuse mit der Wicklung waren in einem bestimmten Bereich drehbar gelagert. Damit konnte man dann so eine Art Phasenverschiebung hervorrufen. Was dort herauskam, war natürlich kein wohlgeformter Wechselstrom. Er ging zu einem mit Röhren bestückten Generator und diente nur zum Synchronisieren. Ein Wechselstrom ist schließlich erst dann sauber, wenn man mit ihm einen schönen runden Kreis machen kann.

Ja, und dann hatte ich einen Klick. Bei mir muß es nämlich selbst klicken, nicht bei meiner Maus. Die von mir verwendeten Frequenzen lagen so um die 300 Hz herum, und ich wollte mehr. Auf der Achse war noch Platz; also montierte ich zwei Zahnräder und ein kleines Kreissägeblatt. Die Zähne sausten nahe am Luftspalt eines zweckentfremdeten Tonkopfes vorbei (wenn das der alte Grundig gewußt hätte), und ein in der Nähe montierter Magnet sorgte für ein Feld.

So um die 14...16 kHz gab es dann, was eine große Bereicherung für die Figuren darstellte. Und alles bewegte sich so, wie ich wollte – nicht wie die Generatoren gerade Lust dazu hatten.

Anschließend kamen die Chips, und ich mußte viel lernen. Irgendwann war ich kurz davor, auf Monitor und Zeilen



umzusteigen. Aber heute bin ich froh, daß ich es nicht gemacht habe! Programme schreiben, dann habe ich eine Figur. Und wenn die sich drehen soll, muß ich ein neues Programm schreiben? Nee, nix digital.

Als ich das las, fielen mir spontan die alten Hammondorgeln ein. Die waren schon in meiner Jugend Antiquitäten und funktionierten nach dem gleichen Prinzip – nur, daß man keine Kreissägeblätter, sondern vornehmerweise Zahnräder benutzte.

Zunächst aber und lediglich mit den Informationen aus dem Brief stellte sich natürlich als erstes die Preisfrage: Was produziert Herr Heuss und was macht man damit? Die Aufklärung brachte das beigelegte Mäppchen mit den Bildern und Erläuterungen.

Herr Heuss 'macht' Trennblenden für das bayerische Fernsehen; quasi die Mainzmannchen des BR. Der technische Vorgang dabei ist relativ

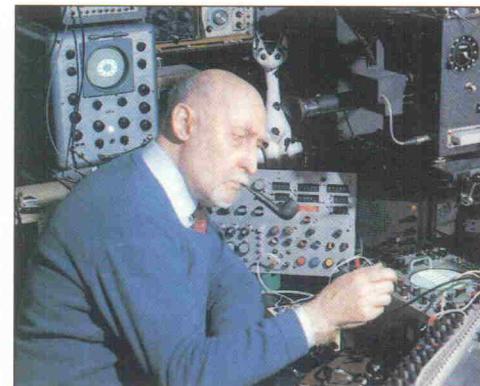
einfach: Mit einem oder mehreren Generatoren und einem Oszilloskop stellt er auf dem Bildschirm des Scopes Lissajousche Figuren ein, entweder als stehende oder sich langsam bewegende Bilder. Die werden anschlie-

ßend mit einer Filmkamera auf Schwarzweiß-Film aufgenommen, entwickelt und einmal auf Positiv-Film umkopiert. In einem zweiten Durchlauf projiziert Herr Heuss dann diese Szene mit farbigem Licht erneut in die Kamera. Selbige ist jetzt allerdings mit Colorfilm bestückt. Durch mehrfache Doppelbelichtungen auf diesen Color-Filmstreifen mit anderen Motiven (meist drei) entstehen schließlich die Endprodukte. Von denen können unsere Bildbeispiele natürlich nur

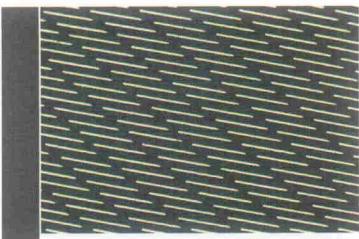
einen unzureichenden Eindruck vermitteln, denn diese sind ja nur Standbilder – sie bewegen sich also nicht. So weit zur technischen Seite.

Der eigentliche Charme dieser Klein-Kunst geht aber von der kreativen Gestaltung aus. Und hier scheint es so zu sein, daß die quasi analoge Arbeitsweise den kreativen Prozeß weniger stört, als wenn die Bilder direkt am Rechner entstünden. Herr Heuss selbst sagt dazu in einem Interview aus dem Jahr 1986: 'Den Begriff 'Kunst' fasse ich für mich sehr eng. Doch wenn heute von Computergrafik als Kunst gesprochen wird, dann muß ich meine Arbeit da wohl mit einbeziehen'. Als kreativ im eigentlichen Sinne empfindet er jedoch nur die letzte Phase der Trennblenden-Produktion, die Mischung der drei Motivstreifen zu einem Bildablauf sowie deren Farbgebung.

Im Verlauf einiger Telefonate mit Herrn Heuss stellte sich auch heraus, welche Generatoren aus welchen ELRAD-Bauanleitungen er unter anderen benutzt; es ist wirklich alles zweckentfremdet. Eine kleine



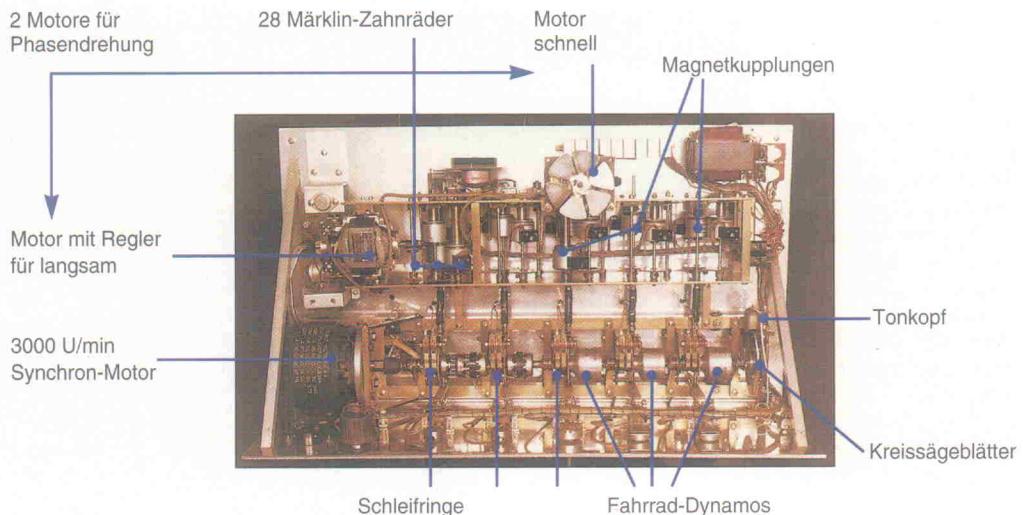
Herr Heuss
inmitten seiner
elektronischen
Gerätschaften.



Auswahl: Ein Flanger mit Eimerkettenspeicher dient zum Mixen normaler und verzögter Sägezähne – eine umgestrickte Triggerschaltung für ein Oszilloskop aus Heft 9/81 liefert diese Signale; der Lichtbild-Meister schrieb dazu:

Mit einer festen Frequenz getriggert, liefert letztere diesen Sägezahn an die x-Achse des Scopes. Für die y-Achse gibt es eine zweite, identische Schaltung, aber mit einer anderen, harmonisierenden Triggerfrequenz. So wird ein starres zeilenähnliches Gitternetz erzeugt. Moduliert man nun die x- und y-Eingänge zusätzlich mit einer entsprechenden Frequenz, so kann man beispielsweise das auf dieser Seite links oben gezeigte Bild herstellen. Durch geringe Änderung der Frequenzen lässt sich Bewegung in die Muster bringen. Solche Bilder sind in erster Linie als Hintergrundmotive gedacht, damit eine Figur nicht so allein im Raum steht

Wie wird man nun 'Trennblenden-Macher'? (Hier soll keinem neuen Beruf der Kick zum Trend verpaßt werden. Es geht eher um die berufliche Schlenkerei, das Ungradienige).

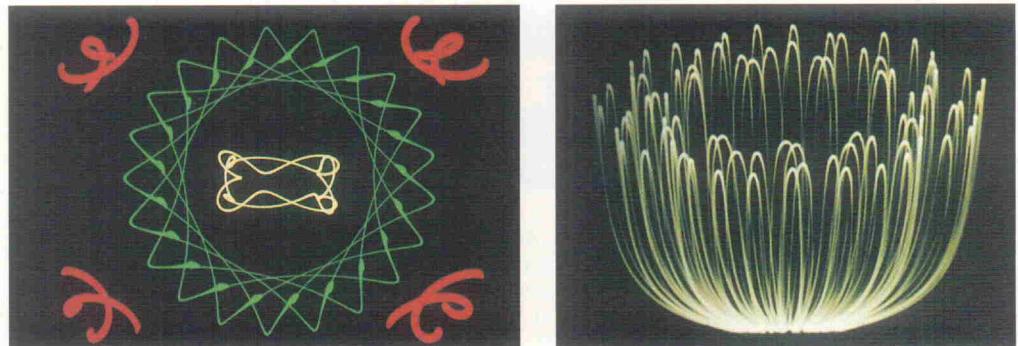


Nun, ohne solide Grundausbildung ging auch hier nichts. Ein Studium der Elektrotechnik war es bei Herrn Heuss. Doch schon vorher als Kind – geboren und aufgewachsen in der Nähe von Pforzheim – ist er in der Familie als Bastler berüchtigt. Und in der Studienzeit produzierte er Schallplatten einzelstückweise auf Decelit-Rohlingen – das hob das Image

im Bekanntenkreis ungemein, waren doch diese Dinge damals ebenso unbelzahlbar wie für Tanzvergnügen unverzichtbar. Im zweiten Weltkrieg reparierte er an der russischen Front Funkgeräte und später verdiente er seinen Lebensunterhalt als HF-Techniker. Seit den 60er Jahren ist er dann immer mehr in den lichttechnischen Bereich abgedriftet, zuerst als freier

Fotograf und Trickspezialist (beispielsweise bei Pumukl), später dann als Trennblenden-Produzent. Aus einigen Anmerkungen von ihm entnehme ich, daß er auch heute noch für den BR Trennblenden macht und eine überschlägige Kopfrechnung läßt mich vorsichtig nach seinem Lebensalter fragen. 'Zweiundachtzig', antwortet er schlicht ...

roe

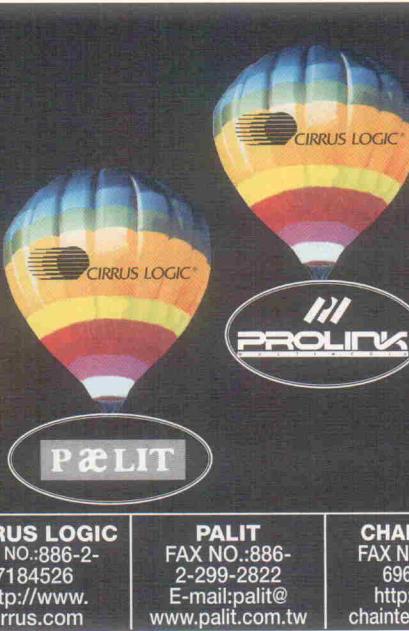




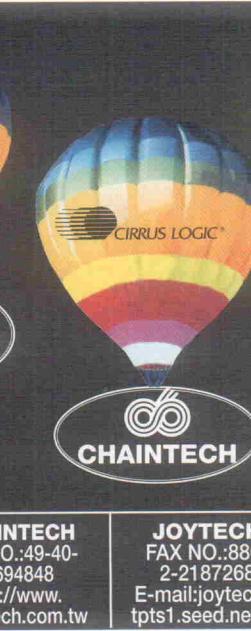
CRYSTAL
A Cirrus Logic Company

CIRRUS LOGIC
<http://www.cirrus.com>

VGA/Modem/Sound Chipsets



PROLINK



PALIT



CHAINTECH



JOYTECH

CIRRUS LOGIC
FAX NO.:886-2-7184526
<http://www.cirrus.com>

PALIT
FAX NO.:886-2-299-2822
E-mail:palit@
www.palit.com.tw

CHAINTECH
FAX NO.:49-40-69694848
<http://www.chaintech.com.tw>

JOYTECH
FAX NO.:886-2-2187268
E-mail:joytech@
tpt1.seed.net.tw

PROLINK
FAX NO.:886-2-2181065
<http://www.prolink.com.tw>

Networking

David Geary/ Alan McClellan

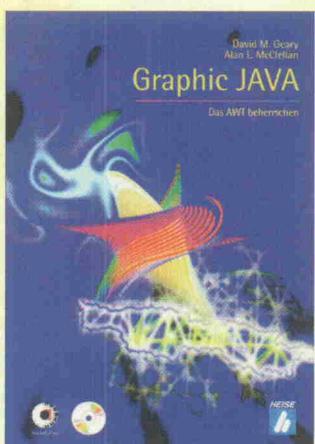
Graphic Java

Das AWT beherrschen

1997, 607 Seiten, broschur

DM 88,00 / ATS 642,00 / CHF 77,00

ISBN 3-88229-089-7



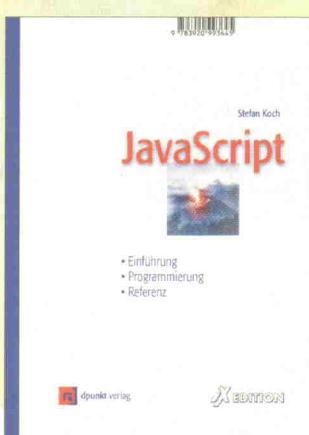
Stefan Koch

JavaScript

Einführung, Programmierung und Referenz
1997, 478 Seiten, zahlreiche Abbildungen,
gebunden

DM 78,00 / ATS 569,00 / CHF 69,00

ISBN 3-920993-64-0



 **dpunkt.verlag**

dpunkt.verlag GmbH
Ringstraße 19, D-69115 Heidelberg
fon 0 62 21/148340, fax 0 62 21/14 83 99
E-Mail hallo@dpunkt.de
<http://www.dpunkt.de/>



Rainer Maurer
HTML- und CGI-Programmierung
Dynamische WWW-Seiten erstellen
1996, 250 Seiten, 71 Abbildungen, broschur
DM 68,00 / ATS 496,00 / CHF 60,00
ISBN 3-920993-28-4



Jan-Mirko Maczewski
Studium Digitale
Geisteswissenschaften und WWW
1996, 204 Seiten, gebunden
DM 59,80 / ATS 437,00 / CHF 53,00
ISBN 3-88229-083-8



Verlag Heinz Heise

Verlag Heinz Heise GmbH & Co KG
Helstorfer Str. 7, 30625 Hannover
Tel.: 0511/53 52-422
Fax: 0511/53 52-480
<http://www.heise.de>

**Linux
HTML
JAVA**

Klaus Peter Kirchdörfer/Martin Rost /

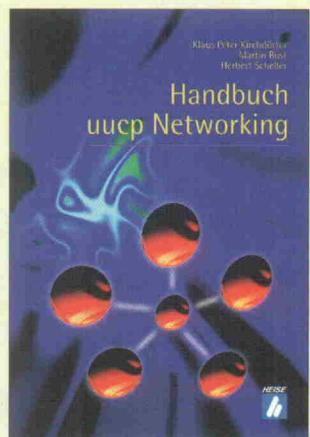
Herbert Scheller

Handbuch uucp-Networking

1997, ca 275 Seiten, 77 Abb., broschur

DM 48,00 / ATS 350,00 / CHF 42,00

ISBN 3-88229-028-X



Andreas Roscher

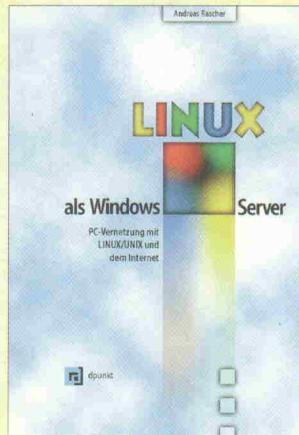
LINUX als Windows-Server

PC-Vernetzung mit LINUX/UNIX und
dem Internet

1996, 347 Seiten, 85 Abbildungen,
broschur mit Diskette

DM 68,00 / ATS 496,00 / CHF 60,00

ISBN 3-920993-37-3

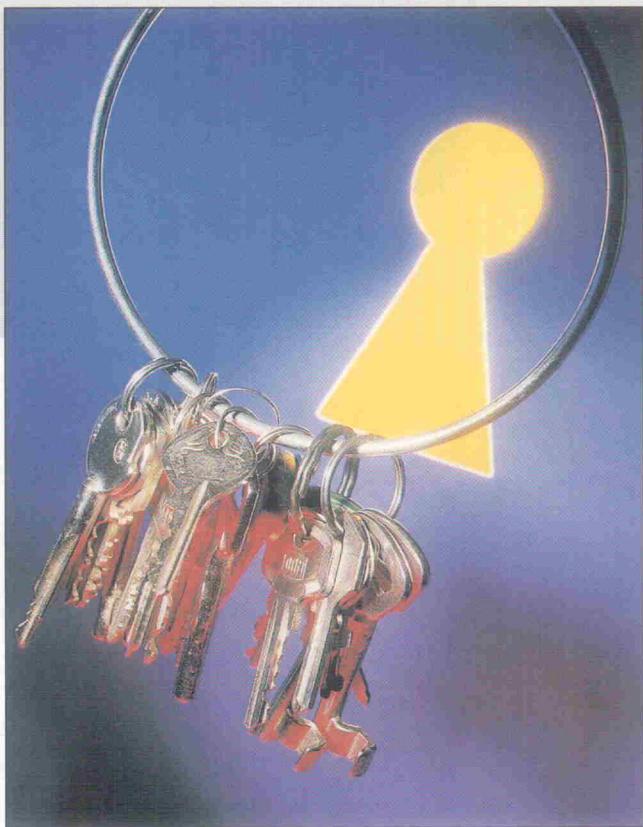


Zugang

Background-Debug-Interface mit HC12 für HC12

**Oliver Thamm,
Jim Sibigroth**

Zwecks Fehlersuche und Beseitigung hat sich mit Onboard-Monitoren und Terminalzugang via RS-232 eine gängige und kostenarme Methode etabliert. Doch steht man damit auf dem Schlauch, falls das Zielsystem entweder ganz ohne asynchrone serielle Schnittstelle auskommt oder die Anwendung diese anderweitig verwendet.



Als Ausweg bei nicht vorhandenen oder vollständig belegten RS-232-Kanälen bietet sich der Background-Debug-Modus (BDM) quasi als Zugang durch die Hintertür an. Bei Motorolas 68HC12 kommt dieser Eingriff besonders pin-sparend daher: die gesamte Kommunikation erfolgt über nur eine Signalleitung (vgl. [1]). Die bescheidenen Ansprüche an die Hardware sind jedoch an einen gewissen Aufwand gekoppelt, um das Protokoll über diesen schmalen Datenpfad abzuwickeln. Das verlangt vom potentiellen BDM12-Benutzer zunächst Nachsinnen über mögliche Verständigungswege.

Auf Host-Seite könnte man natürlich versuchen, den BDM-Port über die in jedem IBM-kompatiblen PC vorhandene serielle Schnittstelle anzusteuern. Die Pegelanpassung würde

dabei ein Transceiver-Baustein à la MAX 232 übernehmen. Leider ist jedoch das Timing hoffnungslos inkompatibel (Bild 1). Neben Transferraten von maximal 500 kBit/s stellen variable Pausenzeiten zwischen den Bits und fehlende Start- beziehungsweise Stoppbits die bedeutsamsten Hürden für eine Verständigung dar.

Auch der Parallelport ist kaum geeignet, allein schon angesichts des anzutreffenden Variantenreichtums bei PC-Boards. Wer zudem jemals versucht hat, einem 'Kompatiblen', ein exaktes Zeitraster unterhalb des klassischen Timer-Ticks abzuringen, wird weitere düstere Wolken heraufziehen sehen. Bei Auflösungen unterhalb einer Mikrosekunde ist es schier aussichtslos, auf reproduzierbare Werte zu kommen.

Mit dem Scheitern einer einfachen, direkten Kommunikation

zwischen Target und Host muß ein Dolmetscher her. Aufgabe eines solchen Sprachmittlers – neudeutsch 'Pod' – wäre im einfachsten Fall die bidirektionale Umsetzung der gesendeten beziehungsweise empfangenen Daten. Das kann byteweise geschehen, denn das BDM12-Protokoll verwendet ausschließlich Bestandteile von 8 beziehungsweise 16 Bit Länge. Typisch ist beispielsweise ein 8-Bit-Kommando-code, gefolgt von einer 16-Bit-Adresse und einem ebenfalls 16 Bit breiten Datenwort (vgl. Tabellen 'Harte Befehle', S. 36 und 'Firmware-Funktionen', S. 37). Auf der RS-232-Seite ergibt das ein Verkehrs-aufkommen von fünf Byte.

Vorstellbare Realisierungsmöglichkeiten für ein BDM12-Pod gibt es reichlich: Angefangen bei TTL-Bausteinen und GALs, über den Einsatz von FPGAs unterschiedlicher Komplexität bis hin zu mikrocontrollerbasierten Lösungsansätzen sind viele Wege denkbar.

Entscheidet man sich für eine µC-Ausführung, so ist einerseits für zukünftige Änderungswünsche vorgesorgt. Andererseits kann man unter Umständen auf eine fertige Controller-Baugruppe zurückgreifen, ohne die Hardware neu entwerfen zu müssen.

Abgezählt

Das flotte BDM-Timing stellt einige Ansprüche an den Pod-Controller: Der Grundtakt von 125 ns spricht zum Beispiel gegen eine HC11-Lösung. Ein wie üblich mit 8 MHz getakteter 68HC11A1 bringt es nämlich gerade mal auf 500 ns Buszykluszeit. Der Einsatz eines RISC-orientierten Controllers, der einfache Befehle mit hoher Taktrate abarbeiten kann, scheint da schon erfolgversprechender – beispielsweise der in [3] dargestellte Vorschlag mit einem PIC-Baustein.

Wenn man es geschickt einfädeln kann auch ein HC12 als Pod-Controller dienen. Die Basis hierzu bildet der 'Türöffner' (siehe [2]). Die Schaltung dieses Singleboard-Computers ist bereits entsprechend vorbereitet. Zwei Anschlüsse des Ports T (PT6 und PT7) sind hierzu mit einem BDM-üblich belegten Stecker verbunden. Der damit realisierte BDM-

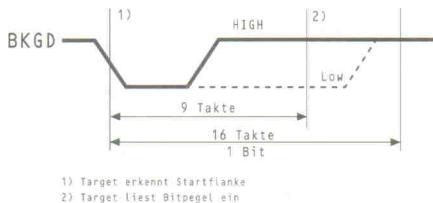


Bild 1. Eins-(High) und Null-Bits (Low) unterscheidet das Single-Wire-BDM anhand der Pulsdauer.

Ausgang kann BKGD-Pin und Reset-Leitung eines zweiten HC12-Controllers (Target) ansteuern.

Für die Verbindung zwischen Pod und Target-Board sorgt eine sechspolige Flachbundleitung. Über diese erfolgt auch gleich die Stromversorgung des Target (Bild 2). Nachdem die Hardware mit wenigen Worten abgehakt ist, verdient die Software um so mehr Aufmerksamkeit.

Auf unterster Ebene wird für die Kommunikation mit dem BDM-Interface je eine Sendee- und Empfangsroutine für 16 Bit benötigt, um Adress- und Datenworte auszutauschen. Hinzu kommt eine Senderoutine für 8-Bit-Befehlscodes. Eine 8-Bit-Empfangsroutine ist hingegen nicht notwendig, da das BDM-Protokoll auch Bytedaten stets in 16-Bit-Worte verpackt. Das erhöht zwar den Ballast innerhalb des Protokolls, vereinfacht jedoch die BDM-Logik innerhalb der MCU.

Bei optimaler Nutzung der zur Verfügung stehenden BDM-Befehle erreicht man idealerweise eine Nettotransferrate von rund 40 kB/s. Ein vollständiger Download in einen 32-KB-RAM-Baustein wäre also in weniger als einer Sekunde erledigt – solange der Host mit diesem Tempo Schritt halten kann.

Die BDM-Basisroutinen (Listing 1 und 2) setzen voraus, daß der Target-Controller mit der maximalen Taktrate arbeitet, also 8 MHz E-Clock beziehungsweise 16 MHz Quarztakt. Die Programme lassen sich durch Einfügen von Wartebefehlen (NOP, BRA, LBRA...) natürlich leicht strecken, für den Fall, daß das

Target langsamer arbeitet – aber wer will sich schon an einem neuen Controller vergehen, indem er ihn bremst?

Der einfachste Weg, um größere Geschwindigkeitsunterschiede zwischen Target und Pod auszugleichen, dürfte darin bestehen, den Quarz auf dem Pod zu wechseln. Allerdings beeinflußt ein derartiges Vorgehen auch die Datenrate der seriellen Schnittstelle des Pod-Boards.

Einen Einfluß auf die korrekte Funktion der BDM-Basisroutinen nehmen auch die Umstände, wie die Routinen im Speicher ablaufen. Nur wenn das Programm unbremst fließen kann, stimmt das gezeigte Timing. Langsame – also mit zusätzlichen Waitstates gestreckte – externe Speicherzugriffe vereiteln den Erfolg. Ebenso ist die Verwendung ‘enger’, das heißt, nur 8 Bit breiter Speicher abträglich, da der Controller hier ebenfalls zusätzliche Zeit braucht. Der zugrunde gelegte Türöffner vermeidet derlei Schwierigkeiten. Die Routinen laufen bei diesem System im Single-Chip-Mode im schnellen, internen EEPROM.

Die Senderoutine (Listing 1) bietet zwei Eintrittspunkte, je nachdem, ob ein Byte- oder ein Worttransfer ablaufen soll. Das zu sendende Datum über gibt die CPU im Akku A beziehungsweise D (A:B). Erreicht der Prozessor die Marke *Write_Fast*, dann enthält das Register Y die Anzahl der Durchläufe (Bits) und X die Konstante \$40C0. In diesem Wert sind die beiden Bitmuster kodiert, um den BKGD-Pin des Target zu treiben. Da BKGD über den Pin PT7 des Pod-Controllers

```

0 : ; Func: BDM12 Write Byte/Word (8 MHz Target E-Clock)
0 : ; Args: D=Value (Write16_Fast)
0 : ; A=Value (Write8_Fast)
0 : ; Retn: -
0 : ; Dest: D,X,Y!
0 :
0 : CD 00 10 Write16_Fast: ldy #16 ; [2] Anzahl Bits = 16
3 : 20 03 bra Write_Fast ; [3] Rest wie Write8
5 :
5 : CD 00 08 Write8_Fast: ldy #8 ; [2] Anzahl Bits = 8
8 :
8 : CE 40 C0 Write_Fast: idx #$40C0 ; [2] Bitmuster f. BKGD_L/H
B : 59 asld ; [1] MSB -> Carry
C : B7 C5 xgdx ; [1] Datum in X, $40C0 in D
E : 5B AE stab PORTT ; [2] BKGD_OUT = H (Latch)
10 : 5B AF stab DDRT ; [2] BKGD_OUT aktiv
12 :
12 : 7A 00 AE Bit_Loop: staa >PORTT ; [3] BKGD_OUT = L
15 : 24 0B bcc Do_0 ; [3/1] Sprung wenn Bit=0
17 :
17 : 7B 00 AE Do_1: stab >PORTT ; [3] BKGD_OUT = H
1A : B7 C5 xgdx ; [1] Datum in D, $40C0 in X
1C : 59 asld ; [1] Nächstes Datenbit -> C
1D : B7 C5 xgdx ; [1] Datum in X, $40C0 in D
1F : 03 dey ; [1] Bitzähler aktualisieren
20 : 27 12 beg Done_1F ; [1/3] Letztes Datenbit?
22 : A7 nop ; [1] Verzögerung
23 : 20 ED bra Bit_Loop ; [3] Nächstes Datenbit
25 :
25 : B7 C5 Do_0: xgdx ; [1] Datum in D, $40C0 in X
27 : 59 asld ; [1] Nächstes Datenbit -> C
28 : B7 C5 xgdx ; [1] Datum in X, $40C0 in D
2A : 03 dey ; [1] Bitzähler aktualisieren
2B : 27 04 beg Done_OF ; [1/3] Letztes Datenbit?
2D : 5B AB stab PORTT ; [2] BKGD_OUT = H
2F : 20 B1 bra Bit_Loop ; [3] Nächstes Datenbit
31 :
31 : 7B 00 AE Done_OF: stab >PORTT ; [3] BKGD_OUT = H
34 : 79 00 AF Done_1F: clr DDRT ; [3] BKGD_OUT hochhängig
37 : 3D rts ; [5]

```

Listing 1. BDM-Schreib-Routinen für Byte- und Wort-Daten.

```

0 : ; Func: BDM12 Read Word (8 MHz Target E-Clock)
0 : ; Args: -
0 : ; Retn: D
0 : ; Dest: X,Y!
0 :
0 : CD 00 AE Read_Fast: ldy #PORTT ; [2] Zeiger auf PORT Register
3 : CB 00 03 ldx #$0003 ; [2] Endmarkierung
6 : CC 80 00 ldd #$8000 ; nach Linksschieben
9 : 5B AF stab DDRT ; [2] Bitmuster f. PORTT
B : 5B AB stab PORTT ; und DDRT
D :
D : 7A 00 AF Read_Loop: staa >DDRT ; [2] BKGD_OUT hochhängig
10 : 5B AF stab DDRT ; [2] BKGD_OUT = L (Latch)
12 : B7 C5 xgdx ; [1] Datum in D, Patter in X
14 : 55 rolb ; [1] Neues Datenbit von rechts
15 : 45 rola ; [1] hineinrotieren (16 Bit)
16 : 25 07 bcs Rdf_Done ; [1/3] Endmarkierung
18 : B7 C5 xgdx ; erreicht?
1A : A7 nop ; [1] Patter in D, Datum in X
1B : 68 40 asl 0,y ; [1] Verzögerung
1D : 20 BB bra Read_Loop ; [3] Nächste Runde
1F :
1F : 68 40 Rdf_Done: asl 0,y ; [3] LSB -> Carry
21 : 55 rolb ; [1] LSB von rechts
22 : 45 rola ; [1] hineinrotieren (16 Bit)
23 : 3D rts ; [5]

```

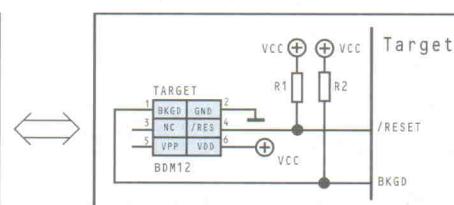
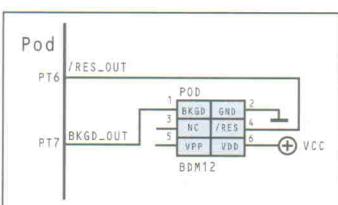
Listing 2. BDM-Lese-Routine für Wort-Daten.

gesteuert wird, unterscheiden sich beide Werte nur im höchstwertigsten Bit. Dazu kommt die Konstante \$40, die den Pin PT6 (Reset des Target) während des Vorgangs auf High hält.

Bild 2. Neben dem BDM- und Reset-Signal stellt der Pod bei Bedarf auch die Versorgungsspannung für das Zielsystem bereit.

Die beiden Muster hält das Programm gewissermaßen auf Vorrat bereit, um im Bedarfsfall mit wenigen Takten die gewünschte Belegung einstellen zu können. Nachdem das höchstwertigste Datenbit ins Carry-Flag geschoben wurde, gibt die MCU eines der beiden Bitmuster auf Port T aus.

Der ganze Ablauf wird leicht nachvollziehbar, wenn man das Listing auf die Seite dreht und die starre Reihenfolge der Befehle in der Quelle auf-



Neuwertige gebrauchte MESSGERÄTE von



Telefon: 04241/3516 Fax: 5516

Wir liefern mehr als 10 000 Messgeräte aller namhaften Hersteller direkt ab Lager.

Durch unsere weltweiten Kontakte beschaffen wir Ihnen auch Geräte, die wir nicht vorrätig haben.

Wir bieten Ihnen ebenfalls die Möglichkeit, Geräte zu mieten. Sprechen Sie uns an.

Unsere aktuellen Angebote:



ADRET 7200A/03/06

Signalgenerator 100Hz-1300MHz

Synthesizer mit einer Auflösung von 1Hz, hohe spektrale Reinheit, wobbelfrei, AM-, FM-, phasen- und pulsmodulierbar. Ausgangspegel von -140dBm bis +20dBm bis 650MHz und bis +13dBm oberhalb 650MHz in 0,1dB-Stufen einstellbar, IEEE-488-Schnittstelle. DM 11.270,-

ADVANTECH

R9211B FFT-SERVO-ANALYZ. -100kHz 22.770,-

ANRITSU

ME520B DIG. TRM.-ANALYZ. -150Mbit/s 17.020,-
ML521A MESS.-RECEIVER 25-300MHz 4.025,-

DRAINETZ

808/3xTR2013 ELECTRIC DEMAND POWER-
ANALYZER INKL. PROBES 6.843,-

HEWLETT PACKARD

3582A SPECTR.-ANALYZER -25,5kHz 10.235,-
3730B DOWN CONVERTER 5.175,-
5328A UNIVERS. COUNTER -100MHz 2.185,-
5334A/10/50 UNIVERS. COUNTER -1,3GHz 5.175,-
54114A 2 GS/s TEST SET 2.760,-
6940B MULTIPROGRAMMER 2.300,-
DIV. KARTEN AUF ANFRAGE
8012B PULSE GENERATOR -50MHz 2.185,-
8080A/DO1 300MHz-PULSE/WORD GEN. 5.693,-
8405A VEKTOR VOLTMETR -1 GHz 1.840,-
8754A NW-/ANALYZER 4-1300 MHz 11.270,-
8756A SCALAR-NW-/ANALYZ. -40GHz 7.475,-

Telefon: 04241/3516 Fax: 5516

MARCONI

2018 SIGNALGENERATOR -520MHz 4.543,-
2442-302X 26,5GHz-MICROW.-COUNTER 6.843,-
6150A SIGNAL QUELLE 10-15 GHz 4.485,-

ONO SOKKI

CF-910 DUAL-CHANNEL FFT-ANALYZ. 17.135,-

PHILIPS

PE1534 HV-POWER SUPPLY -3,5kV 2.760,-
PM5295 OSCIL.-350MHz/IEEE-488 5.175,-
PM5171 AMPLIFIER/LOG.CONVERTER 915,-
PM5190 LF-SYNTHESIZER -2MHz 3.335,-
PM5193 PROG.SYNT.GEN. 0,1-50MHz 6.843,-
PM5567 TV VEKTORSCOPE 4.485,-
PM5712 PULSGENERATOR 1Hz-50MHz 1.553,-



SCHAFFNER NSG-SERIE

Störsimulatoren

zur Überprüfung der Störfähigkeit. Die Kombination der unterschiedlichen Basisgeräte und Einschübe ermöglicht die jederzeit reproduzierbare Erzeugung von praxisnahen Störimpulsen wie Blitzschlag, Netzüberlast usw. Wir geben Ihnen gern mehr Information zu dieser vielseitigen Serie, rufen Sie an.

SCHAFFNER

NSG200 GRUNDGERÄT 1.725,-
NSG200C GRUNDGERÄT 2.530,-
NSG200E GRUNDGERÄT 2.875,-
NSG203A LINE VOLT. VAR. SIMULATOR 2.875,-
NSG222 INTERFERENZ GENERATOR 2.875,-
NSG223A INTERFERENZ SIMULATOR 2.875,-
NSG224 INTERFERENZ SIMULATOR 2.645,-
NSG225 BURST-INTERFERENZ SIM. 2.760,-
NSG226 DATA LINE INTERFERENZ SIM. 2.875,-

SORENSEN DC-STROMVERSORGUNGEN
DCR300-9B 0 - 300 V / 0 - 9 A 3.393,-
DCR40-40B 0 - 40 V / 0 - 40 A 2.875,-
DCR60-45B 0 - 60 V / 0 - 45 A 3.393,-
DCR80-20B 0 - 80 V / 0 - 20 A 3.393,-

MBMT MESSTECHNIK GMBH
Carl-Zeiss-Str. 5 27211 Bassum
Telefon: 04241/3516 Fax: 5516

Projekt

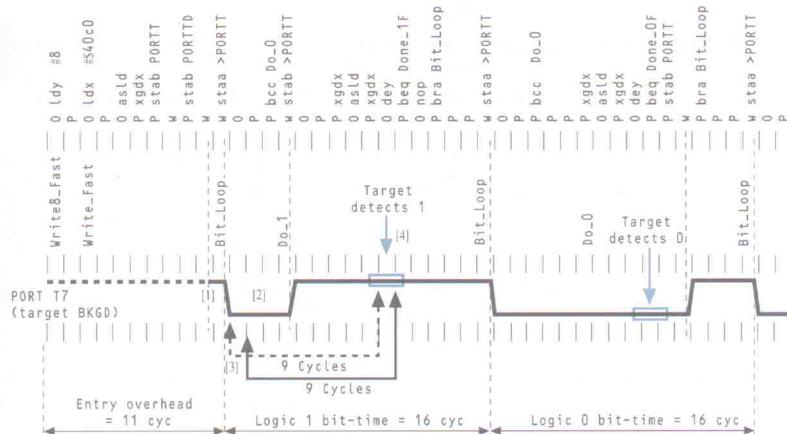


Bild 3. Beim Senden eines Bytes fällt ein Überhang von 11 Taktten an, bevor die Kodierung der Nutzdaten beginnt.

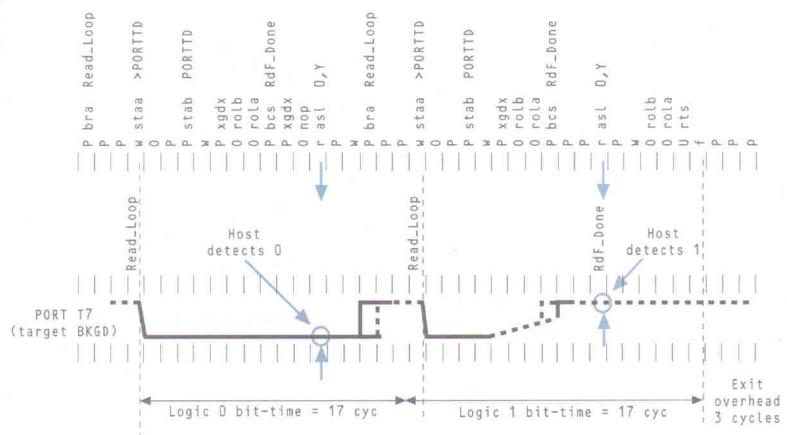


Bild 4. Empfangsseitig ermittelt der Pod 11 Takte nach der fallenden Flanke den Zustand des übertragenen Bits.

Harte Befehle

Command	Opcode	Data (Hex)	Description
ENABLE_FIRMWARE	C4	FF01, 1000 xxxx (in)	Write byte \$FF01, set the FIRM bit. This allows execution of commands which are implemented in firmware
BACKGROUND	90	none	Enter background mode
READ_BD_BYTE	E4	16 Bit Address, 16 Bit Data out	Read from memory with BD in map (may freeze CPU if external access) data for odd address on low byte, data for even address on high byte
READ_BD_WORD	EC	16 Bit Address, 16 Bit Data out	Read from memory with BD in map (may freeze CPU if external access) must be aligned access
READ_BYTE	E0	16 Bit Address, 16 Bit Data out	Read from memory with BD out of map (may freeze CPU if external access) data for odd address on low byte, data for even address on high byte
READ_WORD	E8	16 Bit Address, 16 Bit Data out FF01, 0000 0000 (out)	Read from memory with BD out of map (may freeze CPU if external access) must be aligned access Read byte \$FF01. Running user code (BGND instruction is not allowed)
STATUS	E4	FF01, 1000 0000 (out) FF01, 1100 0000 (out)	Read byte \$FF01. BGND instruction is allowed Read byte \$FF01. Background mode active (waiting for single wire serial command)
ENTER_TAG_MODE	C4	FF01, 1010 xxx1 (in)	Write byte \$FF01. Enable tagging 16 cycles after instruction is executed. In non-intrusive mode, 150 cycles may elapse before execution.
WRITE_BD_BYTE	C4	16 Bit Address, 16 Bit Data in	Write to memory with BD in map (may freeze CPU if external access) data for odd address on low byte, data for even address on high byte
WRITE_BD_WORD	CC	16 Bit Address, 16 Bit Data in	Write to memory with BD in map (may freeze CPU if external access) must be aligned access
WRITE_BYTE	C0	16 Bit Address, 16 Bit Data in	Write to memory with BD out of map (may freeze CPU if external access) data for odd address on low byte, data for even address on high byte
WRITE_WORD	C8	16 Bit Address, 16 Bit Data in	Write to memory with BD out of map (may freeze CPU if external access) must be aligned access

```

0 : ;=====
0 : ; File: SCI12.A
0 : ; Func: Serial-I/O via SCI0
0 : ;=====
0 :
0 : =$C0 SC0BD     equ    SC0BDH
0 : =$C2 SC0CR     equ    SC0CR1
0 :
0 : ; Func: Initialize SCI (9600 bps, 8N1, Polling Mode)
0 : ; Args: -
0 : ; Retn: -
0 : ; Dest: D
0 :
0 : ;
0 : CC 00 34 initSCI      ldd    #52      ; 9600 bps
3 : 5C C0                 std    SC0BD
5 : CC 00 0C                 ldd    #$000c   ; 8N1, TE + RE
8 : 5C C2                 std    SC0CR   ; A:B -> SC0CR1:SC0CR2
A : 3D                 rts
B :
B :
B : ; Func: Test if any character available (received)
B : ; Args: -
B : ; Retn: A = 0 (Z = 1) -> no char
B : ;           A<>0 (Z = 0) -> char available
B : ; Dest: -
B : ;
B : 96 C4 testSCI      ldaa  SC0SR1   ; read status
D : 84 20                 anda  #$20   ; receive data reg full?
F : 3D                 rts    ; returns 0, if no data
10 :
10 :
10 : ; Func: Get character from SCI (wait for)
10 : ; Args: -
10 : ; Retn: A = char
10 : ; Dest: -
10 : ;
10 : 4F C4 20 FC getSCI      brclr SC0SR1,$20,getsCI ; receive data
                           ; reg full?
14 : 96 C7                 ldaa  SC0DRL   ; read out data
16 : 3D                 rts
17 :
17 :
17 : ; Func: Send a character via SCI
17 : ; Args: A = char
17 : ; Retn: -
17 : ; Dest: -
17 : ;
17 : 4F C4 80 FC putSCI      brclr SC0SR1,$80,putSCI ; transmit data
                           ; reg empty?
1B : 5A C7                 staa  SC0DRL   ; send data
1D : 3D                 rts

```

Listing 3. Asynchrone Kommunikationsroutinen für SCI0.

bricht. Statt dessen wird die tatsächliche Abarbeitungsfolge aufgezeichnet, natürlich abhängig von den Daten. Hinzu kommt – Takt für Takt – der Zustand der BKGD-Leitung (PT7).

Exemplarisch wurde der Beginn einer 8-Bit-Übertragung vom Pod zum Target inklusive der ersten beiden über-

tragenen Bits (1, 0 ...) ausgewählt (Bild 3). Das zweite Beispiel zeigt den Übergang von einer Null zu einer Eins am Ende des stets 16 Bit umfassenden Empfangsablaufs (Bild 4).

Bei Start und Ende jeder Übertragung tritt ein gewisser Overhead auf. Die für den Prolog beziehungsweise Epi-

log benötigte Zeit macht aber nur einige Prozent der gesamten Übertragungszeit für ein Byte beziehungsweise Wort aus.

Die Zeitspanne für ein Bit im engeren Sinn beträgt bei allen denkbaren Kombinationen 16 beziehungsweise 17 Takte. Der Pod stellt beim Empfang den logischen Pegel nach 11 Takten ab Startflanke fest. Das ist nahezu Idealtiming – angesichts der weiten zulässigen Toleranzen von 20...25 Prozent.

Andererseits

Nachdem klar ist, wie das BKGD-Pin des Target bedient wird, ist diese Seite für den Pod abgehandelt. Die ‘Unterhaltung’ zur Host-Seite geschieht via RS-232 und ist beim HC12 einfach zu programmieren. Das Listing 3 zeigt beispielhaft je eine Initialisierungs-, Sende- und Empfangsprozedur für den SCI-Kanal 0 des Controllers. HC11-Anwendern dürfte vieles bekannt vorkommen, das ist schließlich auch ein Grund für den Umstieg.

Input und Output sind somit aufs Beste geregelt, es fehlt nur noch der richtige ‘Klebstoff’, der die Einzelteile zusammenschweißt. Das Hauptprogramm für den transparenten BDM12-Pod realisiert dabei folgenden Ablauf:

Zu Beginn empfängt der Pod ein Zeichen vom Host, das er als BDM-Kommando interpretiert. Anhand des Kommando-Codes entscheidet er, ob noch weitere Parameter (Adresse, Daten) folgen.

Sind alle Bestandteile des Kommandos (mindestens ein,

maximal fünf Bytes) eingetroffen, dann sendet der Pod den Befehl via BDM in Richtung Target. Je nach Art des Kommandos folgt gegebenenfalls eine Antwort, die der Pod einsammelt und über das SCI zum Host zurückmeldet.

Der Pod ‘denkt’ zwar mit, indem er die Kommando-Codes nach Art und Anzahl der Parameter klassifiziert und dementsprechend verarbeitet. Andererseits verhält er sich transparent, da die Daten weitergegeben, aber nicht verändert werden. Auch im Fehlerfall bleibt der Pod neutral – falsche Eingaben muß folglich das host-seitige Programm verhindern.

Die Hauptaufgabe des Hosts ist, den Daten-‘Salat’ zu dekodieren. Solange noch keine Fertigkost (BDM-Debugger, wir arbeiten daran) verfügbar ist, reicht für erste Versuche ein Terminalprogramm. Um die Beobachtung zu erleichtern, kann man den Pod in einen Hexmodus schalten: Dabei wird jedes Byte durch zwei ASCII-Ziffern repräsentiert. In diesen Modus verzweigt der Pod-Controller, wenn man den Portpin PH6 während des Reset auf Low zieht. Das komplette Pod-Programm steht per Download von der Web-Seite des Elektronikladens [4] oder in der *ELRAD-Mailbox* (05 11/53 52-4 01) bereit.

Zugegeben, selbst der Hexmodus ist noch recht spartanisch. Auf dem simplen, transparenten Protokoll aufbauend läßt sich aber alles aus dem HC12 herauskitzeln, was ein komfortabler Debugger so wissen muß. Neuigkeiten in dieser Richtung werden also nicht allzu lange auf sich warten lassen ...

ea

Literatur

- [1] Oliver Thamm, Jim Sibigroth, *Nabelschnur, Single-wired Background Debug Mode Interface des 68HC12*, *ELRAD* 11/96, S. 40
- [2] Oliver Thamm, Jim Sibigroth, *Türöffner, Scheckkartenboard und Monitor für den 68HC12*, *ELRAD* 2/97, S. 40
- [3] Karl Lunt, *Three guys take on the 68HC12*, *Nuts & Volts Magazine*, September 1996
- [4] <http://members.aol.com/el-mikro>

Firmware-Funktionen

Command	Opcode (Hex)	Data	Description
GO	08	none	Resume normal processing
TRACE1	10	none	Execute one user instruction then return to BDM
TAGGO	18	none	Enable tagging then resume normal processing
WRITE_NEXT	42	16 Bit Data in	X = X + 2; Write next word @ 0,X
WRITE_PC	43	16 Bit Data in	Write program counter
WRITE_D	44	16 Bit Data in	Write D accumulator
WRITE_X	45	16 Bit Data in	Write X index register
WRITE_Y	46	16 Bit Data in	Write Y index register
WRITE_SP	47	16 Bit Data in	Write stack pointer
READ_NEXT	62	16 Bit Data out	X = X + 2; Read next word @ 0,X
READ_PC	63	16 Bit Data out	Read program counter
READ_D	64	16 Bit Data out	Read D accumulator
READ_X	65	16 Bit Data out	Read X index register
READ_Y	66	16 Bit Data out	Read Y index register
READ_SP	67	16 Bit Data out	Read stack pointer

Spektroskop

HpW Works 2.0: Software-FFT-Analyzer/Generator



Matthias Carstens

Professionelle Meßgeräte für Signale im NF-Bereich sind nicht gerade billig. Ein Analyzer und Generator mit hervorragenden Daten lässt sich aber – zumindest auf digitaler Ebene – auch zum Amateurpreis realisieren. Wenn man die im folgenden vorgestellte Software benutzt.

Meßgeräte mit hoher Auflösung für den NF-Bereich sind nicht unter 10 000 DM zu bekommen. Allein die Hardware fordert bereits ihren Tribut, und das darin verbaute Know-how lassen sich die Hersteller natürlich auch gut bezahlen. Solchen Geräten fehlen jedoch Meßmöglichkeiten auf digitaler Ebene, für die man noch tiefer in die Geldbörse langen muß. HpW Works bietet eine preisgünstige Alternative, die in Auflösung, Genauigkeit und Performance höchste Ansprüche erfüllt. Einen Windows-PC vorausgesetzt, erhalten damit jeder Amateur, aber natürlich auch vom Budget gebeutelte Profis ein einzigartiges Generator/Analyse-System für unter 600 DM.

Software instead

HpW Works ist in erster Linie eine FFT-Software, die statt eines DSP – also zusätzlicher Hardware – die normale PC-CPU samt Koprozessor für ihre Berechnungen verwendet. Als Betriebssystem akzeptiert das Programm klaglos Windows 3.x, 95 und NT.

Die hier vorgestellte FFT lässt Kenner feuchte Augen bekom-

men: 64 Bit Rechengenauigkeit, bis zu 1 Million Punkte, elf meist hochselektive Fenster, Zoomen und Scrollen in der Grafik, Auflösungsvermögen 240 dB, Speicherung mehrerer Kurven, Berechnung von THD und THD+N, Averaging sowie unzählige Konfigurationsoptionen. Dazu kommen die unter Windows übliche einfache Bedienung und das Übertragen der Meßergebnisse in Grafik- und Textdateien oder die Zwischenablage.

Ein interner Testgenerator erzeugt verschiedene Signale mit bis zu 32 Bit (!) Genauigkeit, wobei 32 Bit mehr demonstrativen oder experimentellen Charakter haben. Schnittstellen in die reale Welt begrenzen die maximale Auflösung auf 8 bis 12 Bit (einfache AD-Wandler im industriellen Bereich) oder 16 Bit (Soundkarten, AD/DA-Wandler im HiFi-Bereich). Mit der Vorstellung des PCI-Recorders [1] hat sich diese Grenze nun auf echte 24 Bit verschoben.

Während man bisher bei HpW Works schon von einer sehr guten FFT sprechen konnte, katapultieren PCI-Recorder und neue 20- bis 24bittige

AD/DA-Wandler das Programm in eine vielfach höhere Preis- und Leistungsklasse. Autor Hanspeter Widmer hat im letzten Jahr viel Arbeit investiert und frühere Fauxpas wie eine eher kryptische Bedienung und eine wenig bis gar nicht nützliche Online-Hilfe auf Vordermann gebracht.

Start me up

Das Programm ist in verschiedenen Ausbaustufen erhältlich. Im Test befand sich die komplette Vollversion inklusive des optionalen Wave-Pro-Generators. Als Schnittstelle fanden zwei DIGI24 Verwendung (die kommerzielle Ausführung des PCI-Recorders) sowie eine normale Soundkarte (Terratec Maestro 32). Externe Testsignale lieferten ein Aiwa DAT und Neutriks A2D. Nach der Installation von knapp 6 MByte Software startet das Programm mit einem leeren Bildschirm und erwartet zunächst eine Angabe über den zu reservierenden Speicherbereich. Dieser wird fest alloziert, damit während des Samples keine Unterbrechungen durch Auslagerungsvorgänge auf die Festplatte erfolgen. Die Größe des Bereiches richtet sich nach der später benötigten maximalen Samplesize, gleichbedeutend mit der Zahl der FFT-Punkte. Wer also maximal mit 65 536 Punkten arbeiten will, wählt 2^{16} , und definiert dieses über 'Save' als Default für spätere Programmstarts. Der tatsächlich reservierte Speicher beträgt in diesem Fall 1,5 MByte, eine genaue Tabelle ist in der Hilfe enthalten.

Danach sind die Treiber der verwendeten Ein-/Ausgabegeräte zu laden. Über 'Options/Source Driver Setup' lassen sich verschiedene auswählen und das Laden derselben durch Anklicken von 'AutoLoad' automatisieren. Die eigentliche Konfiguration des jeweiligen Gerätes erfolgt danach in 'Acquisition/Source Setup'. Im gesamten Programm stehen mehrere Bedienungsmöglichkeiten bereit, von der Tastatur über das normale Menü bis zum Kontextmenü der rechten Maustaste. Sehr praktisch sind die Buttons der Toolbar. Hält man die Strg-Taste während des Anklickens gedrückt, erscheint je nach Button der Setup-Dialog

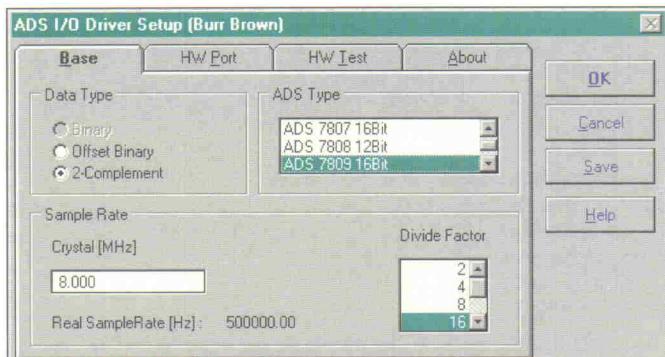


Bild 1. Komplette Einbindung des bekannten ADS-Systems von Burr-Brown.

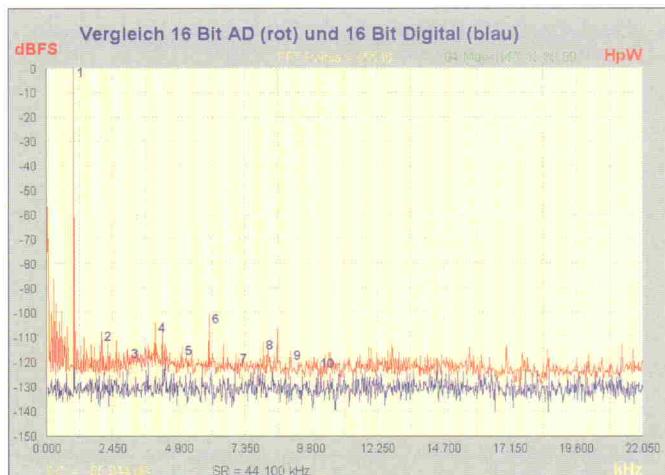


Bild 2. Vergleich der theoretischen und praktischen Auflösung von 16 Bit anhand eines A/D-Wandlers.

von In/Out Device (in unserem Fall Sound Pro Driver), FFT oder Sampling (Acquisition). Der Zugriff auf alle unter Windows angemeldeten Geräte wie Soundkarten oder ELRADs Take Five erfordert eine Auswahl von 'General 16 Bit Stereo'. Der PCI-Recorder kommuniziert darüber hinaus auch mit 'Digital In/Out 24 Bit stereo: 6 Bytes'.

Da der Autor selbst viel mit dem A/D-Wandler-Labor [2] arbeitet, findet sich auch für dieses ELRAD-Projekt eine Anbindung (ADS In/Out Driver, siehe Bild 1). Weiterhin lässt sich statt Hardware auch Software, wie eine zuvor aufgenommene Wavetdatei oder ein Textfile, als Datenquelle nutzen. Letzteres erlaubt bis zu 32 Bit Auflösung.

Ein Klick auf den Button FFT öffnet das zugehörige Fenster, von dem dank MDI (Mehrfenstertechnik) beliebig viele möglich sind. Fehlt nur noch die Sample Size beziehungsweise Anzahl der Punkte: In 'Acquisition/Sample' Setup kann man unter 'Options' zusätzlich eine Pausenzeit zwis-

schen den FFTs bei automatischer Wiederholung definieren oder wahlweise vor jeder FFT den Setup-Dialog einblenden lassen. Schließlich führt die Software mit 'Sample' oder F5 eine FFT in den bisher vorgenommenen Einstellungen durch (Bild 3). Der bis hierhin recht umfangreiche Konfigurationsvorgang ist glücklicherweise nur einmal durchzuführen. Beim nächsten Start des Programmes bestätigt man die Memory Size mit Enter, klickt auf FFT für das Meßfenster und auf Sample – schon erscheint das erste Meßergebnis.

Jetzt geht's los

Setzt man die Pausenzeit auf Minimum (0,1 s) und die Sample Size auf 4096, berechnet HpW Works im Modus 'Auto Repeat' auf einem 166MMX-Pentium circa drei 2kanalige Messungen pro Sekunde. Eine 65 536-Punkte-FFT benötigt 4 Sekunden, einkanalig 2,8 Sekunden. Das auf dem Bildschirm dargestellte grafische Ergebnis ist keiner festen Skalierung unterworfen. Die Sym-

bole zum Zoomen und Scrolle der Control Toolbar sind allerdings so lange inaktiv, bis man mit gedrückter Maustaste ein (Zoom-)Fenster aufzieht. Zoomen ist nicht etwa Luxus, sondern bei höheren Sample Sizes unumgänglich. Schon 4096 Punkte ergeben auf dem Bildschirm 2048 darzustellende Meßpunkte; bei Grafikauflösungen von circa 1024 Pixeln fallen bei noch höherer Punktezahl die meisten unter den Tisch. Bei vollem Zoom sind dagegen alle Meßpunkte einzeln sichtbar, wobei derzeit noch ein adäquater Darstellungsmodus (Bins als Nadeln statt als Füllfläche) fehlt.

Dem Anwender bieten sich eine Unmenge an Konfigurationsoptionen, um das Ergebnis in eine individuelle Form zu bringen. Die meisten finden sich unter FFT Setup (Bild 3). Auf der Registerkarte 'Base' erhält man Zugriff auf die Skalierung der X-Achse (Linear, Linear Rounded, Linear 1-2-5-5, Sample Rate/2, Logarithmic) und den Anzeigebereich der Y-Achse (1 bis 240 dB). Kleinere Skalierungen sind besonders bei den erweiterten Meßfunktionen von Vorteil, da als Y-Referenz statt des absoluten Pegels (dBFS) auch die erste Harmonische der Messung (dB) dienen kann. Weiterhin darf der Anwender derzeit zwischen zwölf Fenstern höherer Ordnung mit herausragender Selektion wählen und eine in der Grafik erscheinende Kopfzeile eingeben. Über die Registerkarte 'Harmonic' lassen sich unter anderem sowohl die Anzahl der zur Berechnung verwendeten Harmonischen definieren als auch das Erkennen der ersten Harmonischen über eine Veränderung der Resolution Bandwidth verändern, was jedoch nur bei speziellen Problemfällen nötig

ist. Eine freie Farbwahl fast aller Elemente des Bildschirms erlaubt 'Colors', unter 'Cursors' stehen derer zahlreiche bereit, und 'Options' enthält weiteres wie Darstellung in Lines und Bins, Aktivierung und Anzahl der Messungen für Average, Decay und Peak, welche Daten automatisch zu speichern sind und wie die Grafikdatei aussehen soll (Farbe/SW, Größe).

WYSIWYG

Da das Programm automatisch alle zuvor definierten Harmonischen erfaßt, könnte es daraus ja auch gleich verwertbare Meßwerte errechnen. Und tatsächlich: Ein Klick auf den Button Harmonic öffnet ein Textfenster mit detaillierten Informationen zu Messung und Meßergebnis (Bild 4). Die Berechnung von THD und THD+N erfolgt anhand der zuvor definierten Anzahl von Harmonischen. Das Listing enthält auch alle Pegel der Harmonischen, jeweils in dB (relativ zu K1) und auch in dBFS. Derzeit fehlt nur noch der Gesamtpiegel in RMS (in Planung).

Die Messung von THD+N erfordert jedoch etwas Einarbeitung mit der Software, um Fehlmessungen und Fehlinterpretationen zu vermeiden. Bei der Messung am Aiwa DAT ergaben sich beispielsweise nur -70 dB (0,03 %). Erst der gewohnte Einsatz des A2D brachte die Fehlerquelle (50-Hz-Brummen) zum Vorschein. Ein Blick auf die FFT zeigte dann, daß das Störsignal auch dort vorhanden war, jedoch vom Tester übersehen wurde (siehe Bild 2). Hier macht sich das Zoomen wieder positiv bemerkbar, da die Frequenz der Störsignale erst nach starker Eingrenzung und Sprei-

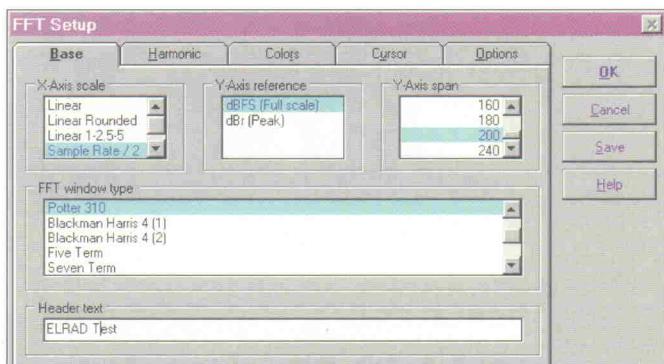


Bild 3. Zahlreiche Konfigurationsoptionen finden sich im FFT-Setup.

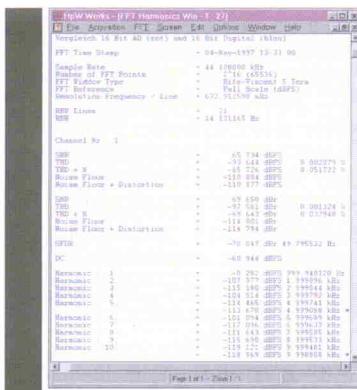


Bild 4. Das Harmonic-Fenster gibt auch berechnete Meßwerte einzeln im Klartext aus.

Preview

zung der X-Achse ablesbar ist (Bild 5). Der DC-Anteil solcher Messungen (A/D-Wandler weisen meist einen deutlichen Anteil auf) erscheint im Harmonic-Fenster gesondert und ist in den anderen Meßwerten nicht eingerechnet.

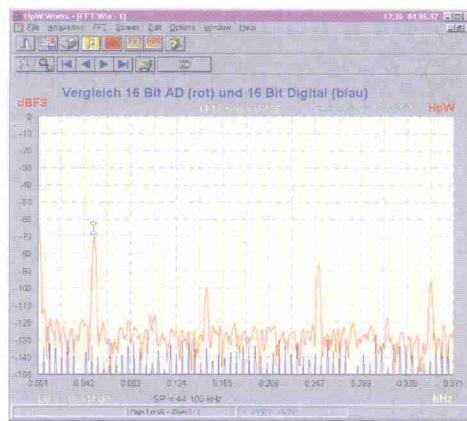
Datentausch

Alle vom Programm erfaßten Daten lassen sich in verschiedenen Formaten ausgeben. Die Grafik ohne Bedienelemente

(Bild 2) ist kein Screenshot, sondern resultiert aus einer Speicherung als *.bmp Datei. Zum Einfügen in andere Programme dient die Zwischenablage, wobei eine feste und eine benutzerdefinierte Größe verfügbar sind. Die aktuelle Kurve kann per Save/Keep im Bild eingefroren werden. Dem Anwender bleibt die freie Wahl der jeweiligen Farbe, die sich auch später noch ändern läßt. Enemso können beliebige Kurven jederzeit einzeln entfernt werden.

Das Harmonic-Fenster wird naturgemäß als Textdatei gesichert oder ins Clipboard kopiert. Weiterhin kann das Programm auch eine Liste mit den Werten aller Samples als Textdatei ausgeben (Save to File: FFT Data oder Spectrum Data), was in den Bereichen Forschung und Wissenschaft für Begeisterung sorgen dürfte. Auch der direkte Ausdruck überzeugt: Bei gezoomter Ansicht lassen sich mit 'Print all Pages' mehrseitige Ausdrucke der FFT erzeugen (die Thermorolle grüßt). Und ein Mechanismus namens 'Save Fol-

Bild 5. Die Messung von Bild 3 im Zoom zur Untersuchung der tief-frequenten Störsignale. Die zur aktuellen Cursorposition gehörenden Werte erscheinen in der Statuszeile.



der Tree' speichert kontinuierlich Dateien automatisch in Verzeichnisse mit zeit kodierten Namen.

Bitschleuder

Doch HpW Works geht noch einen Schritt weiter. Es enthält optional einen kompletten Softwaregenerator, der hochqualitative Signale an das jeweilige Ausgabegerät (vom Textfile bis zur Digitalkarte) ausgibt (Bild 6). Im uns vorliegenden Wave Pro sind derzeit folgende Signalmuster in

64 Bit Genauigkeit enthalten: DC, Sine, Sweep Wave, Tracking Sweep Wave, IM (Intermodulation) Waves, Sine Wave & Harmonics, Sine Multi Wave und Test Pattern. Einige Parameter wie Channel Mute, Invers, Pegel und Dither sind direkt über das Hauptfenster des Generators einstellbar, andere wie die Frequenz oder einzelne Pegel von mehreren Sinusen nach Doppelklick oder Anwahl von Setup. Bild 7 zeigt als Beispiel das Setup des Multiwave. Insgesamt 44 Frequenzen sind pro Kanal ein-

Der König



unter den Handmultimetern: leistungsstark und zuverlässig.

Besonders sicher durch seine patentierte Automatische Buchsen-Sperre (ABS).

Mit Infrarot-Schnittstelle aufrüstbar zum Mehrkanal-Registriersystem.

Das Einstiegsgerät dieser Serie schon ab DM 299,- + MwSt. (unverb. Preisempf.).

Auskunft und Unterlagen:

Telefon 0911/8602-0

Telefax 0911/8602-343

Anforderungscoupon für Unterlagen:

Name, Vorname

Firma..... Tel.

Straße, PF

PLZ/Ort

Coupon einfach ausfüllen und durchfaxen.

METRAhit 18 S

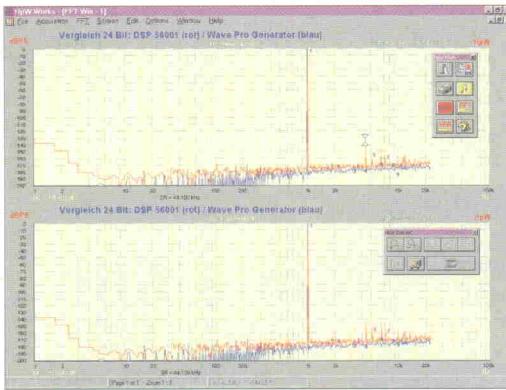


Bild 6.
Motorola
DSP 56001
gegen
Software in
logarith-
mischer
Darstellung:
Bei 24 Bit
ein klarer
Sieg für
das Wintel-
Lager.

zeln in Frequenz, Phasenlage und Amplitude einstellbar, eine integrierte Amplitudenüberwachung reduziert den Gesamtpegel bei Übersteuerung.

Da der Wave-Pro-Generator ein kohärentes Signal mit einer Länge von 8192 Samples ausgibt, sind Fenster ab einer 8192-Punkte-FFT nicht nur überflüssig, sondern sogar verschlechternd. Bild 7 zeigt die Qualität einer solchen fensterlosen Messung bei 24 Bit.

Fazit

Wer sich bisher mit teurer oder wenig flexibler Hardware

herumgeschlagen hat, für den ist HpW Works ein Traum. Und wer sich bisher solche Hardware nicht leisten konnte, hat nun im nachhinein viel Geld gespart, ist die Software angesichts ihrer (ständig wachsenden) Leistungsfähigkeit doch vergleichsweise spottbillig. Unser Testsystem aus Vollversion, Wave-Pro-Generator und Sound-Pro-Driver kostet 350 US-\$, der zusätzliche Wave Driver zum Einlesen von Wavedateien 40 US-\$, und eine DIGI24 als digitale 24-Bit-Schnittstelle 690 DM. Das gleiche System in 16 Bit liegt bei 250 US-\$

für die Software, ELRADs 16 Bit Take Five bei unter 500 DM. Eine Lite-Version mit eingeschränkter Sample Size (2048 Punkte), weniger Fenstern und einfacherem Generator ist für 69 US-\$ erhältlich. Einen ersten Eindruck vermittelt eine Demo, welche als eingeschränkte Lite-Version (256 Punkte) daherkommt.

Ob Analysen von A/D-Wandlern, D/A-Wandlern, analogen oder digitalen Signalen, HpW Works ist mit entsprechender Peripherie für alles gerüstet. Keine Frage: Das Programm hat das Zeug zur Referenz für

hochwertige Analyse und Generierung auf dem PC. cf

Literatur

[1] Martin Kirst, Uwe Kirst, *PCI-Recorder, Audio-Schnittstellenkarte für den PCI-Bus, ELRAD 3/97, S. 30*

[2] Olaf Escher, Albert Schwarz, *A/D-Wandler-Labor, Meß- und Testausrüstung für Präzisions-ADCs, Elrad 8/93, S. 44*

Bezugsquelle
Hanspeter Widmer
Im Baumgarten 12
CH-3066 Stettlen
→ hpwidmer@compuserve.com
→ <http://ourworld.compuserve.com/homepages/hpwidmer>

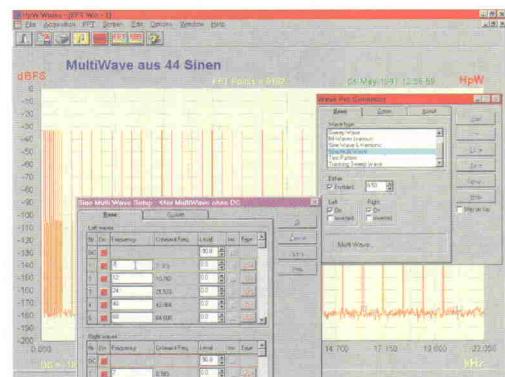


Bild 7. Das Erstellen von Signalen aus beliebigen Einzel-frequenzen ist im Wave-Pro-Generator einfach und übersichtlich zu bewerkstel-lichen.



Thomas-Mann-Str. 16-20
D-90471 Nürnberg
Telefon (0911) 8602-0
Telefax (0911) 8602-669

GOSSEN-METRAWATT GMBH

VERTRIEBSPARTNER

mat 04532/2021-01

PK elektronik 030/8831058

Schuricht 0421/3654-54

SPOERLE ELECTRONIC 06103/304-0 Dreieich/Ffm

Schuricht 0711/95755-93 Stuttgart-Fellbach

Kluxen 040/23701-0 Hamburg

Märkens 0511/674950 Hannover

Schuricht 02233/92102-0 Köln

Chr. Tandl 0341/4419855 Leipzig

Findler 089/551801-0 München

Carl 0911/8147021 Nürnberg

PEWA 02304/6927 Schwerde

Conatax 06851/9339-0 St. Wendel

Elektrogroßhandel

Bargteheide Berlin

Bremen

Hannover

Köln

München

Nürnberg

Schwerde

St. Wendel



Intelligente Geräte zu Ihrem Nutzen

GOSEN
METRAWATT
CAMILLE BAUER

56 und acht

DSP56L811EVM – Evaluation-Kit zur neuen DSP-Familie 568xx

Jörg Vogt

Immer kürzer sind die Abstände, mit denen Hersteller neue Signalprozessoren präsentieren. So wurde mit der Serie 56800 auch bei Motorola unlängst wieder eine Reihe neuer 16-Bit-DSPs entwickelt, wodurch es die 56k-Gesellschaft nun auf immerhin fünf verschiedene Familien bringt. Dieser Beitrag gewährt einen Blick auf den 56L811 als jüngsten Sproß der neuen DSP-Serie – und auf das hierzu erhältliche Evaluation Module.



Die Palette derzeit verfügbarer digitaler Signalprozessoren ist breit gefächert – angefangen von MIPS-starken 24-Bit-Rechenknechten bis hin zu preisgünstigen 16-Bit-Derivaten. Die neu eingeführte 56800-Familie von Motorola erweitert dieses Angebot um eine speziell für kostensensitive Produkte konzipierte DSP-Serie.

Innovativ sind bei dieser Architektur vor allem die bessere Unterstützung von Hochsprachen sowie eine bessere Eignung für Mikrocontroller-Aufgaben. Zu den Zielanwendungen zählen dabei unter anderem die Sprachverarbeitung, drahtlose sowie drahtgebundene Modems, Servo-Steuerungen und digitale Kameras.

Für den 56L811 als ersten DSP mit 56800-Core bietet Motorola nun ein Evaluation-Board zum schnellen Kennenlernen an. Das Entwicklungspaket, kurz EVM oder Evaluation Module, ist in alter Manier gut gefüllt. Neben der eigentlichen

DSP-Platine wird dem Benutzer viel Lesestoff geboten. Saghaft acht mehr oder weniger starke Handbücher erläutern die Komponenten DSP, EVM, Codec und Debugger.

Der Preis der Entwicklungsplattform ist leider nicht mehr der alte. Knapp 900 DM muß der Interessent hinblättern, um zum Vergnügen der Signalverarbeitung zu kommen. Da der 56L811 auf Massenartikel abzielt und das 56L811EVM somit hauptsächlich professionellen Entwicklern bei der Einarbeitung behilflich sein soll, ist ein an den realen Kosten orientierter Preis aber sicherlich kein Problem. Für die Privatkundschaft, die 'nur mal eben' in die DSP-Welt hineinschnuppern möchte, dürfte aber nach wie vor das seit längerem verfügbare 56002EVM die erste Wahl sein.

Der 56800-Core

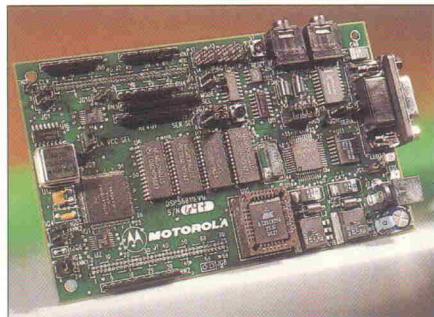
Der DSP56800-Kern verwendet zwei je 16 Bit breite Spei-

cher für das Programm und die Daten. Damit gleichzeitig auf zwei Worte des Datenspeichers zugegriffen werden kann, sind zwei getrennte Busse für den Datenspeicher vorhanden. So ist – zumindest lesend – ein paralleler Datenzugriff realisierbar.

Das Herz des Prozessors ist die 16×16 Bit breite Multiplizier- und Addiereinheit. Zwei 36 Bit breite Akkumulatoren können das Ergebnis aufnehmen. Der Adressbus kann $64K \times 16$ Bit adressieren.

Neben den bekannten Eigenschaften wie parallelen 'Moves' und Hardwareschleifen kam es auch zu Innovationen. Neu ist beispielsweise die Verbindung von DSP-Architektur und einer verbesserten Mikrocontroller-Funktionalität. Anstatt spezialisierter Register können beim 56800 für arithmetische Operationen alle verfügbaren Register als Quelle oder Ziel herangezogen werden. Das erhöht die Flexibilität des Programmier-

Bild 1. DSP, Codec und mehr – die üppig bestückte Platine zum EVM.



ers und verringert den Programmcode.

Eine weitere Neuheit ist ein integrierter Software-Stack, auf dem sich lokale Variablen und Parameter ablegen lassen, was jetzt auch nahezu unbegrenzte Funktionsaufrufe realisierbar macht. Dies unterstützt erheblich die strukturierte Programmierung und sorgt für einen vereinfachten Einsatz von Hochsprachen. Ein an die DSP56800-Architektur angepaßter hochoptimierender C-Compiler ist von der Tartan Inc. verfügbar.

Allerdings kam es beim neuen 56k8 auch zu Einsparungen. Die Pre-Update-Adressierung wurde weggelassen, und die 'Reverse Carry'-Adressierung, notwendig für FFT-Anwendungen, wurde außerhalb des Prozessorkerns implementiert. Das X-Register hat nur noch eine Breite von 16 Bit, und es gibt auch nur noch ein einziges Offset- und Modifer-Register.

Modell L811

Der DSP56L811 wurde mit Industriestandard-Werkzeugen entwickelt. Das soll die Integration von bei Fremdfirmen entwickelten Peripherie-Blöcken vereinfachen und so in kurzer Zeit optimale Lösungen für bestimmte Anwendungsbereiche ermöglichen.

Der in den L811 integrierte Speicher besteht aus einem $1\text{K} \times 16$ Bit großen Programm-Speicher und einem $2\text{K} \times 16$ Bit umfassenden Datenspeicher. Mit 32 universell nutzba-

ren I/O Pins, davon acht Pins mit Interruptmöglichkeit, steht ein breites Tor zur Außenwelt offen. Weiterhin sind drei 16-Bit-Timer und eine Echtzeituhr integriert. Ein Watchdog (für 'Computer Operating Properly') genannt, dient der Systemsicherheit: Wenn der Watchdog-Timer nicht nach einer bestimmten Zeit von der Software zurückgesetzt wird, löst dies einen Reset aus.

Für den Anschluß von externen Komponenten kann auf zwei serielle 8-Bit-Ports (SPI) zugegriffen werden, die sich zum Beispiel für LCD-Displays oder Mikrocontroller mit entsprechender Schnittstelle eignen. Eine synchrone serielle Schnittstelle (SSI) dient zum Anschluß von Codecs, anderen DSPs oder Mikrocontrollern.

Wie bei allen Motorola-DSPs der 56k-Reihe, ist das OnCE-Interface für den einfachen Softwaretest konzipiert, und der dem EVM beigelegte Debugger macht hiervon regen Gebrauch. Neu ist die Boundary-Scan-Funktion (JTAG), mit der sich unter anderem in der Serienfertigung effizient der korrekte elektrische Anschluß überprüfen läßt.

Die derzeit maximal verfügbare Taktfrequenz beträgt 40 MHz. Damit sind, bei zwei notwendigen Takten pro Befehlszyklus, 20 MIPS Rechenleistung erreichbar. Das HCMOS-Design und eine zulässige Betriebsspannung von 2,7...3,6 V sorgen für Sparsamkeit beim Strombedarf. Zusätzlich beste-

hen Möglichkeiten für die Abschaltung nicht benötigter Funktionsblöcke des DSP, was zu einer noch effizienteren Energienutzung beitragen kann.

Evaluation-Board

Im Lieferumfang des DSP56L811EVM findet sich ein Sammelsurium aus Demo-Board, EVM-User-Manual, Codec-Manual, Debugger-Manual, Einführungsheft für 56L811 sowie den Disketten mit Debugger und Assembler. Für den sofortigen Start fehlen allerdings das Kabel zum Anschluß eines PC an die 9polige RS-232-Buchse des Demo-Boards und ein passendes Netzteil mit 9...12 V bei mindestens 500 mA.

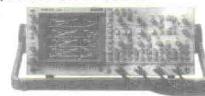
Im Vergleich zum 56002EVM ist die Platine für den L811 geschrumpft. Sie begnügt sich mit Maßen von $127\text{ mm} \times 76\text{ mm}$. Auf dem Board findet man den aufgelösten DSP, der von einem Taktgenerator mit 20 MHz versorgt wird. Plaziert auf der Unterseite der Platine, stellen zwei 70polige Steckerkästen im Rastermaß von $1/20''$ (1,52 mm) alle Prozessorsignale bereit.

Zwei Spannungsregler versorgen das Board mit 3,3 V und 5 V Spannung. Der DSP selbst arbeitet mit 3,3 V. Auf der Platine befinden sich weiterhin zweimal $32\text{K} \times 16$ Bit SRAM mit 15 ns Zugriffszeit als externer Programm- und Datenspeicher. Für die dauerhafte Programmspeicherung dient ein gesockelter Flash-Speicher mit $32\text{K} \times 8$ Bit im PLCC32-Gehäuse. Hierdurch ist es möglich, das System hochzufahren und den Programmcode danach in den schnelleren On-Chip-Speicher zu verlagern.

Da der DSP56L811 unter anderem für die Sprachverarbeitung gedacht ist, befindet sich auf dem Eva-Board auch gleich ein passender Codec. Dabei handelt es sich um einen linearen 13-Bit-Coder/Decoder mit inte-

Gebrauchte neuwertige Meßgeräte

Fluke/PHILIPS PM 3394B



200 MHz; 4-Kanal Combscope
Schnelle Abtastung bis 25 GS/s,
32k Speicher + Mathematik
RS 232C, IEEE-488

DM 12.900,-

PHILIPS PM 3094

200 MHz; 4-Kanal Analogoszilloskop
1% Amplituden- u. Zeitgenauigkeit, Autoset, Cursormessungen mit numerischer

Meßwertanzeige, Handbücher,
2 Tastköpfe

DM 3.900,-

PHILIPS PM 3295

350 MHz; 2-Kanal Analogoszilloskop

DM 3.500,-

PHILIPS PM 3320

200 MHz; 250 MS/s;

2-Kanal Digitaloszilloskop

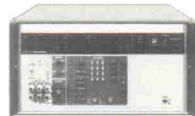
DM 3.900,-

PHILIPS PM 105 100 MHz;

2-Kanal SCOPE Meter (Digital)

DM 2.980,-

FLUKE 5100 B



der bekannteste Multifunktionskalibrator für Multimeter bis 4 1/2 digits, 5 Funktionen, Gleich- u. Wechselspannung/ Strom, Widerstand,

IEEE-488 Schnittstelle

DM 11.500,-

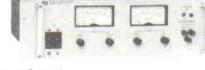
FLUKE 5200 A AC Calibrator

DM 2.900,-

FLUKE 5205 A Power Amplifier

DM 4.500,-

HEWLETT PACKARD 6261B



DC Power Supply
0-20V/0-50A Grob- und Feinregelung für Strom und Spannung, Überlastanzeige und Abschaltung.

DM 1.980,-

HP 59501B Netzgeräte

DM 680,-

HEWLETT PACKARD 54100A



Digitaloszilloskop
Bandbreite: 1GHz; Samplingrate 40MHz, elt., Samplingrate: 100GHz, Zeitbasisauflösung: 10ps, Speichertiefe: 1K pro Kanal; IEEE-488

DM 7.500,-

ROHDE & SCHWARZ FSA



Spectrum Analyzer 100 Hz – 1.8 GHz
Auflösung: 1 Hz, eine außergewöhnlich gute Empfindlichkeit, großer Dynamikbereich und geringes Phasenaussehen
zeichnen das Gerät aus.

DM 23.500,-

ADVANTEST TR 4172



Spectrum Analyzer
Freq.-Ber. 50Hz-1800MHz, Auflösung 10Hz;
Tracking Generator 400kHz-1800MHz, Dynamik
100dB, Amplitudenmessung
-150 bis +20dBm

DM 24.900,-

HTB ELEKTRONIK, Ennen

Alter Apeler Weg 5
27619 Schiffdorf
Tel.: 0 47 06/70 44
Fax: 0 47 06/70 49

DSP-Eigenschaften

Eigenschaft	DSP56000	DSP56300	DSP56600	DSP56100	DSP56800
Busbreite (Programm-/Daten)	24 Bit/24 Bit	24 Bit/24 Bit	24 Bit/16 Bit	16 Bit/16 Bit	16 Bit/ 16 Bit
Hauptanwendungsgebiet	Audio	Multimedia, Telekommunikation	Mobilfunk	Mobilfunk	Low-Cost-Anwendungen, Modems
Leistung	33 MIPS/ 66 MHz	80 MIPS/ 80 MHz	60 MIPS/ 60 MHz	30 MIPS/ 60 MHz	20 MIPS/ 40 MHz

griertem Bandpaß für den Eingang und Tiefpaß für den Ausgang. Mit 200 Hz bis 3400 Hz ist der Frequenzbereich dieser Filter ideal für Anwendungen im Bereich analoger Telefonleitungen zugeschnitten. Der Codec ist über das SSI-Interface mit dem DSP verbunden. Als Ein- und Ausgang des Codec stehen zwei Drei-mm-Klinkenbuchsen zur Verfügung.

Ein Mikrocontroller vom Typ HC705 sorgt für die Umwandlung der Signale des OnCE-Interface zu denen einer RS-232-Schnittstelle am PC. Eine LED, angeschlossen an einem Port-Pin, lässt sich für die Signalisierung von Softwarezuständen nutzen, und per Taster kann auf dem EVM schließlich auch ein Interrupt generiert werden.

Software

Auf der PC-Seite stehen dem Anwender ein Assembler für die Programmentwicklung sowie ein Debugger für die Fehlersuche und die Kommunikation mit dem EVM zur Verfügung.

Beim Assembler handelt es sich um den Original-Motorola-Assembler. Zusammen mit einem Linker sind hierzu auch größere Projekte realisierbar. Leider ist

keine Beschreibung der Assembler-Syntax vorhanden. Auch waren die Beispielprogramme schon einmal üppiger. Praktisch wäre beispielsweise ein Programmexample mit Einbeziehung des Codec. Damit ließe sich auch leicht die Funktionsfähigkeit des Demo-Boards überprüfen, und der Anwender müsste sich nicht schon für erste Versuche mit allen Registern herumschlagen.

Wie bereits beim 56002EVM kommt der beigelegte Debugger aus dem Hause von Domain-Technologies. Neu ist allerdings die Windows-Version, die ansprechend wirkt und problemlos unter Windows 95 mit 115 kBaud Transferrate zum EVM funktioniert.

Der Debugger gestattet das symbolische Debuggen von Assembler- oder C-Programmen. Die Objektdateien müssen dabei im OMF-, COFF- oder IEEE695-Format vorliegen. Die Bedienung ist vielseitig und kann zunächst traditionell über zu Motorolas großen Entwicklungssystemen identischen Be-

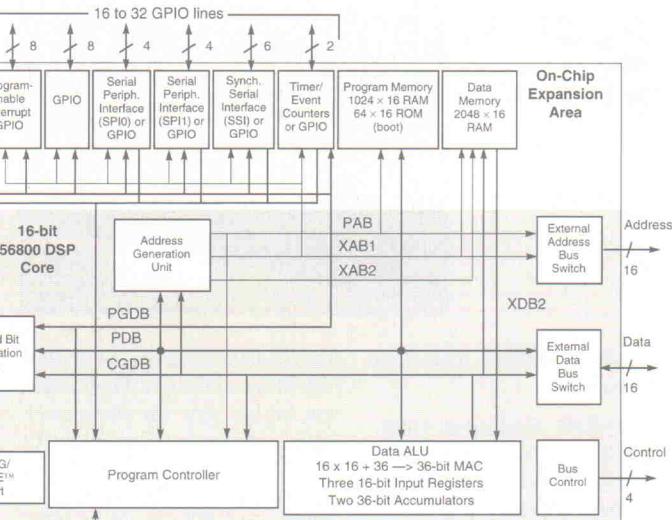


Bild 2. DSP im Überblick – das Innenleben des 56L811.

fehlseingaben erfolgen. Alternativ bestehen Möglichkeiten zur Bedienung mittels Funktionstasten oder über eine Menüauswahl. Für die wichtigsten Funktionen gibt es außerdem noch separate Icons.

Der Debugger unterstützt neben den Zahlenformaten Dezimal, Hexadezimal, Binär und Fractional mit Vorzeichen ($-1\dots+0,999\dots$) nun auch Fractional ohne Vorzeichen ($0\dots1,999\dots$). Angenehm ist, daß die Programmhilfe auch die Registerbelegungen der Peripherie erläutert, was das häufige Nachschlagen im entsprechenden User-Manual erspart.

Fazit

Der DSP56L811 bietet gegenüber seinen Vorgängern eine erweiterte Funktionalität zu einem günstigen Preis. Hervorzuheben ist dabei die verbesserte Eignung für Hochsprachen – rapid Prototyping auch

in der DSP-Softwareentwicklung.

Das Entwicklungskit glänzt vor allem durch eine reichhaltige und erweiterbare Hardwareausstattung sowie eine ausgereifte Programmumgebung für Softwareentwicklung und Tests.

Anzumerken bliebe noch, daß das EVM zum 56L811 bei den diversen Motorola-Distributoren erhältlich ist. Außerdem ließ sich bis Redaktionsschluß leider nicht eindeutig klären, ob die zum DSP herausgegebene CD 'Technical Information and Software-Tools' nun zum Lieferumfang des EVM gehört oder nicht. Hier hilft kurzfristig wohl nur eine Anfrage beim jeweiligen Distributor.

kle

Motorola GmbH
Geschäftsbereich Halbleiter
Schatzbogen 7
81809 München
☎ 0 89/9 21 03-5 03
📠 0 89/9 21 03-5 99

Benchmark Motorola-DSPs

Benchmark	DSP56800		DSP56100		DSP56300	
	Zyklen	Words	Zyklen	Words	Zyklen	Words
N komplexe	6N+11	15	4N+11	14	5N+9	9
reales FIR-Filter N-Taps	1N+11	9	1N+9	9	1N+14	6
komplexes FIR-Filter N-Taps	5N+11	15	4N+11	14	4N+13	16
N-IIR-Filter (Direkt-Form-II)	6N+11	16	5N+20	23	5N+10	10
N Radix 2 FFT Butterflies	13N+9	17	10N+4	13	8N+9	12

- ◆ Multiplexer/Schalter/Militärprodukte
- ◆ Interface
- ◆ OpAmps, Komparatoren
- ◆ DC-DC-Wandler, Stromversorgungen
- ◆ µP-Überwachung
- ◆ Analogfilter
- ◆ A/D-Wandler
- ◆ High Speed: Video, Komparatoren
- ◆ D/A-Wandler
- ◆ Anzeigentreiber
- ◆ Spannungsreferenzen
- ◆ 3 V-Analog

MAXIM
mit dem maximalen Analog-Analog/Digital-Programm.
Die neueste MAXIM-CD mit allen vorhandenen Datenblättern
können Sie jetzt kostenlos per Fax bei uns anfordern.

Mehr Info's unter:

01805 - 31 31 20 Telefon

01805 - 31 31 23 Fax

Datenblätter · ProductNews · Datenbücher



ISE Spezial-Electronic KG

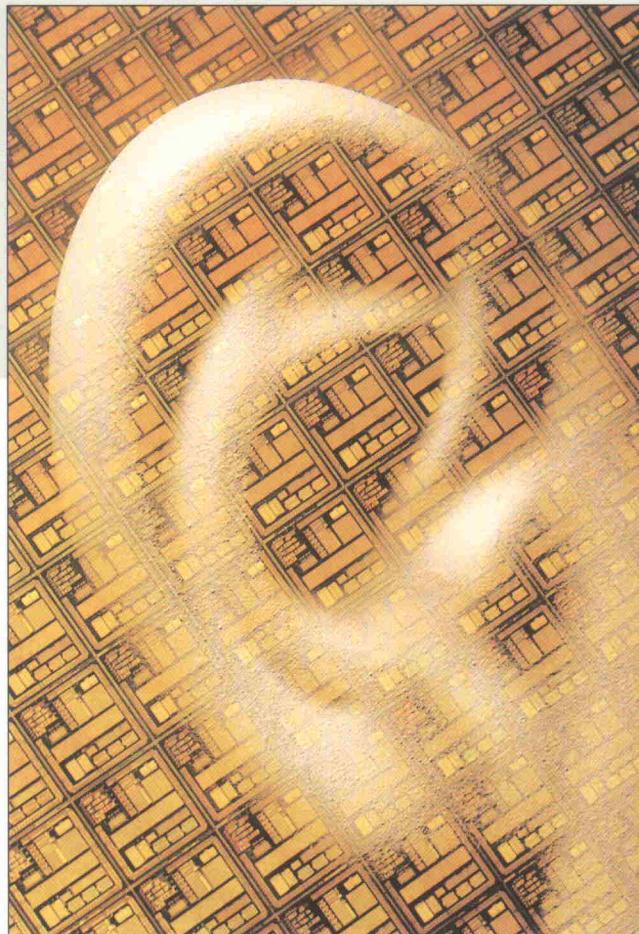
Silizium-Ohr

Spracherkennung mit OKIs MSM6679

Safinaz Volpe

Für gewöhnlich muß sich der Mensch den Schnittstellen der Technik anpassen. Ob Maus, Joystick oder Tastatur – die Bedienung technischer Geräte erfordert Training und Gewöhnung. Sprache als natürliche Kommunikationsform ist dagegen höchstens im Science-fiction allgegenwärtig. Erst in letzter Zeit wachsen auch den Alltagsprodukten Ohren. Wie OKI den Weg zur Sprachschnittstelle sieht, zeigt der Voice Recognition Processor MSM6679.

Dipl.-Ing. Safinaz Volpe studierte Elektrotechnik an der Universität Kassel. Thema ihrer Diplomarbeit war die Implementierung von ADPCM-Verfahren auf einem DSP56001. Anschließend studierte sie Elektrotechnik an der University of Melbourne, wo sie eine Masters-Thesis über Kontaktlose Identifikation verfaßte. Ferner ist sie Ko-Autorin von drei Büchern. Zur Zeit sucht sie einen Job.



Die Leistungsfähigkeit des Spracherkennungsprozessors VRP (Voice Recognition Processor) will OKI mit dem Demokit EVA KT 6679-2 demonstrieren, das zur Bewertung, für Laborzwecke und den Aufbau von Prototypen entwickelt wurde. Zum Lieferumfang des Kits gehören das Serial-Demonstration-Board, ein Mikrofon, ein Lautsprecher, ein Steckernetzteil (für US-120-V-Steckdose!) sowie ein universelles RS-232-Null-Modem-Kabel. Die beiliegende Software (vier Disketten) umfaßt das VRP Voice Toolkit, die VRP-Lite-Version sowie Demo-Routinen in C für Interface-Zwecke. Des weiteren liegen Datenblatt, Bestückungsplan und Schaltbild des Evaluation-Boards, Datenblätter des MSM6679 VRP

und des MSM6650 Speech Synthesizers sowie eine Hinweiskarte für die Sprachbefehle bei.

Zur Ansteuerung des Demo-boards mit der beiliegenden Software ist ein PC-kompatibler Computer mit Windows oder MSDOS erforderlich. Der PC sollte über eine serielle Schnittstelle mit einem 16550-UART verfügen, um die Datenmengen besser bewältigen zu können. Alle Software-Komponenten sind selbstinstallierend und liegen im Test auf Anhieb problemlos.

Lauscher

Das Board benötigt zur Versorgung eine Gleichspannung zwischen 7,5...16 V. Die maximale Stromaufnahme beträgt 500 mA. Drei 5-V-Spannungsregler

stellen V_{CC} , V_{DD} , V_{AMP} und die analoge Referenzspannung V_{M+} bereit. Dabei versorgt V_{M+} den MSM6679 VRP und hilft, eine gemeinsame Referenzspannung V_{COM} für die Funktion der Verstärker auf dem Board zu erzeugen.

Der MSM6679 VRP verfügt über zwei serielle Ports, von denen aber nur einer von der Demo-Software unterstützt wird. Port 1 wird benötigt, um über die RS-232-Schnittstelle mit dem PC zu kommunizieren. Ein MAX232 sorgt dabei für die richtigen Pegel. Auf dem Board befinden sich alle analogen und digitalen Schaltungen, um den MSM6679 Voice Recognition Processor in Betrieb zu nehmen.

Der MSM6679 VRP ist in der Lage, 256 KByte RAM und 256 KByte ROM zu adressieren. Sowohl die 256 KByte RAM als auch die 256 KByte ROM sind jeweils in vier 64-KByte-Seiten aufgeteilt. Für die Adressierung von RAM und ROM stellt der Prozessor unterschiedliche Signale zur Verfügung. Das Demo-Board adressiert im RAM und ROM aber nur jeweils zwei Seiten (0 und 1), da die Ingenieure hier an Speicher gespart haben. Das Demo-Board enthält ein 128-KByte-Flash-ROM, das hauptsächlich zur Speicherung von Sprachmusterdaten dient. Ein gleich großes statisches RAM übernimmt die vorübergehende Programmspeicherung und Verarbeitung. Um die Adreßdekodierung für ROM und RAM kümmert sich ein GAL.

Der 8-Bit-Datenbus des MSM6679 VRP wird mit den unteren acht Adreßbits gemultiplext. Die oberen acht Adreßbits sind nicht gemultiplext. Um Daten- und Adreßbits zu entwirren, benötigt der Prozessor ein bidirektionales Latch 74F373.

Neben dem Prozessor zur Spracherkennung ist zusätzlich der Sprachsynthesizer MSM66P54 auf dem Board. Dieser LSI-Baustein (One Time Programmable) kann PCM- oder ADPCM-kodierte Sprachsignale in hoher Qualität wiedergeben. Der programmierbare ROM-Bereich hat eine Sprachkapazität von etwa 8...64 s, abhängig von der Kodierungs geschwindigkeit und -methode. Außerdem ist der Baustein in der Lage, in einem kleinen Teil des ROMs, der 'edit ROM' ge

nannt wird, Wörter miteinander zu verknüpfen. Damit ist es möglich, einen erweiterten Wortschatz mit einem geringen ROM-Bedarf zu generieren.

Zur Programmierung des MSM66P54 mit Sprachdaten ist ein zusätzliches Entwicklungstool von OKI erforderlich. Mit dem Demo-Board allein ist es nicht möglich, einen Baustein zu programmieren.

Lernphase

Mit dem Programm VRP-Lite läßt sich unter anderem der abgelegte Wortschatz abhören. Ferner kann man den Prozessor mit neuen Wörtern trainieren. Dazu wird eine Textdatei mit der Wortliste (*.dw1) erzeugt, in der alle Wörter eingetragen werden, die man trainieren will. Anschließend wählt man aus der Software heraus ein Wort aus dieser Textdatei und spricht das Wort dreimal ins Mikrofon. Der Prozessor erzeugt daraus Sprachmusterdaten, so daß man am Ende zu seiner Wortliste zugehörige Sprachmusterdaten

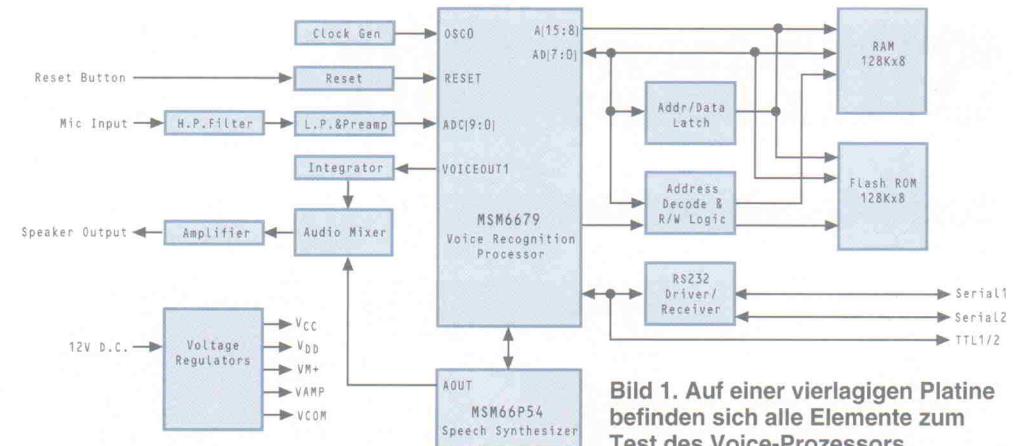


Bild 1. Auf einer vierlagigen Platine befinden sich alle Elemente zum Test des Voice-Prozessors.

hat, die in eine entsprechende Datei (*.sdr) gesichert werden können. Das Trainieren neuer Wörter funktioniert einfach und die Wiedererkennung ist sehr gut (etwas schlechter, wenn die Stimme eines anderen bei der Wiedererkennung verwendet wird).

Das Demo-Board läßt sich auch einfach über ein Terminalprogramm mit der Einstellung 9600/8N1 ansteuern. Um

den Prozessor anzusprechen, ist lediglich ein String zu senden, der mit 'F' beginnt. Das Board antwortet mit der entsprechenden Aktion und gegebenenfalls auch mit einer Statusmeldung. Eine Liste aller Steuercodes ist dem Board beigefügt.

Fazit

Mit dem Demo-Board lassen sich erste Erfahrungen mit der

Spracherkennung gewinnen. Die mitgelieferte Software führt aber leider nicht über ein spielerisches Niveau hinaus. Mehr verspricht die Dokumentation zwar auch nicht, aber ein paar zusätzliche Softwaretools würden das Paket etwas aufpeppen. So bleibt es bei der bloßen Funktion eines Demokits: man kann dem Prozessor ein paar neue Wörter beibringen, sprechen und staunen. cf

Sprachprozessor MSM6679

Der MSM6679-2 VRP ist in der Lage, sowohl sprecherunabhängig als auch sprecherabhängig Sprache zu erkennen. Daneben bietet er die Sprachaufnahme und -wiedergabe, Tonwiedergabe und Steuerung eines externen OKI-Sprachsynthese-LSI an. Weitere im Chip integrierte Funktionen beinhalten einen flexiblen Speichercontroller, eine Flash-Schnittstelle, analoge Signalumwandlung, eine Sprachsynthese-Schnittstelle, PWM-

Tonausgänge sowie eine parallele und serielle Befehlschnittstelle.

Im sprecherunabhängigen Modus enthält der VRP Sprachmusterdaten im internen ROM beziehungsweise externen Speicher. Der Algorithmus verfügt über eine extrem hohe Geräuschtoleranz und soll eine Erkennungsrate von 95 % im spezifizierten Betriebsumfeld erreichen. Der Speicherbedarf hängt vom Vo-

kabularumfang ab, während das interne ROM Kapazität für 20 bis 25 Wörter bietet.

Im sprecherabhängigen Modus kann der VRP bis zu 61 Wörter erkennen, die der Benutzer im externen RAM definiert, wobei jedes Wort 40 Bytes belegt. Durch wiederholtes Training und adaptive Datenaktualisierung soll die Genauigkeit fast 100 % erreichen. Zusammen mit Flash oder dem Host-PC besteht die Möglichkeit, Sprachmusterdaten zu laden und zu übertragen.

Der MSM6679-2 bietet des weiteren eine ADPCM-Aufnahme-/Wiedergabemöglichkeit mit effektiver Speicherausnutzung. Bis zu 61 Aufnahmekanäle können sprecherabhängigen Wörtern zugeordnet werden. Da der VRP auch für die Signalausgabe entwickelt wurde und in der Lage ist, einen OKI-Sprachgenerator zu steuern, ist eine Bestätigung gesprochener Befehle entweder durch Töne, Worte oder Bedienerführung möglich. Die Spracherkennung vollzieht der Prozessor in vier Schritten:

– Aus einem bandpaßgefilterten Signal werden PCM-Abtastwerte erzeugt.

– Durch eine Analyse im Frequenz- und Zeitbereich werden signifikante Merkmale aus den Abtastwerten extrahiert.

– Dann folgt ein Vergleich der analysierten Daten mit abgespeicherten Referenzdaten. Wichtung der Signifikanz der Ähnlichkeiten entsprechend eingestellter Parameter. Daraus wird für jedes Wort eine Punktzahl errechnet, die den Abstand der Ähnlichkeit angibt.

– Die gespeicherten Sprachmusterdaten mit dem geringsten Abstand werden als Übereinstimmung mit den Eingangsdaten gewertet, falls ein voreingestellter Schwellwert überschritten wird.

Es ist auch möglich, alle erzielten Abstände auszugeben, so daß extern die gewünschten Sprachmusterdaten aus dem Ergebnis des Abstandes und des Kontextes ausgewählt werden können.

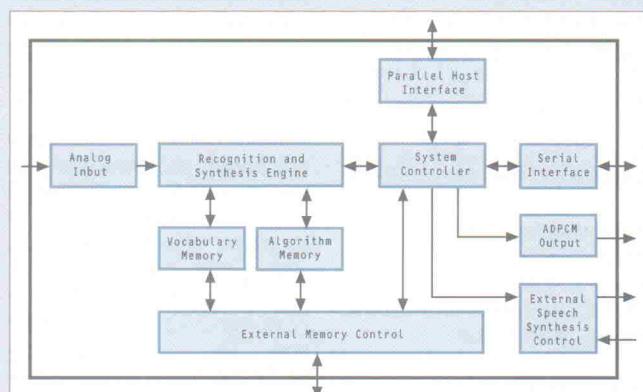
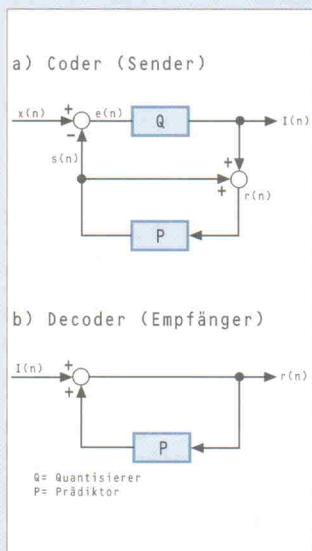


Bild 2. Der MSM6679 erkennt innerhalb von 200 ms die Stimme seines Herrn (61 Wörter) oder 20...25 verschiedene Wörter eines beliebigen Sprechers.

ADPCM-Verfahren

Zunächst empfiehlt es sich, einen Blick auf das PCM (Pulse-Code-Modulation-) und das DPCM-Verfahren (Differential-PCM) zu werfen, um das Verständnis von ADPCM (Adaptive DPCM) zu erleichtern. Für PCM werden analoge Signale abgetastet, quantisiert und in kodierter Form übertragen. Diese Art der Kodierung ist in der Nachrichtenübertragung und der Datenspeicherung in digitalen Rechenanlagen zur nachfolgenden Weiterverarbeitung sehr aufwendig. Signale, deren benachbarte Abtastwerte eine statische Bindung aufweisen, wie dies zum Beispiel bei Sprachsignalen gegeben ist, lassen sich ökonomischer verschlüsseln, wenn nur die Differenzen aufeinanderfolgender Signalabtastwerte als Ausgangsgröße für die Verschlüsselung herangezogen werden. Dies leistet DPCM.



In einem DPCM-System wird von jedem Eingangswert $x(n)$ der Abtastwert des Signals zum Zeitpunkt n , ein Schätzwert $s(n)$, subtrahiert; die Differenz $e(n) = x(n) - s(n)$ wird quantisiert, so daß ein quantierter Wert $I(n)$ entsteht.

Wenn sich die Amplitudendichtheverteilungen von Eingangs- und Differenzsignal nicht groß unterscheiden, dann wird die Leistung des Quantisierungsräuschens von der Leistung des Differenzsignals S_D bestimmt. Bei der DPCM-Kodierung von Sprachsignalen entsteht ein Gewinn $G = S/S_D$ im Signal-

Rausch-Verhältnis gegenüber einem vergleichbaren PCM-System. Die Höhe des Gewinns hängt von der Fähigkeit des Systems ab, einen möglichst guten Schätzwert $s(n)$ für jeden einlaufenden Wert $x(n)$ zu finden. Dem Empfänger stehen zur Schätzung nur rekonstruierte Werte zur Verfügung. Es kommt zu einer Fehlerakkumulation, wenn die Schätzwerte von Coder und Decoder nicht übereinstimmen. Um diese Übereinstimmung zu erreichen, wird auch beim Sender die Schätzung aus rekonstruierten Werten $r(n)$ vorgenommen.

Der Prädiktor erzeugt aus einer endlichen Anzahl verzögerter und in geeigneter Weise amplitudengewichteter zeitlich vorangegangener Abtastwerte einen Signalhilfswert derart, daß die Differenz aus dem aktuellen Abtastwert und dem Hilfswert über den gesamten Zeitraum einer Nachricht so gering wie möglich gehalten werden kann. Dem Coder wird also nicht das Signal selbst, sondern nur eine optimierte Signaldifferenz zur Verfügung gestellt. So läßt sich entweder bei gleicher Wortbreite genauer quantisieren, oder für die gleiche Quantisierungsschärfe benötigt man weniger Bits. Die durch die Codewortlänge vorgegebene Amplitudenspannweite der Differenzwerte darf dabei nicht überschritten werden, sonst resultieren Digitalisierungsfehler. Die Brauchbarkeit des Verfahrens hängt somit von der Güte des Prädiktors ab. Dessen Gewichtungskoeffizienten können anhand bekannter statischer Signaldaten errechnet und implementiert werden.

Nichtstationäre Signale (die statistischen Eigenschaften variieren je nach Zeitraum) können mit festen Prädiktorkoeffizienten nicht optimal verschlüsselt werden. Daher wird zur adaptiven DPCM übergegangen, bei der Koeffizienten in regelmäßigen Abständen an die geänderten Verhältnisse angepaßt werden. Die Koeffizienten für den Prädiktor werden fortlaufend berechnet und für die Signalwertschätzung verwendet. Neben den für die Verschlüsselung der Signaldif-

ferenzwerte benötigten Codeworten müssen die zu den einzelnen Datensätzen gehörigen Koeffizienten abgespeichert werden, um die Abtastwerte des Signals für die Verarbeitung rekonstruieren zu können. Werden die Abtastwerte des Signals zum Zeitpunkt n mit $x(n)$ bezeichnet, liegt am Ausgang des Prädiktors der aus m vergangenen Abtastwerten ermittelte Wert

$$s(n) = \sum_{i=1}^m a_i \cdot x(n-i)$$

an, der als Schätzwert vom aktuellen Abtastwert $x(n)$ zum Zeitpunkt n abgezogen wird, so daß zur Verschlüsselung nur noch die Differenz aus wahrer Signalwert und Prädiktorwert zur Verfügung steht. Wenn die Prädiktorkoeffizienten a_i bekannt sind oder mit der kodierten Differenz abgespeichert werden, lassen sich die ursprünglichen Datenwerte wieder rekonstruieren.

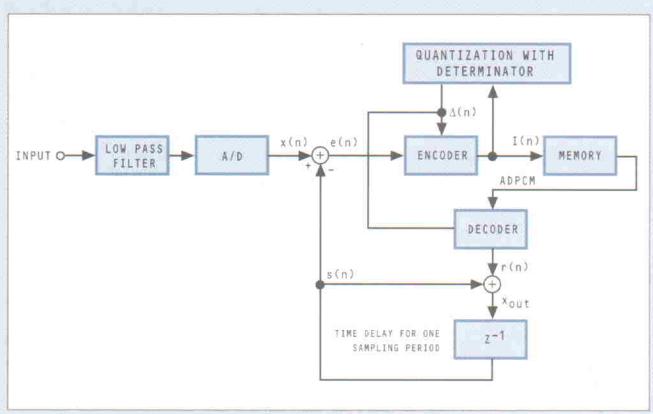
Der Prädiktor ist als Ergebnis der Minimierung einer Fehlernorm berechenbar. Das Ziel ist die Minimierung des mittleren Abweichungsquadrates (mittlerer quadratischer Fehler) zwischen aktuellem Abtastwert und vom Prädiktor erzeugter Schätzung $s(n)$. Hierbei ist ein System anzugeben, das Nachrichtensignale, in deren Frequenzbereich Störungen auftreten, mit Hilfe des minimalen mittleren quadratischen Fehlers optimal empfangen kann (Wiener-Kolmogroff-Filterung).

Ein adaptiver Algorithmus hat nicht nur den Vorteil eines erhöhten Signal-Rausch-Abstandes bei der Kodierung von Sprachsignalen, sondern führt zusätzlich zu einer Verringe-

zung des Ruhegeräusches. Mit der ADPCM-Kodierung werden höhere Gewinne als mit der DPCM-Kodierung erzielt. Bei der ADPCM-Kodierung wird eine Redundanzreduktion vorgenommen, wobei die Redundanz der Sprachsignale durch das DPCM-Verfahren eliminiert wird. ADPCM paßt sich wegen der konstanten Datenrate bei fester Codewortlänge dem ISDN-Datenkanal an.

Jeder digitalisierte Wert $x(n)$ wird mit einem geschätzten Signal $s(n)$ verglichen. Dabei wird $s(n)$ vom vorhergehenden Wert $s(n-1)$ berechnet. Die daraus resultierende Differenz $e(n)$ wird mit dem aktuellen Skalierungsfaktor $\Delta(n)$ kodiert, und das Signal $I(n)$ ist das Ausgangssignal des ADPCM-Coders. Das Signal $I(n)$ wird im Decoder weiter verarbeitet, um das Signal zu rekonstruieren. $I(n)$ wird mit dem gleichen Skalierungsfaktor wie im Coder zu einem Differenzwert $r(n)$ im Decoder gebildet. Die Differenzwerte werden berechnet, um einen geschätzten Signalwert X_{out} zu bilden.

Bei Kodierung von Sprachsignalen ist die Verwendung eines adaptiven Quantisierers mit logarithmischer Kennlinie notwendig, da die Varianz der Sprachsignale sprecherabhängig ist. Die Entscheidungswerte des adaptiven Quantisierers werden mit dem Skalierungsfaktor $\Delta(n)$ multipliziert, der logarithmisch aktualisiert wird. Ein dadurch logarithmisch gestufter Quantisierer liefert auch bei unterschiedlichen Pegeln ein weitgehend konstantes Signal-Rausch-Verhältnis und vermeidet Übersteuerungseffekte.



DSP-Vorverstärker

Praktische Anwendung mit Motorolas EVM

Dipl.-Ing. Frank Heyink

Die große Resonanz auf die DSP-Serie 'Signal Processing' im letzten Jahr hat auch einige Anwendungen in die Redaktion 'gespült'. Der folgende Beitrag beschreibt einen Digitalvorverstärker für den Audiobereich, der durch Anbindung an Motorolas EVM mit dem DSP56002 besonders vielseitig wird.



Wer möchte nicht mit wenig Aufwand den Frequenzgang seiner Lautsprecher linearisieren, Raumklangeffekte realisieren oder Frequenzweichen ohne Phasenfehler erstellen? Mit einem digitalen Vorverstärker und der Anbindung an einen gebräuchlichen DSP ist das alles kein Problem. Als Besonderheiten sind die Schnittstelle zum DSP (eine Anpassung an das Motorola EVM56002 wird gezeigt) und die Lautstärkeregelung über ein R/2R-Netzwerk hervorzuheben.

Das Blockschaltbild (Bild 11) zeigt die maximale Ausstattung des Verstärkers. Denkbar wäre noch die Erweiterung der Audiokanäle für Dolby-Surround oder digitale Frequenzweichen. Durch die Modulbauweise stellt dies kein Problem dar. Wer auf Bedienungskomfort und die aufwendige Lautstärkeregelung verzichten mag, kann nur mit dem Decoder, dem Digitalfilter und den Wandlerkarten einen preiswerten D/A-Wandler erstellen. Zugunsten der Signalprozessoranpassung, die Schwerpunkt-

thema sein soll, werden nur die interessanten analogen Schaltungsteile ausführlicher beschrieben.

Spannungsversorgung

Im gesamten Audioteil des Vorverstärkers werden diskret aufgebaute Stabilisierungen verwendet. Die notwendigen Referenzspannungen werden mit Hilfe von grünen Leuchtdioden erzeugt. Der erste serielle Regelkreis ist als eigenständige Platine (hier nicht beschrieben) ausgelegt und stellt ± 12 V/1 A

für die nachfolgenden Schaltungen bereit. Auf den Audioboards selbst befindet sich dann der zweite Regelkreis, eine parallele Stabilisierung auf ± 10 V beziehungsweise ± 5 V. Die Vorteile dieser Regelung, wie geringes Eigenrauschen, niedriger Wechselspannungsinnenswiderstand, hohe Stabilität und konstante Stromaufnahme, wirken sich auf den Klang der Analogschaltungsteile dadurch aus, daß sie sich nicht auswirken. Im Digitalteil finden Standard-Low-Drop-Spannungsregeler Verwendung. Ein Längstransistor schaltet die Ver-

Tabelle 1: Betriebsmodi Decoder

DIL 1: M0	Portformat 0...7
DIL 2: M1	
DIL 3: M2	
DIL 4: M3	SEL=L: Normal-Mode SEL=H: Spezial-Mode
DIL 5: M4	SEL=L: Error-/Frequenz-Datenausgabe SEL=H: Kanal-Status*
DIL 6: M5	SEL=H: CS12/FCK, Channel Select SEL=L: Frequency Clock Input

* Grundeinstellung, Decoderformat 5 für direkte Anbindung Decoder/Digitalfilter, Format 0 für die Signalprozessorunterstützung

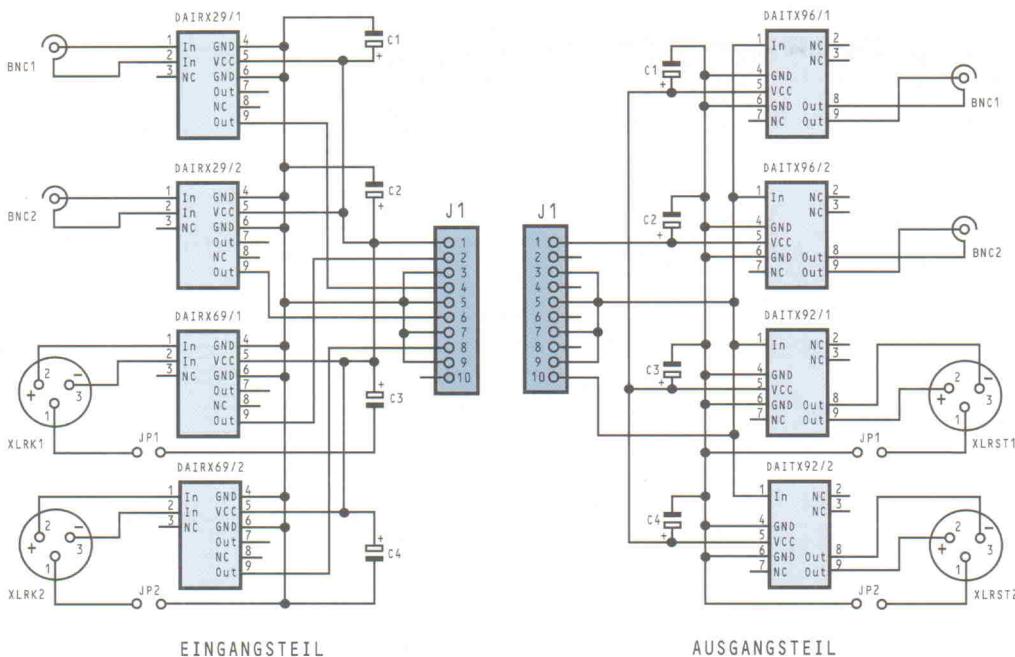


Bild 1. Eingangs- und Ausgangsschaltungen, jeweils zweimal S/P-DIF und AES/EBU.

sorgungsspannungen der Baugruppen zu oder ab. Um Netzeinstreuungen vorzubeugen, ist ein gutes Netzfilter den Transformatoren für Digital- und Analogteil vorgeschaltet.

Systemsteuerung

Die Steuerung aller Funktionen übernimmt ein Mikrocontroller 68HC11 (MOPS light). Mit einer Zusatzlogik werden die Portausgänge aufbereitet und direkt (oder über D-Latches) an die Platinen weitergegeben. Die Bedienung des Gerätes erfolgt über zwei Tastaturen – jeweils mit acht Digitatoren und einer Diodenlogik ausgestattet – die zusammen ein 8-Bit-Wort an einem Latch bereitstellen. Dieses Datenwort wird im Polling-Verfahren abwechselnd mit dem Statuswort des Decoders, das ebenfalls gelatzt wird, ausgetauscht. Ergibt sich zum vorherigen Wert eine Abweichung,

wird eine entsprechende Programmroutine ausgeführt. Das vollständige Pascal-Listing der Steuerung findet sich in der ELRAD-Mailbox.

Ein-/Ausgangs- module und Decoder

Professionelle, aktive Übertrager von Haufe sorgen für absolut zuverlässige Pegelwandlung (TTL) der AES/EBU-, SP/DIF-Ein- beziehungsweise Ausgänge (Bild 1). Die Auswahl der Signalquelle für den Decoder und Record-Weg erfolgt über Multiplexer (Gesamtschaltung des Decoders in Bild 2). Für die Umsetzung des Datenstromes wird der Baustein CS8412 von Crystal verwendet. (Dieser ist schon an anderer Stelle ausführlich beschrieben worden, weshalb hier auf Einzelheiten verzichtet werden kann.) Sämtliche Betriebsmodi lassen sich

über einen DIL-Schalter selektieren (Tabelle 1). Zusätzlich ist für die Sample-Frequenz-Messung ein Quarzoszillator vorhanden. Diese Daten werden, wie auch andere Zusatzinformationen, vom Mikrocontroller ausgelesen und im Display angezeigt. Für die Einschaltverzögerung oder Abschaltung der Relais auf der Wanderkarte im Störungsfall ist der TLC555 zuständig. Dessen Ausgang sowie alle wichtigen Signale des CS8412 sind an einer 16-Pol-Sichtleiste abgreifbar.

Emphasis-Filter & Analogselektor

Möglich wäre es sicher, die Premphasis von CDs digital auszugleichen. Da aber dieses Verfahren der Rauschminde rung bei der Analog/Digital-Umsetzung eigentlich keine Rolle mehr spielt, sollte dem

auch keine große schaltungs- oder programmtechnische Aufmerksamkeit geschenkt werden. Für die wenigen Aufnahmen reicht im Normalstereo betrieb das eingesetzte RC-Netzwerk (Bild 3) völlig aus. Trotzdem lohnt eventuell der Einsatz der Platine, bietet sie doch zusätzlich die Option, zwei analoge Quellen in den Signalweg einzuschleifen. Sollte keine der Funktionen dieser Baugruppe vom Controller angefordert werden, liegen nur zwei Relaiskontakte pro Kanal im Signalweg. Eine Beeinflussung des Ausgangssignals durch aktive Elemente ist daher ausgeschlossen. Dies gilt auch für die nachfolgende Lautstärkeregelung.

Lautstärkeregelung mit R/2R-Netzwerk

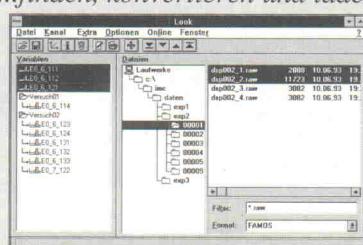
Der Einfachheit halber könnte man hinter den D/A-Wandlern ein Stereopotentiometer einsetzen. Erstens ist das aber völlig unelegant und zweitens lässt der Gleichlauf – selbst bei

Die kompletten Schaltungs unterlagen, Layouts, Platten und fertigen Baugruppen können direkt beim Autor bezogen werden:

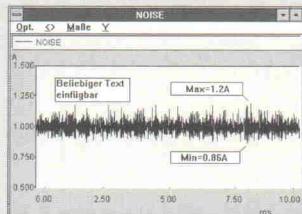
Fax: 02 51/4 55 80.

Meßdaten beliebiger Größe und Format...

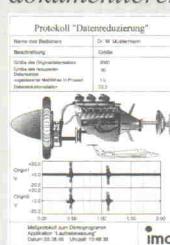
...finden, konvertieren und laden



...darstellen



dokumentieren



So einfach war
Meßdatenvisualisierung noch nie!

DM 908.50 inkl. MwSt.

Überzeugen Sie sich,
indem Sie die Demo Disk anfordern.

imc Meßsysteme GmbH
Voltastraße 5
13355 Berlin
Tel. 030 - 467 090 - 0
Fax. 030 - 4631 - 576

ADDITIVE GmbH
Max-Planck-Straße 9
61381 Friedrichsdorf / Ts
Tel. 06172 - 770 - 15
Fax. 06172 - 776 - 13

Bild 2. Die Decoderschaltung mit maximal acht Eingängen.

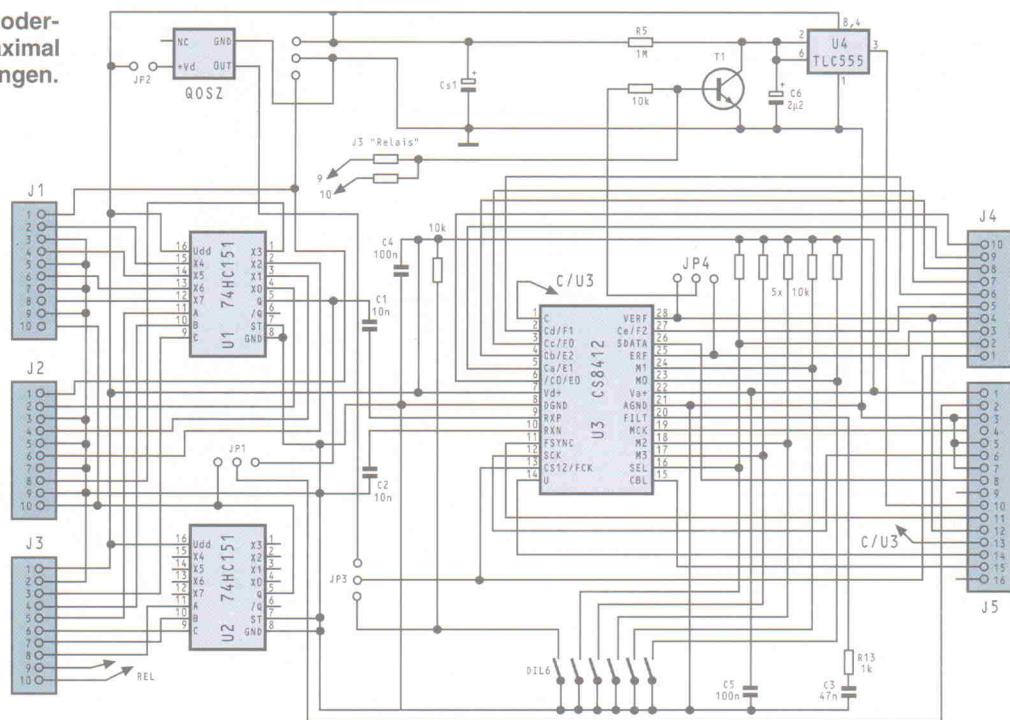


Bild 3. Emphasis-Netzwerk mit 15µs und 50µs.

Regeln der oberen Preisklasse – oft zu wünschen übrig. Auch ist damit die Stereobalance noch nicht verändert. Bei Systemen mit mehr als zwei Kanälen oder einer Fernbedienung dieser Funktionen wird es noch aufwendiger. Eine digitale Lautstärkeregelung bei dem heute noch üblichen 16-Bit-Datenformat ist durch die Reduzierung der zur Wandlung genutzten Audiodatenbits zumindest umstritten. Der hier gezeigte Ansatz (Bild 4) basiert auf der R/2R-Netzwerk-Technik wie sie unter anderem auch in Digital/Analog-Umsetzern zu finden ist. Mit zwei Modulen lassen sich schon Volumen und Balance von vier

Kanälen einstellen. Die Funktionsweise des Netzwerkes ergibt sich durch die Anordnung der Widerstände und dem Verhältnis von 2 : 1. Jeder der drei Zweige an einem Knotenpunkt hat den Widerstandswert 2R. Der von einem zugeschalteten Zweig fließende Strom beträgt damit $U_{in}/(3R)$. Alle durch die Relais aufgeschalteten Ströme werden an jedem Knotenpunkt des Netzwerkes halbiert und tragen somit entsprechend zum Gesamtstrom, der durch den Abschlußwiderstand fließt, bei.

Im Gegensatz zu einer festen Referenzspannung, wie bei einem D/A-Umsetzer, wird als Eingangsspannung der NF-

Ausgang des Wandlers aufgelegt. Bei Zuschaltung aller Relais beträgt die Ausgangsspannung knapp 2/3 der Eingangsspannung. Durch die binäre Ansteuerung der acht Relais über ein D-Latch und Schalttransistoren lassen sich 256 Werte einstellen. Eine gehör angepaßte Steuerung wird per Software in dB-Schritten realisiert (Listing 1 in der Mailbox). Die höchste Dämpfung, abgesehen von unendlich, liegt bei 48 dB. Da diese Auflösung etwas zu gering ist, wurde mit einem zusätzlichen Relais eine Mute-Funktion integriert, die das Eingangssignal nochmals um etwa 20 dB absenkt. Durch die Umschaltung des 22-R-Wi-

derstandes ergibt sich allerdings eine kleine Fehlanpassung. In Tabelle 3 sind die gemessenen Werte eines Musterbaus, bei dem die Widerstände nur grob selektiert worden sind, dargestellt. Mit einer Begrenzung der Maximallautstärke am Endverstärker reicht der Regelumfang von 68 dB völlig aus. Sollte dies noch zu gering erscheinen, lassen sich auch zwei Platinen (ohne Muting mit 96 dB Dämpfung) in Reihe schalten.

Wandlerplatine

Für die Digital/Analog-Umsetzung werden ausschließlich Burr-Brown-Schaltkreise ver-

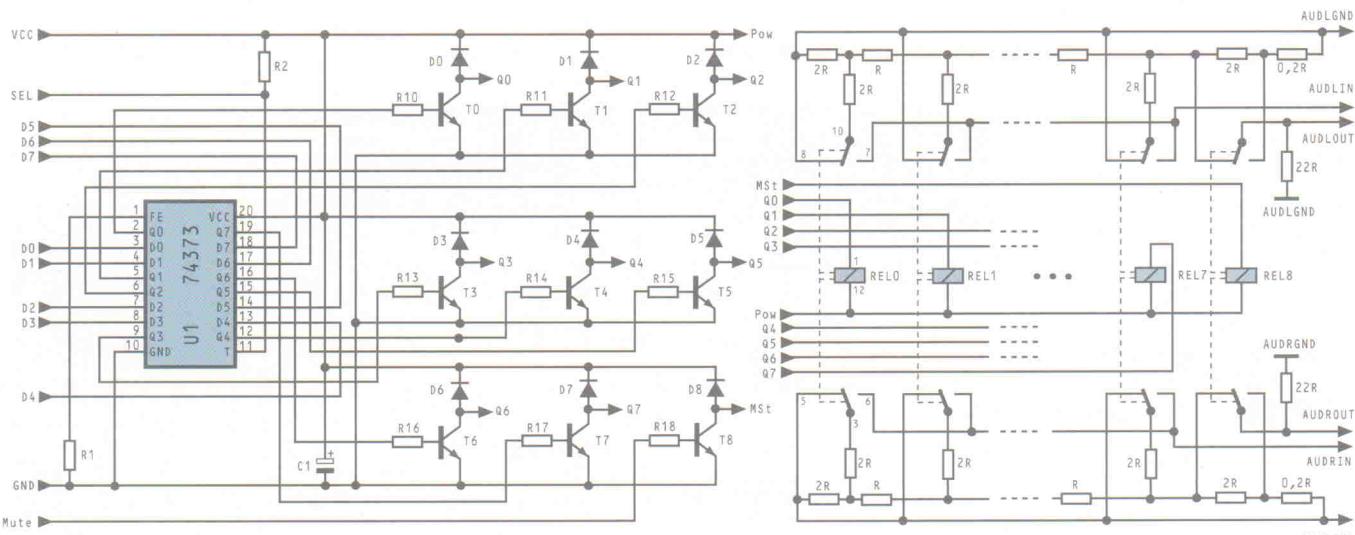


Bild 4. Ansteuerung (links) und R/2R-Netzwerk (rechts). Von neun Relais sind allerdings nur vier dargestellt.

Berechnung PLL-Multiplication-Faktor, CRA-Prescaler

Quarzfrequenz beim EVM56002 = 4 MHz

Prozessortaktfrequenz gewählt:
40 MHz (PLL = \$216009)

Master-Clock-Digitalfilter:
CKOUT = MCK = 40 MHz/2 = 20 MHz
(PLL-Multiplication-Faktor >4)

Sample-Frequenz: fs = MCK/512 (Faktor 512 über DIL-Schalter am Digitalfilter einstellen!) fs = 39,0625 kHz

Prescaler N: SCK_in = $64 \times fs$ (64 Bit pro Abtastperiode)
SCK_in = 2,5 MHz = 40 MHz/4/2^(N-1)

Daraus ergibt sich für den Prescaler N = 3 (CRA = \$4303)

Für normgerechte Sample-Frequenzen müßte die Quarzfrequenz des EVM-Boards geändert werden. (Achtung: Die Taktfrequenz von dem ONCE-Port-Interface hängt auch von diesem Quarz ab!) Die Register und die Master-Clock des Digitalfilters sollten so angepaßt werden, daß sich eine möglichst hohe Taktfrequenz für den Prozessor ergibt. Aufgrund der Komplexität der SSI-Register Programmierung sei auch an dieser Stelle auf das User Manual von Motorola verwiesen.

wendet. Deren Markteinführung liegt zwar einige Jahre zurück, trotzdem gehören sie, bei richtiger Kombination, immer noch zum technisch und klanglich Besten. Grundbaustein ist der Wandler PCM63P mit einer Auflösung von 20 Bit. Diese wird durch zwei interne 19-Bit-Wandler, die mit oben beschriebener R/2R-Netzwerk-Technik arbeiten, erreicht. Durch die komplementäre Anordnung, der speziellen Ansteuerung durch die interne Logik und der Addition beider Ausgangsströme, ergibt sich die Linearität von 20 Bit. Dieser theoretische Wert wird von den Daten

der höchsten Selektionstufe (PCM63P-K) bestätigt. Um die hervorragenden inneren Werte des Umsetzers nicht zu verfälschen, sollte unbedingt ein schneller Stromspannungswandler folgen. Auch hier bietet Burr Brown mit dem OPA627 einen Operationsverstärker (Anstiegszeit 55 V/μs) an, der den Anforderungen gerecht wird.

Antialiasing-Filter

Für das nachfolgende Antialiasing-Filter und die Ausgangstreiber reicht der eingesetzte Dual-OP OPA2604 völlig aus. Die Schaltung ist dem Wand-

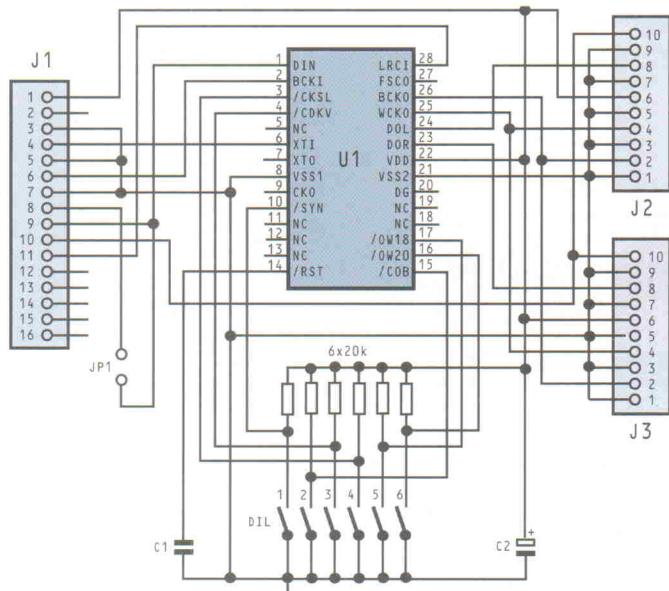
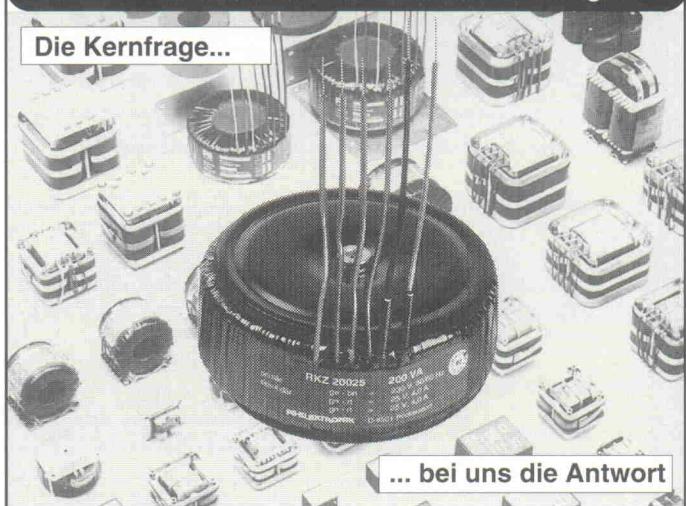


Bild 5. Digitalfilter für Achtfach-Oversampling.
Die Betriebszustände sind am DIL-Schalter einzustellen.

FG

Ring- und Schnittbandkern-Transformatoren
Einzel-, Serien- und Sonderausführungen

Die Kernfrage...



... bei uns die Antwort

- 30 Jahre Erfahrung im Trafbau
- Neu! Schnittbandkerntrafos TRV nach EN 60742 (2-Kammerwicklung) 5 - 300 VA
- Flach-Ringkerntrafos RKZ, nach VDE 0550 50 - 400 VA
- Ringbandkerntrafos RK, nach VDE 0550 24 - 1000 VA
- 100 V Anpassungstrafos 6 - 500 VA
- Flachtrafos, vergossen, nach EN 60742 10 - 30 VA
- Kleintrafos, vergossen, nach EN 60742 1,2 - 2,8 VA
- Trenntransformatoren nach EN 60742 5 - 300 VA
- für Sonderausführungen in Schnitt- und Ringkerntechnik erbitten wir Ihre gezielte Anfrage, auch Einzelstücke
- Konstanthaltertrafos sowie Drosseln und Spulen auf Anfrage

FG-ELEKTRONIK

Dipl.-Ing. Franz Griglat GmbH
D-90607 Rückersdorf

Telefon 09 11 / 57 545-0

Fax 09 11 / 57 01 00

und 57 60 00

Heise Online:

News-Service-Kontakte

++Kontakte++

MARKT

++Produkte++

Klicken Sie
sich ein!

Besuchen Sie
das elektronische
Anbieterverzeichnis

<http://www.heise.de>

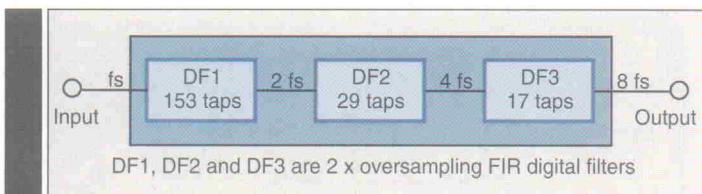


Bild 6. Blockschaltbild für das Digitalfilter DF1700P.

lerdatenblatt entnommen. Obwohl kein aktives Bauteil im Signalweg liegt, ergibt sich ein Filter dritter Ordnung mit sehr gutem Phasenverhalten.

Digitalfilter

Die Erhöhung der Abtastfrequenz um den Faktor acht bewerkstelligt das Digitalfilter DF1700 (Bild 5). Am Blockschaltbild (Bild 6) läßt sich die Funktionsweise des Bausteins erkennen. Er beinhaltet drei Filtergruppen unterschiedlicher Länge. Pro Gruppe wird die Eingangsabtastfrequenz verdoppelt. Dem abgebildeten Frequenzgang (Bild 7) ist zu entnehmen, daß bei der vierfachen Abtastfrequenz (hier würden sich die Frequenzspektren schneiden) die Dämpfung unterhalb von 120 dB und somit

nicht mehr im Auflösungsbe- reich des Wandlers liegt. Auch das Digitalfilter bietet unterschiedliche Betriebsmodi (Tabelle 2). Diese lassen sich wie beim Decoder über einen DIP-Schalter einstellen. Alle wichtigen Eingangssignale und die Betriebsspannung können über ein kurzes Flachbandkabel vom Decoder (ohne DSP-Einbindung) direkt auf das Filter gebracht werden. Um die seriellen Daten durchzuschleifen, ist der Jumper (JP 1) zu setzen.

Signalprozessor- schnittstelle

Gerade in den letzten Monaten sind viele Applikationen zum Thema DSP erschienen. Meist beruhen diese auf den inzwischen zahlreichen Entwicklungsboards verschiedener Her-

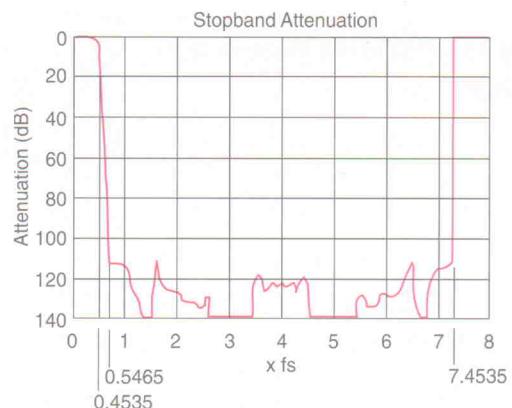


Bild 7. Frequenzgang für das Digitalfilter.

steller. Das Preis/Leistungs-Verhältnis der Boards und der Entwicklungsumgebungen hat sich unter zunehmendem Konkurrenzdruck enorm gesteigert. Oft bleibt jedoch der klangliche Aspekt und die Funktionalität im Hintergrund. Diese Nachteile lassen sich mit oben beschriebener Technik ändern. Als Beispiel soll ein Motorola EVM56002 angepaßt werden.

Die vom Decoder (Mode 0) ausgehenden Signale beziehungsweise die vom Digitalfilter benötigten zeigt Bild 9. Neben der eigentlichen Signalbearbeitung gilt es, diese Signa-

le vom Prozessor zu verarbeiten oder für ihn zu erzeugen. Leider haben die Väter der digitalen Audiotechnik unterschiedliche Abtastfrequenzen eingeführt, die noch nicht einmal in einem ganzzahligen Verhältnis zueinander stehen. Bei vielen Algorithmen der digitalen Signalverarbeitung wird allerdings ein Bezug zur Abtastfrequenz hergestellt. Zusätzlich zur synchronen Verarbeitung der Ein- und Ausgangsdaten muß also noch optional eine Normierung der Abtastfrequenz – Beispiel für den asynchronen Betrieb der SSI – ermöglicht werden.

Synchroner Betrieb

Zuständig für den 'Audio'-Daten austausch beim Motorola 56002 ist die SSI-Schnittstelle (Synchronous Serial Interface). Synchroner Betrieb bedeutet, daß für die Ein- und Ausgangsdaten der gleiche Takt (SCLK) verwendet wird. Daraus ergibt sich für die Hardwareanpassung die im Bild 8 dargestellte Schaltung. Leicht läßt sich diese auf Lochraster aufbauen und über eine Buchsenleiste direkt mit dem Evaluation Board (Stiftleiste J10) verbinden. Die Zuleitungen vom Signalprozessor zum Decoder und zum Digitalfilter über Flachbandkabel sollten möglichst kurz sein, um Beeinflussungen der Signale untereinander zu vermeiden. Eventuell sind auf der Digitalfilterplatine noch Abschlußwiderstände nachzurüsten, um einen störungsfreien Betrieb der Schnittstelle zu gewährleisten.

In der ELRAD-Signal-Processing-Serie und der c't-'Klangwerkstatt' sind viele interessante Programme zur Signalverarbeitung vorgestellt worden. Um diese und andere nutzen zu können, ist lediglich eine Ein-/Ausgabерoutine zu erstellen oder die vorhandenen zu modi-

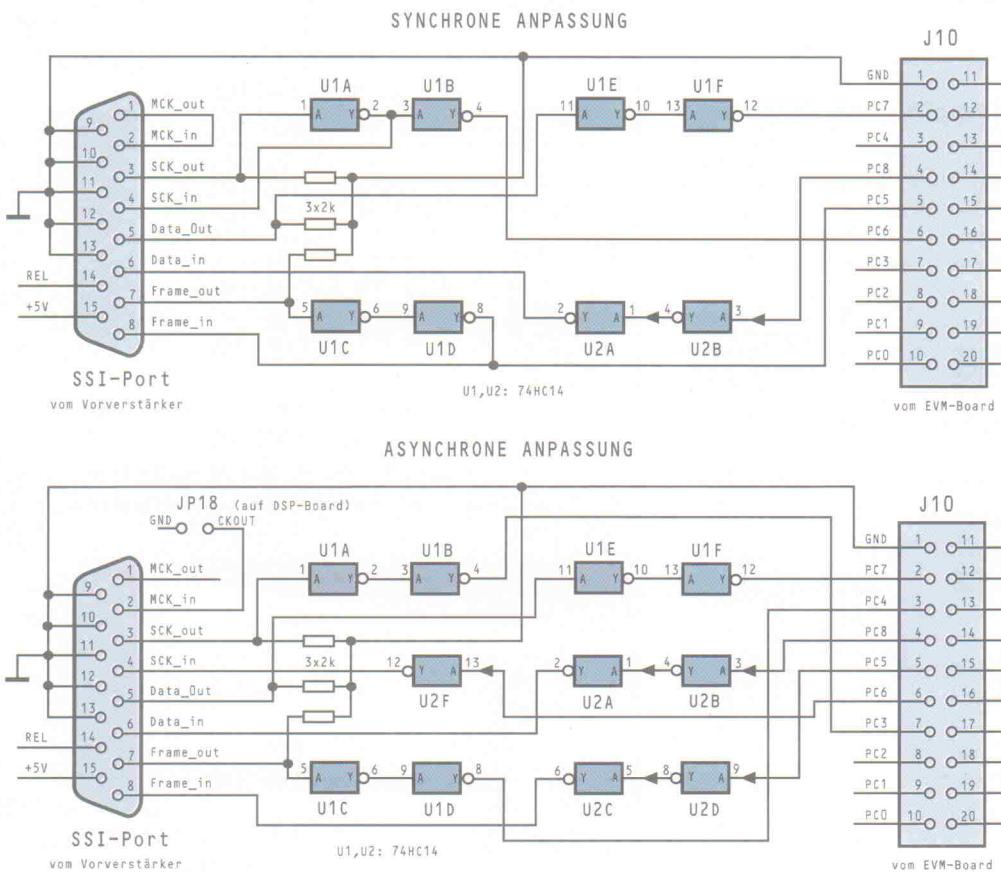


Bild 8. Die synchrone Anpassung (oben) an das EVM wird benutzt, wenn der gleiche Takt für Ein- und Ausgang verwendet wird. Falls das nicht möglich ist, muß die asynchrone Anpaßschaltung (unten) eingesetzt werden.

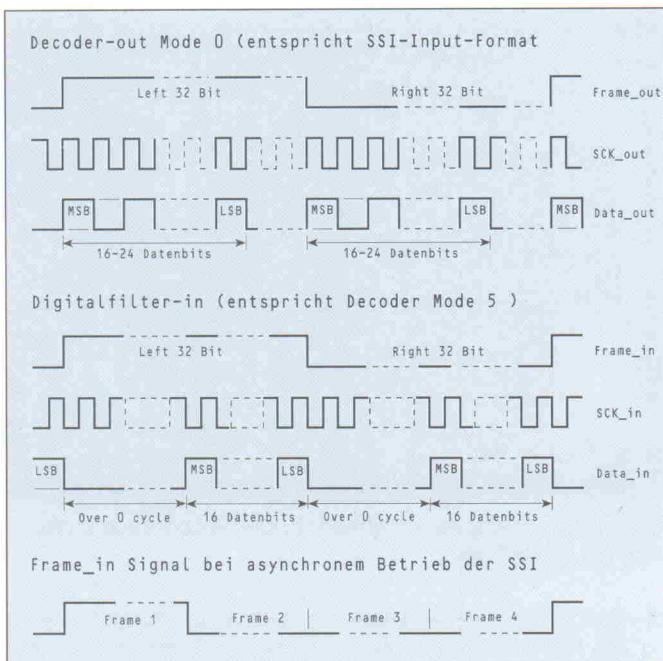


Bild 9. Ein- und Ausgangssignale der DSP-Schnittstelle für das Motorola-EVM-Board.

fizieren. Listing 2 in der Mailbox zeigt eine Routine, die per INCLUDE einfach in die Programme der ELRAD-Serie eingebunden werden kann. Ein Blick auf die Ausgangssignale des Decoders (Bild 9) zeigt, daß 64 Bit pro Frame (32 links/32 rechts) übertragen werden. Dem wird im Programm mit der Unterscheidung in 4 Frames (Datenworten) zu je 16 Bit Rechnung getragen. Ausgewertet werden im Beispiel nur Frame 1 (linker Eingangswert) und Frame 3 (rechter Wert), die als RX_BUFF_BASE und RX_BUFF_BASE+1 im X-Speicher abgelegt werden. Als Ausgangspuffer stehen die Speicherplätze TX_BUFF_BASE und TX_BUFF_BASE+1 zur Verfügung. Diese Werte werden innerhalb der Receive-

Interrupt-Routine ebenso wie zweimal ein Digital-Null (N3) in das Transmitter-Register geschrieben und übertragen. Obwohl die Reihenfolge, mit der dies geschieht, ein wenig verwundert, ist die Ansteuerung des Digitalfilters korrekt.

Asynchroner Betrieb

Einige kleine Änderungen sind bei den Anwendungsprogrammen der ELRAD-Serie durchzuführen. Anhand des IIR-Filters (Listing 3 in der Mailbox) können diese nachvollzogen werden. Wie in der Einleitung zur DSP-Schnittstelle erwähnt, sorgen die unterschiedlichen Abtastraten für zusätzlichen Aufwand. So stehen beispielsweise die Koeffizienten eines FIR-Filters im direkten Zusam-

Tabelle 2: Betriebsmodi Digitalfilter

DIL 1:	SYN=H	Free-Running Mode of the internal clock		
	SYN=L	Forced Synchronization Mode, internal clock resynchronized with LR Frame-Sync		
DIL 2:	COB=H	Tow's complement, serial Output		
	COB=L	Complemented Offset Binary		
DIL 3:	CKDV	DIL 4:	CKSL	XTI interner Takt
	H		H	192 × fs 1/F
	H		L	256 × fs 1/F
	L		H	384 × fs 2/F
	L		L	512 × fs 2/F
DIL 5:	OW18	DIL 6:	OW20	Datenbits
	H		H	16
	H		L	18
	L		H	20

DAS einmalige Software/Maschine-Paket

isy-CAD/CAM-Software

Universelles 2D/3D-CAD- und Designsystem:

- graphische Benutzerführung (Buttons)
- alle nur erdenklichen Konstruktions- und Manipulationsfunktionen,
- integrierte Bemaßung nach DIN,
- variantenreiche Beschriftungsmöglichkeiten (ca. 100 Schriftarten).
- Kurvenbehandlungen auf Bezier-Basis im Designbereich
- den wichtigsten Import- und Exportfunktionen (DXF, HP/GL, EPS), optional IGES, VDA
- Standard-Symbolbibliotheken,
- offenes, modulares Konzept für benutzerspezifische Lösungen



CAM-System:

- Gravieren
- Ausspitzen (Stempelherstellung)
- Konturfräsen
- Bohren
- Taschenfräsen (mit Restmaterialbearbeitung)
- elementare 3D-Bearbeitung
- Fräsbahnsimulation

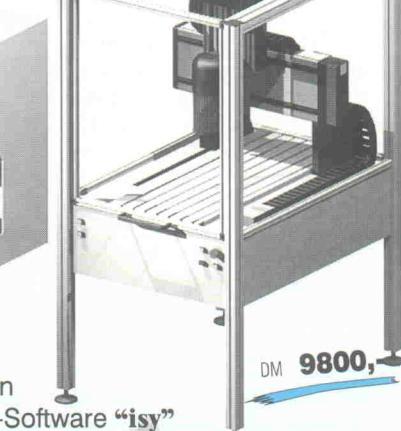
isel-CNC-Maschinen

CPM 3020



DM 7800,-

GFM 4433



DM 9800,-

CNC-Maschinen
incl. CAD/CAM-Software "isy"

CPM 3020

Verfahrbereiche

x-Achse: (mm)	295	440
y-Achse: (mm)	200	330
z-Achse: (mm)	130	160
Durchlaßhöhe (mm)	115	210
Aufspanntisch (mm)	500 x 250	375 x 900

Abmessungen

B x T x H (mm)	610 x 655 x 705	760 x 1010 x 1590
----------------	-----------------	-------------------

✗ Ansteuerung direkt vom PC (RS232) mittels Interpreter-Programm "REMOTE"

✗ Bohren, Fräsen, Gravieren, Dosieren, Messen, ...

✗ Bearbeitung von Leichtmetallen, Kunststoffen, Holz, ...

✗ MICROSTEP-Steuerung für 4-Achsen (Motoren)

✗ Bohr- und Fräsmaschine 900 W, 8 000 - 26 000 U/min

✗ stabile Konstruktion in Industrieausführung

Fordern Sie Infos unter Stichwort "CPM/GFM-isy" an!



MECHANIK
ELEKTRONIK
SOFTWARE

A.274-19/05/97

Hugo Isel • Im Leibolzgraben 16 • D-36132 Eiterfeld • Tel.: (06672) 898 0 Fax: (06672) 898 886
Technisches Büro Chemnitz • Neefestr. 76 • D-09119 Chemnitz • Tel.: (0371) 3501 47 Fax: (0371) 3501 49
http://www.isel.com e-mail: automation@isel.com

Tabelle 3: Meßwerte R/2R-Netzwerk

ohne Muting	links	rechts	mit Muting	links	rechts
0	00	20	20	20,66	20,66
1	1,02	1,01	21	21,67	21,68
2	1,99	1,99	22	22,64	22,65
3	2,98	2,98	23	23,64	23,65
4	4,00	4,00	24	24,66	24,66
5	5,03	5,03	25	25,69	25,70
6	6,00	6,00	26	26,66	26,66
7	6,98	6,99	27	27,65	27,66
8	7,95	7,95	28	28,62	28,63
9	9,04	9,04	29	29,71	29,72
10	9,96	9,96	30	30,62	30,65
12	12,01	12,01	32	32,68	32,69
14	13,97	13,98	34	34,63	34,65
16	16,08	16,08	36	36,75	36,75
18	18,02	18,02	38	38,69	38,70
20	19,83	19,84	40	40,48	40,51
22	22,11	22,13	42	42,76	42,79
24	24,05	24,09	44	44,70	44,74
26	25,85	25,83	46	46,48	46,48
28	28,13	28,11	48	48,75	48,75
30	30,08	30,05	50	50,70	50,70
33	32,57	32,56	53	53,16	53,18
36	36,09	36,08	56	56,66	56,70
42	42,09	42,10	62	62,67	62,66
48	48,07	48,07	68	68,61	68,60
Dämpfung in dB					

menhang mit der Sample-Frequenz. Diese Abhängigkeit findet sich immer wieder in der digitalen Signalverarbeitung. Eine Lösung des Problems für nachfolgende Berechnungen und die Datenausgabe ist die Umsetzung der variablen Eingangs frequenz in eine Konstante. Mit dem Motorola-DSP ist dies durch den sogenannten Asynchron-Betrieb der SSI möglich.

Durch die Trennung von Ein- und Ausgang ergibt sich eine andere Belegung der SSI-Pins und Anpassung an das Gesamtsystem (Bild 8 unten). Ein einfaches Beispiel für die Abtastfrequenzumsetzung zeigt Listing 4 in der Mailbox. Die Taktsignale zur Datenausgabe (Bild 9), CKOUT, SCLK und FSYNC werden direkt vom Prozessortakt abgeleitet (siehe Kasten Seite 51). Das Einlesen der Daten unterscheidet sich nicht wesentlich von dem oben beschriebenen synchronen Betrieb. Neben den Änderungen bei den SSI-Registern ist eine Interrupt-Routine für die Ausgabe der Daten hinzugekommen. Reicht man die Eingangsdaten einfach an den Ausgang weiter, ergibt sich – je nach Abweichung zwischen Ein- und Ausgangs-

frequenz – eine Signalverfälschung. Um dies auszugleichen, berechnet die Hauptroutine des Programms (nur für den linken Kanal) zwischen zwei Abtastwerten – möglichst viele – Zwischenwerte durch lineare Interpolation.

Die berechneten oder originalen Werte werden im Y-Speicher des DSP-Boards, der als Ring-Buffer (Länge BUFF) ausgelegt ist (Zeiger R0), geschrieben. Ausgelesen und

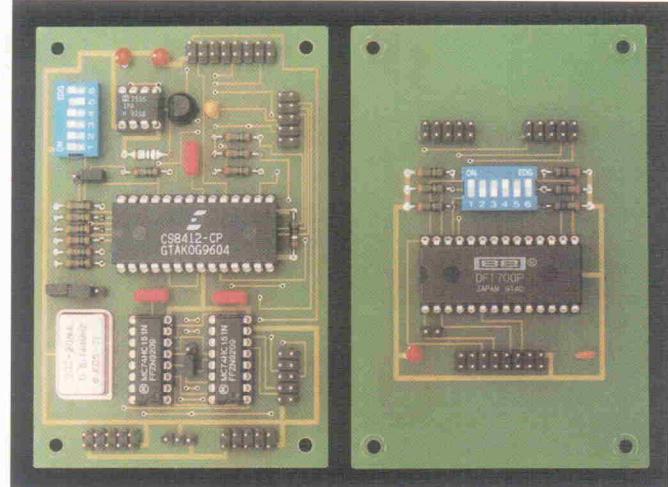


Bild 10. Die bestückten Platinen für die Decoderschaltung und das Digitalfilter.

an das Transmitter-Register der SSI übergeben wird dieser Speicherbereich mit der gewünschten Abtastfrequenz (Zeiger R1) und einem Offset (N1). Die Umsetzung der Eingangsabtastfrequenz ist damit gewährleistet. Das Programm ist aber durchaus noch zu verbessern. Da die Zeiger R0 und R1 mit unterschiedlichen Geschwindigkeiten inkrementiert werden, kommt es durch die beschränkte Buffer-Länge zu Überschneidungen. Um die Interpolationsfehler zu minimieren, könnte ein Filter wie das DF1700 ansatzweise nachgebildet werden. Für die absolute Unabhängigkeit von der Eingangs-Sample-Frequenz müßte der Offset im laufenden Betrieb berechnet werden. Obligatorisch ist die Erweiterung für den rechten Kanal. Ein interessanter Nebeneffekt des Programmes sei noch erwähnt. Mit dem Off-

set ändert sich direkt die 'Wiedergabegeschwindigkeit'. roe

Literatur

- [1] ELRAD: Serie Signal Processing, Holger Strauss, 10/95...2/97
- [2] ELRAD: 2/94, Hans-Jörg Himmeröder, MOPS-light 3
- [3] c't 5...7/96: Klangwerkstatt, DSP-System für PCs
- [4] c't 9/96: Personal Effects, Plattformübergreifende DSP-Programme
- [5] Franzis: Praxis der digitalen Audiotechnik
- [6] Franzis: Signalprozessoren-Praxis
- [7] Burr-Brown: Datenbücher, Linear- und Data Conversion Products
- [8] Crystal: Semiconductor Audio Databook
- [9] Motorola: DSP 56000 Family Manual, DSP 56002 User's Manual

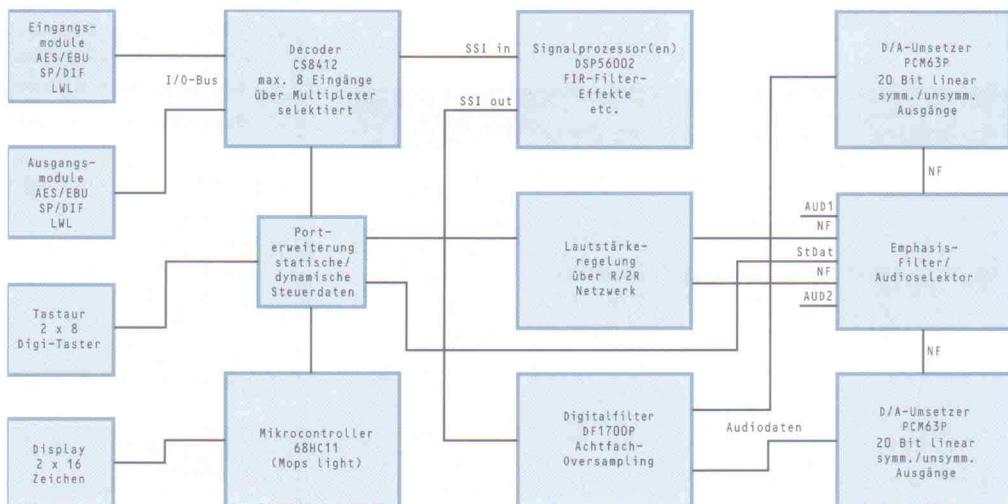


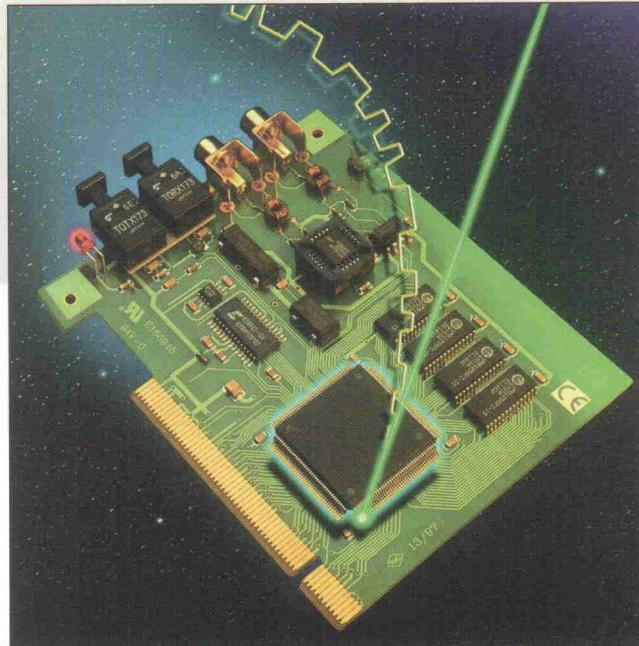
Bild 11. Blockschaltbild für den komplett bestückten Vorverstärker. Bestimmte Baugruppen sind nicht zwingend erforderlich.

Neue Welten

Report: Programmierbare Logikbausteine

Ulrike Kuhlmann

The kid, everybody wants to play with – so oder ähnlich hätte der Slogan für programmierbare Logikbausteine vor nicht allzu langer Zeit gelautet. Doch die PLD-Branche hat sich gemausert. Und mit ihr sowohl die verfügbare Hardware als auch die notwendige Software.



Raus aus der reinen Spielwiese, hin zum Systemdesign. So zumindest lautet das Motto der Hersteller. Komplette Applikationen, integriert auf einem einzigen Chip, leicht zu handhaben, flexibel im Design, robust im Einsatz. Die Frage bleibt, inwieweit dieses Motto bisher in Taten umgesetzt werden konnte.

Die Tendenzen im Bereich programmierbarer Logik lassen sich in groben Zügen folgendermaßen zusammenfassen:

- Vorgefertigte Designteile (Cores, Softmakros usw.) erleichtern Anwendern die Arbeit und tragen zu einer erheblichen Verkürzung der Entwicklungszeit bei.
- Für FPGAs gewinnt die Integration von Speicher-Arrays auf dem Chip an Bedeutung.
- CPLDs warten mit vorhersagbaren und vor allem hohen Geschwindigkeiten auf.
- Die notwendige Versorgungsspannung geht von 5 V runter auf 3,3 V und zukünf-

tig sogar auf 2,5 V. Dies trägt dem Einsatz in portablen Geräten Rechnung.

– Da ICs mit 100 und mehr Beinchen mechanisch kaum noch belastbar sind, ist die In-System-Programmierbarkeit beinahe zur Pflicht geworden.

– Drei und mehr Metallisierungsebenen beseitigen den Flaschenhals Place & Route und sorgen für eine bessere Verdrahtbarkeit der Bausteine.

– Angesichts steigender I/O-Counts und höherer Komplexitäten kommen als Gehäuseformen mehr und mehr dünne Quad Flat Packs (P, H, V und TQFP) und Grid Array (BGA und PGA) zum Einsatz.

– Dank optimierter P&R-Tools lässt sich die Logik in immer kürzerer Zeit in dem Chip implementieren.

– Das Internet wird im Bereich Kunden-Support zum gefragten Transportmedium; hier findet man neben Datenblättern, Applikation Notes, Eva-

luationsoftware oder Spezial-Interest-Suchmaschinen auch Informationen und Hilfestellungen zu verfügbaren Cores und deren Spezifika.

– Und last, but not least: die Bausteinpreise fallen kontinuierlich.

Kampf der Giganten

Zwei Logikanbieter streiten sich derzeit um die PLD-Krone. Altera hat zu dem jahrelang unangefochtenen Marktführer Xilinx aufgeschlossen, und nun versuchen sich die beiden mit immer größeren Bausteinen auszustechen. Bereits im vergangenen Jahr präsentierte Altera mit ihrer FLEX10k-Familie das 100 000-Gatter-IC. Xilinx zauberte anschließend ihre XC4000XL-Serie in 0,35-µm-Technologie aus der Tasche und reklamierte den größten Baustein für sich. Actel und Lucent Technologies traten ebenfalls in diesen Wettstreit ein und warteten mit eigenen hochkomplexen PLDs auf (der SPGA-Familie und der ORCA-3C-Familie). Nur der FPGA-Anbieter Motorola hält sich (noch?) zurück. Wie üblich sind in solchen Querelen auch die Marketingstrategien eingebunden. Das Ergebnis: jeder Hersteller kann dank unterschiedlicher Zählweise das Zepter für sich beanspruchen. Hier basiert ein Gatteräquivalent nicht mehr auf einem NAND mit zwei Eingängen, dort wird der On-Chip-Speicher mitgezählt, einer spricht von vorhandenen, ein anderer von nutzbaren Gattern, in anderen Kreisen dient die Makrozelle als Einheit, FPGA-Gatter ist nicht gleich CPLD-Gatter und so weiter. Und wie üblich bringen diese Streitereien für den Anwender außer Verwirrung rein gar nichts (siehe auch Kasten 'Sinnkrise').

PAL im FPGA

Man unterscheidet zwischen FPGA- und CPLD-Architekturen im Sinn von CPLD gleich PAL-ähnliche Makrozellenstruktur, die über eine Schaltmatrix verbunden ist und FPGA alles andere, vor allem aber mit einem ASIC-ähnlichen Array von Verdrahtungskanälen. Es gibt Bestrebungen, beide Welten in einem IC zu vereinigen. So kündigte Lucent Technologies für Mitte des Jahres eine neue Generation von FPGAs an, die

PAL-ähnliche Blöcke mit entsprechenden Verbindungsstellen für die Implementierung breiter Eingangsfunktionen wie Decoder oder State Machines enthalten.

Dauerhafte Bindung

Daneben erfreut sich eine seit langem bekannte IC-Variante zunehmender Beliebtheit: das festverdrahtete PGA. Die sogenannten Hardwire-ICs sind eine kostengünstige Alternative zu FPGAs. Eine Schaltung wird für die FPGA-Implementierung entwickelt und erst im zweiten Schritt auf einen maskenprogrammierbaren Chip portiert. Da das Design bereits im reprogrammierbaren Baustein verifiziert wurde, ist die Gefahr einer Fehlfunktion äußerst gering. Ein Hardwire-PGA ist wesentlich preiswerter als das Orginal-FPGA, benötigt im Gegensatz zum SRAM-Baustein kein EPROM als Backup und ist insbesondere vor unzulässigem Auslesen/Kopieren geschützt.

Ein weiterer Schritt in die gleiche Richtung ist die Migration vom PLD zum ASIC. Einige EDA-Unternehmen halten für die Übersetzung einer FPGA-Entwicklung in ein ASIC komplett Softwarepakete bereit. Mit diesen sollen Anwender in die Lage versetzt werden, ihr Design selbstständig auf eine ASIC-Architektur zu portieren.

Der Übersetzungsvorgang ist jedoch komplexer, als er sich zuerst einmal ausnimmt. Denn zum einen basiert ein maskenprogrammierbares IC (sei es nun ein ASIC oder ein Gate Array) auf einer völlig anderen Architektur und hat deshalb beispielsweise gänzlich andere Signallaufzeiten. Zum anderen reagiert es aufgrund seiner Strukturen wesentlich sensibler auf mögliche Inkonsistenz von Signalen (Störabstand, Einhaltung von Setup-Zeiten und so weiter). Hier ist also Vorsicht geboten – eine einfache und flotte Migration scheint eher unwahrscheinlich.

Die Firma Microchip will mit ihren QuickASIC-Bausteinen solche Unbillen von vornherein aus dem Weg räumen. Das Unternehmen übernimmt die komplette Umsetzung des FPGA-Designs in die maskenprogrammierbaren Bausteine. Die Gate-Array-Familie soll

Smarter Helfer

SmartSearch

XILINX

Das Internet wird seit geraumer Zeit auch von der PLD-Branche intensiv genutzt. Alle Anbieter von programmierbarer Logik haben ihre Websites, die Distributoren schließen sich dem Trend nach und nach ebenfalls an, und die Anwender haben zumindest am Arbeitsplatz Zugriff auf das weltweite Netz. Angesichts der Fülle von Informationen fällt die rechte Auswahl jedoch nicht immer leicht.

Das haben wohl auch die Leute von Xilinx erkannt und für Abhilfe gesorgt. Seit

Mitte letzten Jahres hält das PLD-Unternehmen auf seiner Homepage eine ausgezeichnete Suchmaschine namens smart search bereit.

Das nette Helferlein erlaubt die gezielte Suche mit beliebigen Begriffen aus der Welt des PLD- sowie IC-Designs und sorgt für eine Verbindung zu Hardwareanbietern, EDA-Softwarefirmen, Distributoren, Universitäten, Fachzeitschriften und Industrieorganisationen. Wer im Web um Durchblick ringt, sollte sich diese ausgezeichnete Unterstützung nicht entgehen lassen!

anwendungsspezifische, maskenprogrammierbare ASIC-Blöcke, die auf Performance und Fläche optimiert sind. Auch Lucent zielt mit seiner ORCA-3C-Familie auf die Implementierung von fest- und wiederprogrammierbarer Logik. Im maskenprogrammierbaren Teil der FPSCs (Field Programmable System Chips) sollen vor allem Interface-Funktionen wie PCI und USB integriert werden. Die ersten 'Misch-Bausteine' sowohl von Actel als auch von Lucent sollen im Laufe dieses Jahres auf den Markt kommen.

Der Grundgedanke hinter solchen Mischlösungen ist klar: Anwender müssen vielfach verwendete Designeteile nicht jedesmal neu entwickeln, sondern können auf fertig plazierte, verdrahtete und optimierte Kernbauteile zurückgreifen. Die mögliche Schwachstelle einer solchen Lösung liegt allerdings im Detail. Welche Blöcke tatsächlich 'Massenware' sind, läßt sich anhand von Marktstudien herausfinden. Doch wie viele dieser Kerne von allgemeinem Interesse sollen auf welche FPGA-Typen und in welchen Gehäuseformen implementiert werden? Wo und in welcher Stückzahl werden die dadurch spezifischen (und nicht mehr universellen) Bausteine gelagert? Vor allem aber auch, wie werden sie gelagert, behandelt und verschickt (ISO 9000 läßt grüßen)? Hier besteht noch Aufklärungsbedarf.

FPGAs und CPLDs zu erheblich geringeren Stückkosten bei gleicher Funktionalität in gleichem Gehäuse mit gleicher Anschlußbelegung ersetzen. Ausschlaggebend für den niedrigeren Preis pro IC ist die höhere Siliziumausnutzung in den festverdrahteten Bausteinen. Denn bei ihnen entfällt die gesamte Logik zur Programmierung der Bausteine. Für Anwender, die ein bestimmtes PLD in größeren Stückzahlen einsetzen, sind die QuickASCs sicher eine gute Alternative, insbesondere zur herkömmlichen ASIC-Migration. Die Fertigung hat lediglich eine Vorlaufzeit von durchschnittlich vier Wochen, und Microchip wirbt mit Null-NRE-Kosten (also keine Einmalkosten, beispielsweise für das Einrichten der Masken). Doch an dieser Stelle ist ein kleiner Haken: NRE-Kosten entstehen nur dann nicht, wenn eine Mindestanzahl von Bausteinen abgenommen wird. In diesem Fall verrechnet das Unternehmen die einmalige Zahlung mit den Baustein-Kosten. Liegen die tatsächlich georder-

FPGASIC

Ein anderer Weg zur Erweiterung der PLD-Funktionalitäten stellen festverdrahtete Blöcke auf dem Array dar. Hier macht insbesondere Actel im vergangenen Jahr mit seinen Embedded-SPGA-Bausteinen auf sich aufmerksam. Eingebettet in die Siliziumfläche eines wiederprogrammierbaren FPGAs liegen

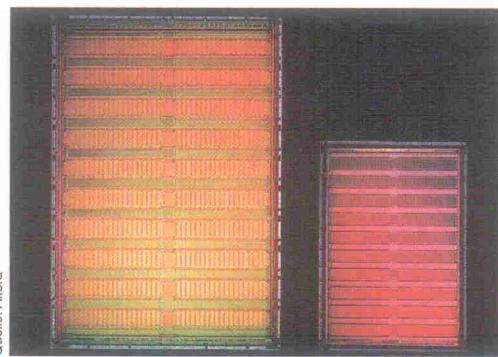


Bild 1. Die Einführung einer 4.0 µm Metallisierungsebene und 0,35 µm statt 0,5 µm Strukturbreite hat beinahe eine Halbierung der Die-Größe zur Folge.

Des Pudels Kern

Trotzdem bieten vorgefertigte Module ohne Frage enorme Vorteile. Entwickler können sich dadurch auf diejenigen Teile ihres Design konzentrieren, die den Unterschied zu anderen Lösungen am Markt ausmachen. Die Entwicklungszeiten werden verkürzt, die Produktivität steigt, und nicht zuletzt erhöht eine schnelle Markteinführung den potentiellen Erfolg eines Produktes. Zudem lassen sich mit Schaltungen, die fertige Module beinhalten, im allgemeinen höhere Integrationsdichten und damit komplexere Designs erzielen.

In die gleiche Richtung zielen die Anbieter von komplexen, vorentwickelten Funktionsblöcken. Diese Module, die als Core, Megafunktion, Soft-

makro oder auch Logikcore, Firmblock, Makro und so weiter bezeichnet werden, können als Teil einer kompletten Entwicklung in einen programmierbaren Baustein implementiert werden [1]. Sie stehen den Anwendern in unterschiedlich ausgereiftem Zustand zur Verfügung. So gibt es Module, die aus einer synthetisierbaren HDL-Beschreibung bestehen, oftmals versehen mit Vorgaben (Constraints) für die optimale Integration in eine bestimmte Zielarchitektur. Andere Makros liegen in Form einer Netzliste als komplett layouttes und verdrahtetes Design vor, das für eine ganz bestimmte Bausteinamilie optimiert ist. Diese Art von Modul wird insbesondere von den FPGA-Herstellern selbst angeboten. So hält beispielsweise die Firma Xilinx in ihrem LogiCore-Programm ein PCI-Interface bereit, das auf den spezifischen Eigenschaften der Xilinx-Bausteine basiert. Auf diese Weise kann das Makro sowohl den verfügbaren Platz auf dem Chip als auch die vorhandenen Architekturfeinheiten für eine Performancesteigerung ausnutzen. Eines sollten jedoch alle angebotenen Module beinhalten: eine vollständige Dokumentation und einen angemessenen technischen Support.

Testknecht

Die Halbleiterindustrie benutzt programmierbare Bausteine seit einiger Zeit als ICs für die Weiterentwicklung ihrer Prozeßtechnologien. Zum einen besitzen die PLDs inzwischen eine enorme Komplexität (das größte verfügbare Xilinx-LCA

hat beispielsweise mehr als doppelt so viele Transistoren wie ein PentiumPro-Prozessor), und zudem verfügen sie über eine sehr regelmäßige Struktur. Damit stellen gerade FPGAs geeignete Testchips für die Fehleranalyse innerhalb eines neuen Prozesses dar.

Von dieser Entwicklung können die PLD-Anbieter natürlich nur profitieren. Denn damit stehen ihnen auch die neuesten Technologien und Fabs offen – was gerade für die sogenannten fabless Companies (Hersteller, die über keine eigenen IC-Fabrikationsstätte verfügen) von größtem Interesse ist.

So werden heute neuste FPGAs in 0,35-µm-Technologie gefertigt und kommen Generationen mit 0,25 µm Strukturbreite. Zudem gehen die meisten Hersteller dazu über, vier und mehr Metallisierungsschichten einzuführen. Diese beiden Faktoren führen zu wesentlich verringerten Die-Größen (Bild 1), also zu geringeren Siliziumkosten und damit auch zu einer Reduzierung der Baustein kosten.

Energie

Die Verbesserung der CMOS-Prozesse führt aber nicht nur zu kleineren Chipflächen und einer höheren Transistordichte. Sie zieht auch eine Reduzierung der Versorgungsspannung nach sich. Die IC-Spannung, die seit Jahren bei 5 V liegt, muß verringert werden, denn Transistoren mit Strukturbreiten unter 0,5 µm können einen solchen Pegel nicht unbeschadet halten – ihre internen Kapazitäten würden zerstört. Zudem erhöht sich mit der stei-

PLD-Entwicklerforum

Am 5. Juni trifft sich im Münchener Hotel Park Hilton die PLD-Branche zu einem Stelldichein. Das alljährliche Entwicklerforum der Zeitschrift Design&Elektronik bietet Anwendern von programmierbarer Logik jede Menge Informationen zu Hardware und Software. Diese werden in Form von Vorträgen, Diskussionen und Produktpräsentationen dargelegt.

In der begleitenden Ausstellung können Entwickler den heißen Draht zu 'ihren' Unternehmen knüpfen – von Lattice bis Xilinx, von Hoschar bis Synopsys. In der Vortagsreihe werden Im-System-Programmierbarkeit, VHDL für das PLD-Design, Prototyping mit PLDs und die Imple-

mentierung von zeitkritischen Algorithmen behandelt, praktische Umsetzungen mit programmierbaren Logikschaltungen vorgestellt und übergreifende Themen wie der Vergleich ASICs/PLDs sowie mögliche Trends für zukünftige Anwendungen diskutiert.

Die Tagung beginnt bereits um 8 Uhr und kostet 280 DM beziehungsweise 140 DM für Studenten, beides zuzüglich Mehrwertsteuer. Im Preis enthalten sind ein Forumsband, Mittagessen, Getränke und eine CD-ROM. Weitere Auskünfte sind bei Marisa Steiner, Tel.: 0 89/4 61 37 36, EMail: ms@mutred.magnamedia.de, erhältlich.

genden Anzahl von Transistoren die als Wärme abzuführende Verlustleistung. Bausteine in 0,35-µm-Technologie bedingen deshalb einen Wechsel auf 3,3 V, 0,25-µm-ICs werden zukünftig bei 2,5 V betrieben, und in einiger Ferne winken bereits 0,18 µm mit einer Versorgungsspannung von nur 1,8 V (Bild 2).

Das bedeutet allerdings nicht, daß jede bereits existierende Applikation, die mit solchen Low-Voltage-Bausteinen zusammenarbeitet, auf 3,3 V oder darunter umgestellt werden muß. Die I/Os der PLDs bleiben im allgemeinen weiterhin 5-V-kompatibel, können also 5-V-Signale aufnehmen und 5-V-Bausteinen mit TTL-Level treiben (Bild 3). Schließlich werden Schaltungen wie DACs, UARTs oder Peripherie-ICs, die auf 5 V basieren, noch lange Zeit den Markt bedienen, und sowohl Aufwand wie Kosten für die Umstellung solcher Anwendungen wären kaum vertretbar.

Die Senkung der Versorgungsspannung steht dabei in ausgezeichnetem Einklang mit dem von allen PLD-Herstellern anvisierten Markt der portablen Geräte. Denn ein Laptop, Palmtop, Handy oder eine PCMCIA-Karte lassen hohe Spannungen von Natur aus nicht zu. Hier ist der sparsame Verbrauch eine Grundvoraus-

setzung für die integrierten System-ICs.

Insbesondere der Telekommunikationsbereich scheint eine zukunftsreiche Branche für PLDs zu werden. Nach Einschätzung des Analyseinstituts Dataquest werden programmierbare Bausteine gerade für Hersteller von Kommunikationsequipement an Bedeutung gewinnen. Die Möglichkeit, ein Design auf ein Basismodul (ein Core) zu stützen und die Spezifizierung lediglich durch Hinzufügen von peripheren Elementen durchzuführen, könnte die dort üblichen Produktionsabläufe rationalisieren und zu einer erheblichen Kosteneinsparung beitragen. Im Prinzip zielt diese Vorgehensweise auf das sogenannte Design Reuse ab, Schlagwort Intellectual Property oder kurz IP [1]. Einmal verwendete Designteile sind so erstellt worden, daß sie sich für andere Applikationen leicht abwandeln und damit erneut nutzen lassen.

Neue Käfer

Sollten die Chipstrukturen weiter schrumpfen, kommt es irgendwann an den Punkt, daß die Die-Größe die Anzahl der möglichen I/O-Pins bestimmt. Denn für jeden Anschluß nach draußen muß man eine bestimmte Fläche sowohl auf dem Chip als auch an der Ver-

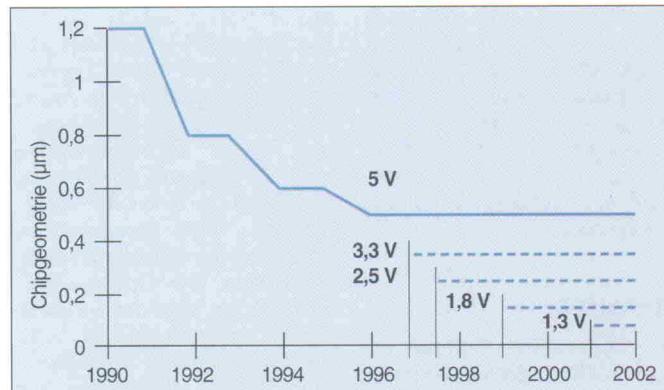


Bild 2. Schrumpfende Bausteinstrukturen gehen einher mit einer Reduzierung der Versorgungsspannungen. Strukturbreiten unter 0,5 µm führen zwangsläufig zu Spannungen unter 5 V.

Sinnkrise?

Es ist mal wieder soweit. Einer der namhaften PLD-Anbieter rüstet sich zum Scheingefecht gegen die Konkurrenz. Nachdem die unseligen Streitereien um die Auslegung der PREP-Benchmarks endgültig der Vergangenheit angehören, die kontroversen Diskussionen um die Unterschiede und damit Vor- und Nachteile von CPLD- und FPGA-Architekturen (vorerst?) beigelegt scheinen, geht's diesmal um die Größenbewertung von programmierbaren Bausteinen. Also um die Frage, wie man die Gatter eines PLD zählt und wieviel Logik in das jeweilige IC hineinpaßt.

Die Firma Xilinx gibt sich kundenfreundlich (in diesem Fall muß man leider sagen 'gibt sich') und schlägt eine neue Gatterzählweise vor. Diese orientiert sich – natürlich – an den eigenen Bausteinen und grenzt damit von vornherein PLDs etlicher Mitbewerber aus. Darunter fallen beispielsweise sämtliche CPLD-Architekturen, die nicht auf Look-up-Tabellen (LUT) basieren, sämtliche nicht SRAM-basierten PLDs und alle extrem feinkörnigen FPGAs. Laut Xilinx soll zukünftig nämlich nicht mehr das am ASIC-Design orientierte NAND-2 Basis aller Berechnungen sein, sondern

eine 4-Input-LUT inklusive einem Register mit dediziertem Ausgang im selben Block. Man wolle damit der Konfusion durch Zählweisen, die aus Logikgattern inklusive On-Chip-RAM bestehen, ein Ende bereiten.

Um möglichen Einwänden von vornherein den Wind aus den Segeln zu nehmen, hält das Unternehmen gleich eine kleine Tabelle bereit, in der ein FLEX10k von Altera sowie ein ORCA-Baustein von Lucent einem FPGAs aus Xilinx' XC4000-Familie gegenübergestellt werden. Daß der Xilinx-Baustein dabei am besten abschneidet, ist klar. Auch der Einwand, On-Chip-RAM besser gesondert auszuweisen, statt ihn beim Erbsenzählen in die Logikdichte zu integrieren, ist berechtigt. Ärgerlich ist nur, daß das vorgeschlagene 'neue' Komplexitätsmaß dem Anwender keinen Schritt weiterhilft. Hier können – wie geschehen – nur sehr ähnliche Architekturen verglichen werden. Doch wo bleiben die Bausteine von Actel und Quicklogic, die Motorola- und die Gatefield-ICs, Alteras weniger dichte CPLDs und die MACHs, die Lattice-isp-PLDs, die Coolrunner von Philips und so weiter. Ach ja, die Letztgenannten entfallen, weil sie eben 'nur' CPLDs

sind, also der Vergleich mit Xilinx-FPGAs überflüssig ist. Und die anderen sind dann wohl nicht relevant.

Um es kurz zu machen – hier wird meiner Ansicht nach Unfug getrieben! Denn die eigentlichen Probleme der Anwender bleiben auf der Strecke. Für Entwickler ist es nicht so wichtig, ob nun Altera, Lucent oder Xilinx den größten Baustein hat. Sie interessiert vielmehr, ob sich ihr Design mit einem PLD sinnvoll realisieren lässt. Dabei zählen beispielsweise Dinge wie (Routing-)Flexibilität, maximale Taktfrequenz, Anzahl der I/Os und Flipflops und nicht zuletzt der Preis. Sie müssen für jede Entwicklung separat entscheiden, ob die Architektur des gewählten Bausteins die benötigten Features hergibt. Die Komplexität selbst ist da nur eine Frage am Rande. Denn schließlich bieten alle PLD-Hersteller Upgrade-Möglichkeiten, also verschieden komplexe Bausteine innerhalb einer Familie. Interessanter ist es hier schon, wie fein diese Komplexitätsabstufung ausfällt. Also: Schluß mit dem Marketinggeklapper! Statt dessen sollte man lieber den Anwender im Auge behalten. Denn der ist es schließlich, der die angepriesenen PLDs kaufen und bezahlen soll.

Kinderschuhen steckt. Das Unternehmen stützt sich dabei vor allem auf Fremdfirmen, die mit LCA-Bausteinen und Xilinx-Know-how eigene Systeme entwickeln. Die ersten zwei Produkte, die im Rahmen des 'Reconfigurable Developers Program' entstanden sind, wurden kürzlich von Annapolis Micro Systems sowie von Virtual Computing vorgestellt. Es handelt sich hierbei um PCI-Erweiterungsboards, die auf dem RPU-Baustein (Reconfigurable Processing Unit) XC6216 mit einem von Xilinx entwickelten Referenzdesign für Pentium-PCs basieren.

Das komplette System von Virtual Computing beinhaltet genanntes PCI-Board, die Place & Route-Software XACT 6000, ein VHDL-Tool zur Umsetzung von VHDL in EDIF, eine Interface-Software zur schnellen Rekonfiguration, ein Java-Tool für die Echtzeitemulation sowie eine spezielle objektorientierte Hardwarebeschreibungssprache namens Lola.

Die 6200er Bausteine wurden eigens für rekonfigurierbare Prozessorapplikationen entwickelt. Sie sind partiell rekonfigurierbar, verfügen über ein spezielles Interface zur direkten Kommunikation mit anderen Mikroprozessoren und können innerhalb von Mikrosekunden partiell oder komplett rekonfiguriert werden. Das VirtualComputing-Entwicklungskit namens HOT (Bild 4) ist deshalb vor allem für Anwender gedacht, die sich näher mit rekonfigurierbaren Prozessorsystemen beschäftigen wollen.

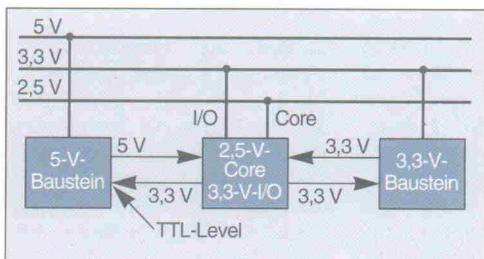
Im Betrieb umprogrammierbare Applikationen sind auch für den DSP-Bereich interessant, und entsprechend investieren hier weitere PLD-Anbieter wie Actel, Altera und Lucent. Letztlich gelangt man auch dort wieder zu den beschriebenen Cores beziehungsweise zum IP-Busineß. Denn wer viel Logik in einem IC unterbringen will, muß nicht zwangsläufig viel Logik selbst entwickeln. Der Griff zu vorgearbeiteten Modulen ist zwar immer auch mit einem Griff ins Portemonnaie verbunden, führt aber im allgemeinen viel schneller zum Ziel.

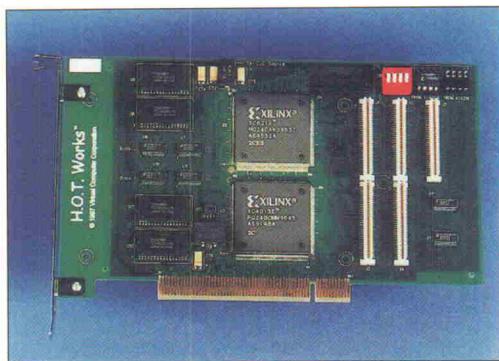
Lattice Semiconductor sieht den Schwerpunkt zukünftiger Entwicklungen vor allem im

Bei Ball Grid Arrays findet man anstelle der spitzen Beinchen kleine Lotkugeln. Der Chip selbst wird dabei auf einer Miniplatine im Gehäuses entweder per Bonddraht befestigt oder in Flip-Chip-Technik kopfüber draufgeklebt. Die Platine wiederum stellt den Kontakt zu den externen Anschlüssen des Gehäuses her.

Da programmierbare Logikbausteine im Gegensatz zu ASICs oder Standard-ICs für den 'Eigenbau' gedacht sind, schließen sich Chip-on-Board-Verbindungstechniken – also nackte Chips, die direkt auf eine Platine montiert werden müssen – im Prinzip aus. Deshalb sind insbesondere FPGA-Anbieter an neuen, platzsparenden Gehäusetechnologien interessiert.

Bild 3. PLDs mit einer geringeren Versorgungsspannung besitzen I/Os, die sich auch mit 5-V-ICs verstehen.





**Bild 4. Das Entwicklungs-
kit zur PCI-
Erweiterung
basiert auf
einem RPU-
Baustein der
XC6200-
Familie von
Xilinx.**

Bereich In-System-Programmierbarkeit. Der Erfinder der GALs beschreitet neue Wege und erprobt die Programmierung über eine IrDA-(Infrared Data Association)Schnittstelle. Die Idee ist faszinierend: komplett bestückte Boards laufen auf dem Fließband an einer kleinen Leuchtdiode vorbei, und schon ist alles passiert. Ganz so einfach ist es derzeit leider noch nicht, denn die Lattice-CPLDs besitzen kein eigenes Infrarot-Interface auf dem Chip. Statt dessen muß die Platine anstelle des isp-Interface mit einem IrDA-Transceiver bestückt werden, der die seriellen Programmierdaten vom Rechner empfängt, bestätigt und an das ispLSI-CPLD auf dem Board weiterleitet. Trotz des reinen Demo-Stadiums der Lattice-Idee lie-

gen die wesentlichen Vorteile solcher Art von Programmierung auf der Hand: Es besteht keinerlei mechanischer Kontakt zwischen Platine und Rechner, PLD- und Programmiersystem sind vollständig galvanisch getrennt, und die Konfiguration ist bei vollem Betrieb möglich, da eine Spannungsversorgung für die Programmierung entfällt. Bislang ist die Übertragung per Infrarot etwa dreimal langsamer als die übliche isp-Programmierung. Sollten PLDs jedoch mit On-Chip-Transmittern versehen werden, ein bißchen hier gefeilt, dort ein wenig da gedreht, hat der Lattice-Ansatz durchaus Charme.

Die Firma Atmel führte kürzlich ebenfalls im Bereich der PLD-Programmierung eine

Herstelleradressen

Actel GmbH
Bahnhofstr. 15
85375 Neufahrn
☎ 0 81 65/66 10 1
✉ 0 81 65/26 75
→ <http://www.actel.com>

Altera GmbH
Max-Planck-Str. 5
85716 Unterschleißheim
☎ 0 89/32 18 25 41
✉ 0 89/32 18 25 79
→ <http://www.altera.com>

Atmel GmbH
Ginnheimer Str. 45
60487 Frankfurt
☎ 0 69/7 07 59 10
✉ 0 69/7 07 59 12
→ <http://www.atmel.com>

Cypress Semiconductor GmbH
Münchener Str. 15a
85604 Zorneding
☎ 0 81 06/28 55
✉ 0 81 06/20 087
→ <http://www.cypress.com>

Zycad GmbH (Gatefield)
Bahnhofstr. 19a
85737 Ismaning
☎ 0 89/96 24 26 0
✉ 0 89/96 24 26 99
→ <http://www.gatefield.com>

Lattice GmbH
Hanns-Braun-Str. 50
85375 Neufahrn
☎ 0 81 65/95 16 14
✉ 0 81 65/95 16 33
→ <http://www.latticesemi.com>

Lucent Technologies
Bahnhofstr. 27 a
85774 Unterföhring
☎ 0 89/95 08 6-1 42
✉ 0 89/95 08 6-1 55
→ <http://www.attme.com/fpga>

Motorola GmbH
Am Schatzbogen 7
81829 München
☎ 0 89/92 10 31 36
✉ 0 89/92 10 31 01
→ <http://www.design-net.com/fpga>

Philips Semiconductor
Hammerbrockstr. 69
20097 Hamburg
☎ 0 40/23 53 62 86
✉ 0 40/23 53 63 13
→ <http://www.semiconductors.philips.com/ps>

Quicklogic Corp.
2933 Bunker Hill Lane
Santa Clara, CA 95054, USA
☎ (408) 9 87/20 00
✉ (408) 9 87/20 12
→ <http://www.quicklogic.com>

Temic Telefunken microelectronic
GmbH
Postfach 35 35
74025 Heilbronn
☎ 0 71 31/67 29 45
✉ 0 71 31/99 33 42
→ <http://www.emic.de>

Vantis (AMD)
Rosenheimer Str. 143b
81671 München
☎ 0 89/45 05 30
✉ 0 89/40 64 90
→ <http://www.amd.com>

Virtual Computer Corp.
☎ (001) 8 18-3 42/92 94
✉ (001) 8 18-3 42/02 40
→ <http://www.vcc.com>

Xilinx GmbH
Dorfstr. 1
85609 Aschheim
☎ 0 89/9 91 54 90
✉ 0 89/9 04 47 48
→ <http://www.xilinx.com>

Aküfi

Aküfi	Abkürzungssimmel
ASB	Applikation Specific Block
ASIC	Application Specific Integrated Circuit
ASSP	Application Specific Standard Product
BGA	Ball Grid Array
CAD	Computer Aided Design
CAE	Computer Aided Engineering
CLB	Configurable Logic Block
CMOS	Complementary MOS
CPLD	Complex PLD
COB	Chip On Board
EDA	Electronic Design Automation
EPROM	Electrical PROM
EEPROM	Electrical Erasable PROM
EPLD	Enhanced PLD
FC	Flip Chip
FPGA	Field Programmable GA
FPSC	Field Programmable System Chip
GA	Gate Array
GAL	Generic Array Logic
HDL	Hardware Description Language
HLD	High Level Design
IC	Integrated Circuit

IP	Intellectual Property
IrDA	Infrared Data Association
KGD	Known Good Die
LCA	Logic Cell Array
LUT	Look Up Table
MCM	Multi Chip Module
MOS	Metal Oxid Semiconductor
NAND2	Invertiertes UND-Gatter mit zwei Eingängen
NRE	Non Recurring Engineering Charge
OTP	One Time Programmable
PAL	Programmable Array Logic
PLA	Programmable Logic Array
PLD	Programmable Logic Device
PREP	Programmable Electronics Performance Corporation
PROM	Programmable ROM
RAM	Random Access Memory
ROM	Read Only Memory
RPU	Reconfigurable Processing Unit
SRAM	Static RAM
VHSIC	Very High Speed IC
VHDL	VHSIC Hardware Description Language
VLSI	Very Large Scale Integration
VSI	Virtual Socket Interface
VSI	VSI Initiative

Neuerung ein. Sie präsentierte serielle 3,3-V- und 5-V-EEPROM-Konfigurationsspeicher. Im Gegensatz zu den sonst üblichen OTP-EPROMs, wie sie für die Konfiguration SRAM-basierter FPGAs zum Einsatz kommen, lassen diese im System programmierbaren Speicher ein Update des FPGA-Programmcodes zu, ohne daß ein mechanischer Eingriff in ein bestehendes System notwendig wird. Sie werden über ein 2-Draht-Standard-Interface programmiert, sind aber auch auf herkömmliche Art in einem Programmiergerät beschreibbar. Interessant für Anwender ist neben der Zeiterspanis für das Auswechseln des OTP-EPROMs der Kostenfaktor. Atmels Konfigurationsspeicher, die neben Atmel-FPGAs auch LCAs von Xilinx, Lucent's ORCA-Bausteine und Alteras FLEX-8000er mit den notwendigen Daten versehen können, sind um einiges günstiger als die

OTP-Versionen der genannten Hersteller.

Lucent Technologies und ihre Designschiemde Bell Labs will die nächste Generation ihrer FPSC-Familie (Field Programmable System Chips) mit speziellen A/D- und D/A-Interfaces ausrüsten. Die so ausgestatteten I/Os sollen den Einbau von gemischt analog-digitalen Funktionen auf den FPSCs ermöglichen. Die analogen Schaltungsteile sitzen als maskenprogrammierbare, anwendungsspezifische Blöcke (ASBs) auf dem Chip, der Anwender entwickelt den digitalen Teil als FPGA-Schaltung hinzu. Diese Mixed-Signal-Implementierung wäre ein großer Schritt näher zu den 'echten' ASICs. Denn bislang ist die PLD-Welt rein digital. *uk*

Literatur

[1] Baukastenprinzip, Cores, Softmakros und Design Reuse, Peter Heusinger, *ELRAD* 1/97, S. 36 ff.

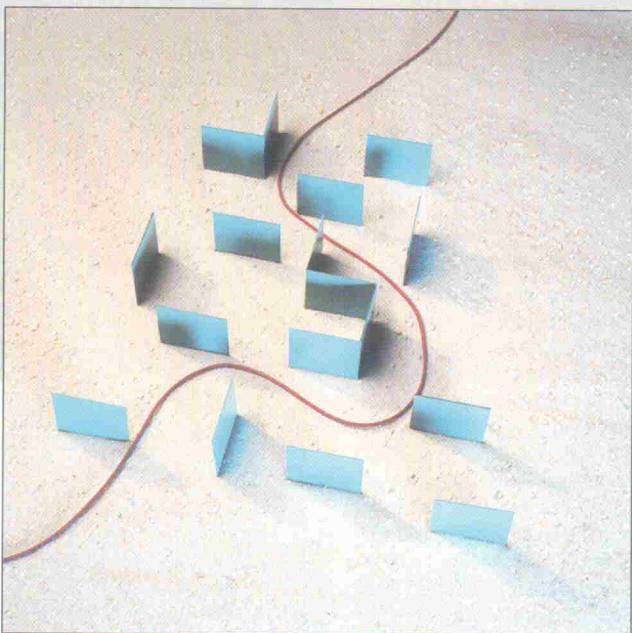
Roter Faden

Leitlinien für das PLD-Design

Entwicklung

David L. Johnson

Ein PLD-Design steht kurz vor dem Download, da knirscht es. Der Fehler lag bereits in der Schaltungsdefinition. Ärgerlich, daß er erst Wirkung zeigt, nachdem viel wertvolle Zeit vertan ist. Solche Pannen lassen sich vermeiden, wenn man die nachfolgend beschriebenen Kriterien beachtet.



In der Vergangenheit standen die Schaltungspartitionierung und das Anfertigen eines Blockschaltbilds am Beginn eines PLD-Designs. Anschließend galt es, für die Auswahl des passenden ICs den Logikbedarf abzuschätzen. Die kritischen Signalwege mußten einer raschen Timing-Analyse unterzogen werden, um sicherzugehen, daß das Endprodukt den Leistungsvorgaben entspricht. Angesichts knapper Designzyklen wurden Platine und Logikdesign parallel entworfen. War alles gut abgeschätzt, bestand die Hoffnung, daß etwaige Änderungen an der Logik keine Auswirkungen auf das Platinenlayout hatten.

Diese Methode hat sich bei kleineren Designprojekten auf der Basis von PAL-Bausteinen, deren Timing und Ressourcenutzung sich relativ genau vorhersagen ließ, bewährt. Angesichts der zunehmenden Dichte heutiger CPLDs und FPGAs ist jedoch das Risiko einer Fehleinschätzung zu groß. Es ist nur schwer vorherzusagen, wieviel Logik tatsächlich in den gewählten Baustein paßt und welche Leistungsfähigkeit erzielt werden

kann. Andererseits ist es risikant, ein Platinenlayout in die Fertigung zu geben, bevor das Design des programmierbaren Logikbausteins steht und verifiziert ist.

Wie aber läßt sich das Risiko eines parallelen Designs von Leiterplatte und programmierbarem IC vermindern, wenn es auf kurze Markteinführungszeiten ankommt? Alle Gefahren kann man zweifellos nicht ausräumen, doch gibt es einige Möglichkeiten zur Reduzierung des Zeit- und Arbeitsaufwandes für Fehlersuche und Debugging.

Erst spezifizieren ...

Den ersten Schritt in einem erfolgreichen Design bildet die Spezifikation mit einer detaillierten Funktionsanforderung. In bezug auf die Leiterplatte erfordert dies das Anfertigen eines formellen Pflichtenhefts, in dem die Arbeitsweise der Schaltung und sämtliche Schnittstellen ebenso beschrieben werden, wie die zugrundegelegten Annahmen. Dieses Dokument dient als Referenz, wenn die Schnittstellen zum übrigen System entworfen werden. Heutzutage reicht die

Komplexität eines einzigen programmierbaren Chips bereits nahe an die einer ganzen Leiterplatte heran. Es kommt deshalb darauf an, die Designanforderungen auf dieser Stufe ebenso zu spezifizieren wie auf der Leiterplatten-Ebene. Wenn Leiterplatte und PLD von ein und derselben Person bearbeitet werden, ist ein formelles Pflichtenheft überflüssig.

Anders verhält es sich, wenn unterschiedliche Entwickler mit dem PCB- und dem PLD-Design betraut sind. Dann sollten sämtliche Anforderungen dokumentiert und allen am Projekt Beteiligten zur Verfügung gestellt werden. Ergeben sich Änderungen am Design, die das Timing oder die Signaldefinition betreffen, ist die Spezifikation zu aktualisieren, um sie stets auf dem neuesten Stand zu halten. Das Dokumentieren der Spezifikation gibt den Beteiligten eine Referenz in die Hand, wenn ein bestimmter Aspekt unter den verschiedenen Mitgliedern eines Designteams strittig ist. Das Argumentieren anhand einer dokumentierten Spezifikation ist einfacher, als sich zu erinnern, was in einer früheren Diskussion festgelegt wurde. Durch die Dokumentation wird zudem einer möglichen Fehlinterpretation von Zielsetzungen vorgebeugt. Sobald das Pflichtenheft erstellt und die Schaltung in einzelne Blöcke gegliedert ist, kann mit dem detaillierten Entwurf begonnen werden.

Am besten geht man hierbei modular vor, denn kleinere Logikabschnitte lassen sich einfacher entwickeln und debuggen als große. Dazu kann man im Kopf 'Mini-Pflichtenhefte' für jeden Schaltungsteil des Blockschaltbilds erstellen und alle besonderen Schnittstellenanforderungen notieren. Spezielles Augenmerk erfordern Signale, die asynchron in eine Schaltung gelangen. Werden diese übersehen, können sich in der Funktionsweise der Schaltung intermittierende Fehler ergeben, deren Behebung außerordentlich schwierig sein kann. Das separate oder modulare Design der Blöcke trägt dazu bei, eine gewisse Organisation zu wahren und sicherzustellen, das kritische Spezifikationen nicht übersehen werden.

David L. Johnson ist Applikationsmanager bei Cypress und dort für die Definition neuer PLD-Architekturen verantwortlich.

Da PLD-Designs immer mehr den Charakter von Leiterplattendesigns annehmen, sollten für eine erfolgreiche Entwicklung auch die bei Platinen üblichen Vorsichtsmaßnahmen beachtet werden. Auch wenn die Anbieter großer PLDs bestrebt sind, die Auswirkungen von Signalreflexionen, Oszillationen und Übersprechen innerhalb ihrer Bausteine zu minimieren, existiert im Zusammenhang mit schaltenden Logikelementen nach wie vor eine prinzipbedingte Störschwelle. Abhängig von der internen Platzierung der einzelnen Logikfunktionen können die Timing-Abweichungen der internen Signale sehr stark schwanken.

... dann synchronisieren

Am besten fährt man mit synchronen Logikschaltungen, die auch in Umgebungen mit hohem Störaufkommen einsetzbar sind. In synchronen Designs werden die Takteingänge von speichernden Funktionselementen (beispielsweise Flipflops, Registern, Zählern oder Zustandsschaltungen) nur von einem einzigen Systemtakt angesteuert. Kombinatorische Logik darf man dagegen nicht zum Ansteuern eines Speicherelements benutzen. Da die Zustandswechsel an den Ausgängen von Speicherelementen den größten Anteil am Rauschen eines digitalen Systems ausmachen, ist ein synchrones Design weniger empfindlich gegen Schaltrauschen. Es steht so viel Zeit zur Verfügung, daß sämtliche Schaltspitzen vor der nächsten Taktflanke abgeklungen sind und mit dem folgenden Zustandswechsel des Taktsignals störungsfreie Signale abgetastet werden (Bild 1).

Asynchrone Eingänge wie etwa Preset- oder Reset-Anschlüsse sollte man niemals zur Ausführung von Systemlogikfunktionen heranziehen. Lediglich für die Power-on-Funktion eines Systems oder die Testinitialisierung können asynchrone Eingänge geeignet sein. Im Idealfall sollten dann lediglich eine einzige Taktfrequenz und eine einzige Phase benutzt werden. Die Störungen aus allen Speicherelementen sind auf diese Weise vorhersagbar und ermöglichen ein stabiles Signal vor dem nächsten Takt. Wird dagegen mit

mehreren Taktsignalen gearbeitet, sind die Störungen in einem größeren Teil des Zyklus vorhanden, den Signalen steht also weniger Zeit zum Stabilisieren zur Verfügung.

Gelegentlich müssen Daten mit einer Taktrate an Register übertragen werden, die geringer ist als der Systemtakt. In diesen Fällen ist es besser, ein separates Freigabesignal zum Stabilisieren des am Register herrschenden Ausgangszustands zu generieren, als den Takt logisch zu unterbrechen oder ein zweites Taktsignal zu verwenden, das logisch vom Haupttakt abgeleitet ist. Nur bei der erstgenannten Methode bleiben die Störungen vorhersagbar (Bild 2).

Beide Taktflanken können allerdings in bestimmten Systemen dazu dienen, die Frequenz der Datenübertragung zu erhöhen. Dies halbiert jedoch auch die Stabilisierungszeit. Beispielsweise benutzt man die negative Phase eines Taktes, wenn eine Mittenabtastung von Daten erforderlich ist, die soeben in ein PLD übertragen wurden. Sollten sowohl Daten als auch Systemtakt, die beide von außen in das PLD eingespeist werden, gepuffert werden, könnte die zeitliche Beziehung zwischen beiden zu einer Race-Condition führen (welches ist zuerst da). Vorhersagen lässt sich diese Reihenfolge jedoch nicht. Die Mittenabtastung (center sampling) kann dieses Timing-Problem lösen, indem die negative Taktflanke zum Abtasten der Daten benutzt wird. An die von der negativen Flanke ausgelöste Signalerfassung sollte sich dann unmittelbar ein von der positiven Flanke getakteter Synchronisierimpuls anschließen. Auf diese Weise wird der größte Teil der Schaltung von der positiven Taktflanke getaktet. Die ausschließlich an der Peripherie der Schaltung verwendete negative Taktflanke wird sich nur minimal auf das Gesamtstöraufkommen auswirken (Bild 3).

Sämtliche asynchronen Signale sollten zum Systemtakt synchronisiert werden, sobald sie in die Schaltung geführt werden sind. Dabei darf jedoch möglichst nur ein einziges synchronisierendes Element zum Einsatz kommen. Mehrere Synchronisierer könnten unter-

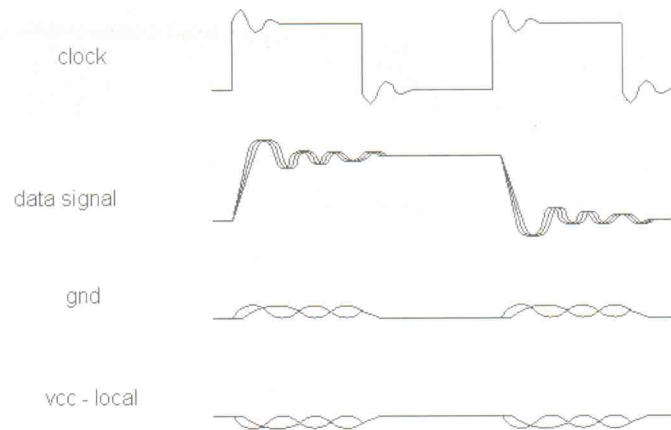


Bild 1. Auf der Masse- und Vcc-Leitung entstehen Störungen im Anschluß an die aktive Taktflanke. In einem synchronen Design haben die Signale vor der nächsten Taktflanke ausreichend Zeit zur Stabilisierung.

schiedliche Schwelleneigenschaften haben und dazu führen, daß verschiedene Schaltungsteile mit einer Phasenverschiebung zu anderen Abschnitten laufen.

Einige Bausteine bieten für ihre Eingangsmakrozellen eine Konfigurationsoption, mit der sich solche unvorhersagbaren asynchronen Eingangssignalen verläßlich synchronisieren lassen. Da die Synchronisiererelemente in jeder Eingangsmakrozelle auf ein und demselben Halbleiterchip sitzen, sind ihre Schaltwellen exakt aufeinander abgestimmt. Dadurch ist nur ein minimaler Versatz (skew) zwischen den Eingangssignalen zu beobachten.

Auf dem Prüfstand

Prüfbarkeit läßt sich auf zwei Weise betrachten. Zum einen ist sie ein Mechanismus zum Ermitteln der einwandfreien Schaltungsfunktion während der Produktion. Andererseits wird sie zum Prüfen und Debuggen eines neuen Designs implementiert. Die Prüfbarkeit im ersten Sinn stützt sich üblicherweise auf ein automatisches Prüfsystem (Automatic Test Equipment, ATE), das Testvektoren (Stimuli) an den Prüfling legt und die entstehenden Ausgangssignale mit den Solldaten vergleicht. Bei Platinen werden im allgemeinen nur die Eingangssignale angesteuert und diejenigen Ausgangssignale erfaßt, die am Steckverbinder herausgeführt sind. Bei programmierbaren Logikbausteinen kann sich das Interface zum ATE auf eine serielle Schnittstelle gemäß IEEE 1149.1 beschränken. Ein

solches vieradrige Interface bezeichnet man als Test Access Port (TAP). Die korrekte Funktion eines Bausteins läßt sich ermitteln, indem Datenmuster mit den entsprechenden Befehlen in den Prüfling hineingetaktet und die resultierenden Daten herausgelesen und für einen Vergleich mit den Sollwerten an das ATE übertragen werden.

Testsignale

Verbindungen auf der PCB-Ebene lassen sich verifizieren, indem man ein Datenmuster auf die Ausgänge eines Quellbausteins gibt und anschließend die Werte an den Eingängen des verbindenden Bausteins erfaßt und mit den Sollresultaten vergleicht. Größere und komplexe reprogrammierbare Logikbausteine sollten immer über ein serielles Test-Interface gemäß IEEE 1149.1 verfügen, das die interne Prüfung des Bausteins unterstützt.

Im Hinblick auf den Zeitaufwand für das Debugging ist die zweite Form des Prüfbarkeitsaspektes mindestens ebenso wichtig. Es kommt (leider) nur sehr selten vor, daß ein umfangreiches, in einen programmierbaren Logikbaustein implementiertes Design im Zielsystem auf Anhieb korrekt arbeitet. Auch bei eingehendster Simulation sind nachträgliche Modifikationen selten zu vermeiden. Schließlich ist es praktisch unmöglich, sämtliche möglichen Signalkombinationen zu verifizieren. Es ist deshalb ratsam, eine Schaltung mit Möglichkeiten zum Testen auszustatten und sie ausreichend flexibel zu gestalten.

Für eine funktionale Verifikation gilt es, die fehlerhaften Schaltungsteile zu ermitteln oder – umgekehrt ausgedrückt – festzustellen, welche Abschnitte korrekt arbeiten. Berücksichtigt man die Debug-Phase schon im Entwurfsstadium, lassen sich bereits zu einem frühen Zeitpunkt Zugänge zu Steuersignalen im Schaltungssinnern vorsehen. Diese können später beispielsweise zur Triggerung von Oszilloskop oder Logikanalysator benutzt werden.

Dazu sollte man ganz am Anfang feststellen, welche Signale eine Fehlersuche und das Debugging vereinfachen können. Diese führt man dann an zusätzliche Anschlüsse des Bausteins heraus. Interessant sind hier insbesondere Signale, an denen sich der Betriebszustand einzelner Schaltungsteile ablesen lässt. Die LSBs und Top-Count-Signale von Zählern erweisen sich beispielsweise als sehr hilfreich bei der Bestimmung der Echtzeitfunktionalität. Steuersignale wie zum Beispiel Zeilen- und Frame-Synchronisationssignale, Ladesignale und Bits von Zustandsschaltungen sollten ebenfalls zu Testzwecken herausgeführt werden. Eingänge, mit denen sich definierte Schaltungsteile außer Betrieb setzen oder umgehen lassen, schaffen außerdem die Möglichkeit, einzelne Blöcke zu isolieren und separat zu testen. Deshalb gilt es, solche 'Anknüpfpunkte' aufzuspüren und nach außen zu legen.

Zeichnen oder Schreiben

Es ist hauptsächlich eine Frage persönlicher Vorlieben oder Erfahrungen, ob man ein Design als Schaltplan, in einer Hardware-Beschreibungssprache oder mit einer Kombination aus beiden Methoden erfasst. Allerdings sollte man sich bei dieser Entscheidung einige Unterschiede vor Augen halten.

Schaltpläne, die in der Vergangenheit üblicherweise zur Designerfassung benutzt wurden, können sich als sehr umständlich erweisen, wenn eine komplexe Zustandsschaltung mit Logiksymbolen und Leitungen beschrieben werden muß. Eine HDL eignet sich dagegen zwar hervorragend zur einfachen Beschreibung einer Zustands-

schaltung oder einer arithmetischen Funktion. Aber der Signalfluss in Datenpfaden und Schnittstellen wird hier nicht so deutlich. Es ist schwierig, in einer umfangreichen HDL-Textdatei sämtliche Punkte zu finden, an die ein Signal angeschlossen werden muß. Eine Kombination beider Verfahren ist deshalb nicht unüblich. Damit läßt sich ein Teil der Schaltung (möglicherweise eine Zustandsschaltung oder ein Zähler) per VHDL beschreiben und diese mit einem grafischen Symbol kennzeichnen, das anschließend in den Schaltplan eingefügt wird. Möglicherweise ist dies die schnellste und übersichtlichste Alternative zur Designerfassung.

Nachteilig an der Schaltplaneingabe ist die mangelnde Portierbarkeit. Denn ein schematischer Entwurf läßt sich nicht ohne weiteres an andere Design- und Synthesewerkzeuge übertragen. Jedes EDA-Tools bedient sich bei der Schaltplaneingabe seiner eigenen Symbolbibliotheken. Normalerweise werden diese Symbole ausschließlich im Zusammenhang mit den Logikfamilien eines einzigen PLD-Anbieters eingesetzt. Will man dann mit den Bausteinen eines anderen Herstellers arbeiten, muß das Design erneut mit dessen Bibliotheken erzeugt werden. Entschärft wird diese Situation durch die zunehmende Verbreitung des LPM-Konzepts (Library of Parameterized Modules, Bibliothek mit parametrisierten Modulen). Bei LPM handelt es sich um einen neuen Standard, der für die Vereinheitlichung von Symboldefinitionen zwischen verschiedenen Halbleiter- und CAE-Anbietern sorgt. Er soll sicherstellen, daß für jeden Schaltungsteil die am besten geeignete Eingabemethode benutzt werden kann und das Design auf andere, den Standard unterstützende Tools portierbar ist.

Zwischenzeugnis

Im Verlauf einer Entwicklung ist es am einfachsten, die Funktion einzelner Blöcke unmittelbar nach ihrer Erfassung zu simulieren. Wartet man dagegen mit der Simulation, bis alle Blöcke eingegeben sind, lassen sich gerade Fehler auf Systemebene nur schwer auf einen bestimmten Schaltungsteil einkreisen.

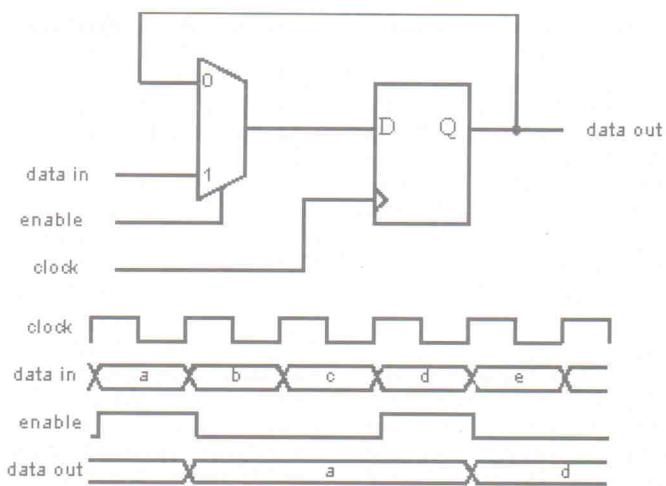


Bild 2. Die Abbildung zeigt eine sichere 'Auftast'-Methode zum synchronen Takteln mit geringerer Frequenz. Man sollte stets nur eine Phase des Taks verwenden und so dafür sorgen, daß das Signal möglichst viel Zeit zum Stabilisieren hat.

So ist beispielsweise schwierig festzustellen, ob ein Zähler lediglich wegen eines nicht korrekt initialisierten Freigabesignals falsch arbeitet, oder ob der Fehler im Zähler selbst liegt. Die Lösung kann hier jedoch nicht in der Verifikation langer Zählersequenzen liegen. Statt dessen reicht es, die Randwerte der Zustandswechsel in Steuersignalen zu simulieren. So ist es zum Beispiel für die Funktionsverifikation eines Adreßgenerators für ein Videosystem nicht notwendig, jede einzelne Adresse zu durchlaufen. Vielmehr sollten die Adressen und Steuersignale (zum Beispiel Schreibfreigabe und Chip-Select) am Beginn und am Ende eines Line-Sync-Impulses sowie bei der Erzeugung sämtlicher Schreibfreigaben überprüft werden. Das Simulieren der Adressen am Beginn des Line-Sync-Impulses gibt Gewißheit darüber, daß alle Adressen korrekt starten und fehlerfrei inkrementiert werden. Das Simulieren der Zeilenende-Synchronisation wiederum liefert die Bestätigung, daß die Adreßerzeugung nicht vorzeitig abgebrochen wird und sämtliche Adreßbits ihre Zustände wie vorgesehen ändern.

Wichtig für die Systemverifikation ist auch die Simulation vor und nach jedem wichtigen Zustandswechsel eines Steuersignals. So können in dem zuvor angeführten Beispiel der Adreßgenerator sowohl im Read-Modus korrekt arbeiten, indem er sämtliche Leseadressen und Steuersignale erzeugt, als auch der Write-Modus einwandfrei

funktionieren. Probleme könnten dennoch beim Wechsel zwischen zwei Betriebsarten auftauchen. Bild 4 zeigt einen solchen Logikfehler. Während die beiden Betriebsarten selbst fehlerfrei funktionieren, bleibt das Signal `write_en`* nach Verlassen des Schreibmodus bestehen, obwohl bereits die Lese-Betriebsart aktiviert ist.

Früher haben sich die Anwender programmierbarer Logik auf eine Systemverifikation der Platine verlassen. Diese bildete den Abschluß der Funktionsverifikation. Angesichts der heute üblichen Komplexitäten von Designprojekten ist jedoch eine Simulation als Ganzes mit akzeptablem Zeitaufwand kaum mehr möglich. Deshalb ist eine Funktionsverifikation des Gesamtsystems (also des Boards) in den meisten Fällen als Ergänzung zur Schaltungssimulation erforderlich.

Hier kommt die In-System-Rekonfigurierbarkeit (ISR) von PLDs ins Spiel. ISR erlaubt es, ein Design in einem umfassenden Systemtest auf einfache Weise herunterzuladen und zu prüfen. Bietet das gewählte PLD zudem genügend interne Verdrahtungsressourcen, können Designänderungen, die sich während der Verifikation im Gesamtsystem ergeben, geladen werden, ohne die zuvor für externe Signale festgelegten Anschlüsse zu verändern. Ist das PLD flexibel genug – sind also genügend Verdrahtungsressourcen vorhanden oder ist der Baustein nicht bis zur Obergrenze seiner Kapazität bezüglich Gatterzahl und I/Os belegt – kann

somit gleichzeitig am Leiterplattenlayout und am Design des PLD gearbeitet werden. Komplexe PLDs, die einen Test per Boundary Scan (gemäß IEEE 1149.1) und auch die umfassende interne Abtastung sämtlicher PLD-Register unterstützen, vereinfachen eine Funktionsverifikation nochmals beträchtlich.

Maß oder Masse

Die Zeit für das Dokumentieren der Designanforderungen, für die Funktionssimulation, das Analysieren der Testmethoden und die Schaltungserfassung stellt eine Anfangsinvestition dar, die den Zeitaufwand für das Debugging und Testen am Ende des Entwurfszyklus verringert. Der Zeitrahmen für Synthese und Fitting (das Einfügen des Designs in den Baustein) hängt in hohem Maße von den verfügbaren Tools und der gewählten Bausteinarchitektur ab. Einige Tools arbeiten vollkommen automatisch per Knopfdruck. Sie synthetisieren das Design, nehmen das Plazieren und Verdrahten vor und melden sich, wenn diese Arbeiten beendet sind. Tauchen keine Fehlermeldungen auf, sollte das Design anschließend in den Baustein passen und die vorgegebene Leistungsfähigkeit erreichen. Im Idealfall könnte man sich so darauf beschränken, dem Tool eine Designbeschreibung zu geben, die gewünschten Leistungsdaten zu spezifizieren und auf die Lösung zu warten, die in einer fertigen Datei zum Programmieren des Bausteins bereitsteht.

Die Realität weicht jedoch leider von diesem Idealzustand ab. Oftmals ist ein erheblicher Zeitaufwand notwendig, sich mit den funktionalen Besonderheiten und dem Tool-Ablauf vertraut zu machen (wobei dieser Aufwand natürlich mit jedem Design sinkt). Dabei ist

es ohne eingehende Kenntnisse über die Architektur eines Bausteins und ihrer Restriktionen nicht möglich, die vorgegebenen Leistungsdaten zu realisieren. Oft geht es nicht ohne manuelles, nerven- und zeitraubendes Place & Route vonstatten. Auf der anderen Seite bieten 'automatische' Tools manchmal zu wenig Möglichkeiten, auf den Abwägungsprozeß einzuwirken. Insbesondere wenn es gilt, die Timing-Anforderungen für einen kritischen Signalweg einzuhalten, ist man in solchen Fällen der Effektivität der Software 'ausgeliefert'.

Es spricht also einiges für Tools, die zwar automatisch arbeiten, dem Entwickler aber dennoch genügend Einflußmöglichkeiten bieten. Eine erhebliche Arbeitserleichterung und zudem ein Garant für optimalere Implementierungen stellt die Möglichkeit der Modularerzeugung dar. Hierbei sucht die Software das Design nach Logikkonfigurationen ab, die sich durch ein besonderes, eigens für die jeweilige Bausteinarchitektur optimiertes Schaltungsmodul ersetzen lassen. Dieser Prozeß läuft automatisch ab und verlangt vom Entwickler keine eingehenden Kenntnisse über die Architektur.

Zeitzeichen

Im Anschluß an Synthese und Place & Route benötigt man eine Simulationsdatei, deren Timing- und Laufzeitangaben die Plazierung der Signale im Baustein, die Anzahl der vom jeweiligen Signal angesteuerten Eingänge und die aus der Verdrahtung des Signals resultierende Laufzeit widerspiegeln. Asynchrone Eingänge sollten unter den ungünstigsten Bedingungen (worst case) simuliert werden (zum Beispiel mit einer Vorbereitungszeit von 0 ns), um zu prüfen, ob sich die Schaltung wie erwartet stabilisiert.

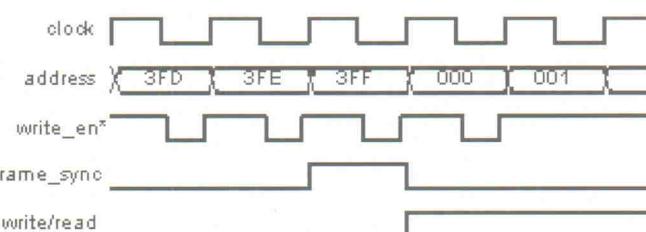


Bild 4. Aufgrund eines Logikfehlers bleibt das Signal **write_en*** nach dem Wechsel vom Schreib- in den Lesemodus zu lange bestehen.

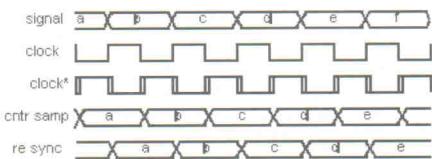
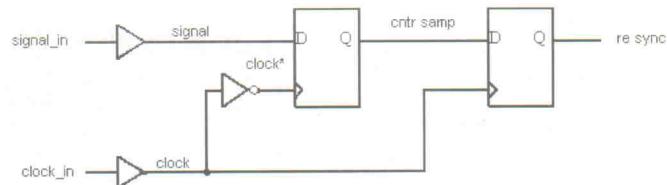


Bild 3. Die Pufferung der in den Chip eingespeisten Signale durch Mittenabtastung.

Asynchrone Eingänge an einem programmierten Baustein, die nicht hinreichend synchronisiert sind, rufen intermittierende Schaltungsausfälle hervor, deren Ermittlung extrem viel Zeit erfordert.

In einem erfolgreichen Design entsprechen die Ergebnisse der Timing-Simulation auf einen Taktzyklus genau den Resultaten der Funktionssimulationen. Die Signallflanken werden sich infolge von Belastungseffekten und Laufzeiten gegeneinander verschieben. Sie dürfen aber nie die Grenze zu einem anderen Taktzyklus überschreiten. Wenn sich die Laufzeiten so weit aufsummieren, daß sie (abzüglich der Vorbereitungszeit) mehr als einen Taktzyklus ausmachen, muß das Place & Route wiederholt werden. Per Constraints werden dabei kritische Signale anders belastet oder gepuffert, um die gewünschte Betriebsfrequenz zu erreichen. In solchen Fällen kommt es insbesondere auf die gute Verdrahtbarkeit des Bausteins an. Paßt das Design nicht mehr in das ausgewählte PLD oder läßt sich die gewählte Anschlußbelegung nicht mehr beibehalten, wenn Änderungen zur Einhaltung der Leistungsvorgaben vorgenommen wurden, kann man sehr viel Arbeitszeit abschreiben.

Punktum

Beachtet man bei der Abwicklung eines umfangreichen PLD-Designs einige Dinge, gestalten sich Fehlersuche und Debugging erheblich schneller und einfacher. Die im Artikel beschriebenen Aspekte hier noch einmal auf den Punkt gebracht: Sind im Vorfeld sämtliche Designanforderungen schriftlich

festgehalten worden, kann man sich im gesamten Designprozeß auf diese Vorgaben beziehen und prüfen, ob nichts vergessen wurde.

Die prinzipielle Vorgabe muß eine synchrone Designtechnik und ein einziger Systemtakt sein; sämtliche asynchronen Eingänge werden an einem einzigen Punkt synchronisiert.

Um schon während des Designs Prüfbarkeit zu gewährleisten, fügt man die für eine Funktionsverifikation notwendigen Prüfpunkte und Kontrollmöglichkeiten ein. Ein Testport gemäß IEEE 1149.1 (wenn vorhanden) sollte zur Abfrage interner Zustände des Prüflings zum Einsatz kommen.

Bei der Schaltungserfassung empfiehlt sich ein nachvollziehbarer Designstil, der leichte Beschreibbarkeit und Verfolgbarkeit während der Debug-Phase erlaubt. Jeder Schaltungsabschnitt des Designs wird unmittelbar nach der Eingabe simuliert und abschließend eine Simulation des gesamten Designs durchgeführt.

Synthesetools sollten einerseits automatisch zu Lösungen kommen können, andererseits aber eine Beeinflussung durch den Entwickler erlauben.

Die gewählten Bausteine sollten über ausreichend Verdrahtungsressourcen verfügen, um eine einmal gewählte Anschlußbelegung auch nach Modifikationen am Design beibehalten zu können.

Beachtet man die hier genannten Aspekte, dürfte selbst ein umfangreiches Designprojekt mit programmierbarer Logik erheblich weniger Probleme mit sich bringen. **uk**

DM 14,80
inkl. CD-ROM

ct report

Geld online

Homebanking

Brokerage

Shopping

ct report
Geld online

Als zusätzlicher Bonbon:
Die CD-ROM, die u.a.
fast alle getesteten
Börsenprogramme als
Lightversion enthält.

Sicherheit

Börsensoftware

Versicherungen
Immobilien

Elektronisches Geld



Unentbehrlich:

Das neue c't-Sonderheft.

Mit vielen kritischen Tests, Infos und Tips zu Geldgeschäften in Computernetzen.

Jetzt
am Kiosk.

Infos und Bestellung über:
<http://www.heise.de>
EMail: abo@heise.de
Fax: 05 11 / 53 52-289

TELEFAX

ELRAD

Magazin für Elektronik und technische Rechneranwendungen

AN

(Empfänger)

Firma

Straße, Nr.

PLZ, Ort

Telefon

Fax-Nr.

Ich bitte um weitere Informationen zu

Anzeige

Beihefter

Beilage

Ausgabe Nr.

Seite

Produkt

Schlagzeile

Senden Sie mir Ihre Unterlagen

Rufen Sie mich bitte an

Ich wünsche Ihren Besuch

VON

(Absender)

Firma

Abteilung

Name

Vorname

Straße, Nr.

PLZ, Ort

Telefon

Fax-Nr.

Kleiner Tipp: Kopieren Sie sich diese Seite.

Der **ELRAD**-Service für Direkt-Informationen vom Hersteller:

- gezielte Abfrage
- ohne Umwege über den Verlag
- Gewünschtes ankreuzen bzw. ausfüllen, Firmenanschrift und Absender eintragen, Karte frankieren ... und zur Post.
- Bitte denken Sie daran, daß die Karten nur für Direkt-Anfragen beim Hersteller konzipiert sind. Senden Sie deshalb Ihre Anfragen nicht an den Verlag.

Ausnahme: Wenn Sie Fragen an die Redaktion haben, können Sie die Karten ebenfalls verwenden.

DAQ Designer 97

ist **gratis**
erhältlich unter
089/741 31 30



NATIONAL INSTRUMENTS
The Software is the Instrument

National Instruments Germany GmbH
Konrad-Celtis-Str. 79 • 81369 München
Tel.: 089/741 31 30 • Fax: 089/714 60 35
nig.cs@natinst.com. • www.natinst.com/german
Wir stellen aus: Sensor Nürnberg, Halle D, Stand D-335
Messtechnik München, Stand 61-63

INFO: 06120 - 907010
FAX 907014

Beta
L A Y O U T

get
connected

beta-layout@pcb-pool.com
http://www.pcb-pool.com



EURO
File-Transfer
9070114

ISDN
LEONARDO
9070115

analog
BBS
907016

jsdn
BBS
907018

Der **ELRAD**-Service für Direkt-Informationen vom Hersteller

In der Zeitschrift **ELRAD**, Magazin für Elektronik und technische Rechneranwendungen, Ausgabe _____, Seite _____, fand ich Ihre

Anzeige

Beilage über

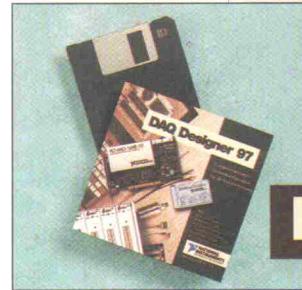
Ich bitte um: Zusendung ausführlicher Unterlagen
 Telefonische Kontaktaufnahme
 Besuch Ihres Kundenberaters

Bitte Zutreffendes ankreuzen bzw. ausfüllen.

Absender nicht vergessen!

Datenerfassung nach Maß !

Der **DAQ Designer 97** ist ein Softwaretool unter Windows, das Ihnen bei der Auswahl einer optimalen Hard- und Softwarekombination für die Datenerfassung (DAQ) mit National Instruments Produkten behilflich ist.



Kostenlos!

Version '97 mit:

- PCI DAQ-Karten
- Neue PCMCIA-Karten
- Bilderfassung
- Signalkonditionierung und Datenerfassung in verteilten Systemen
- VXI-DAQ Module
- Neue Anschlußmodule
- Windows NT Software

CE

**DAQ Designer 97 ist
kostenlos erhältlich
unter 089/741 31 30**

NATIONAL INSTRUMENTS
The Software is the Instrument

PCB-POOL®

BEREITS ÜBER
20000
VERSCHIEDEN

NEU:
SERIE XXS

1 Eurokarte
+ Einrichtung
+ Photoplots
+ MwSt.

=

DM 99,-

Jedes Format ist möglich!

INDUSTRIE
QUALITÄT
FRA. DS. DK. HAL

PCB

PCB

PCB

KOMPLETT-PREISE
incl.
Einrichtung
Photoplots
Mehrwertsteuer

30er POOL

nur .. 39.-

inkl. MwSt.

10er POOL

nur .. 59.-

inkl. MwSt.

20er POOL

nur .. 47.-

inkl. MwSt.

inkl. MwSt.</

Anschrift der Firma, zu
der Sie Kontakt aufnehmen
wollen.

Absender

(Bitte deutlich schreiben)

Vorname/Name

Abt./Position

Firma

Straße/Nr.

PLZ Ort

Telefon Vorwahl/Rufnummer

Name _____
 Firma _____
 Abteilung _____
 Straße _____
 PLZ/Ort _____
 Telefon _____
 Fax _____
 E-mail _____

© Copyright 1997 National Instruments Corporation. Alle Rechte vorbehalten.
 Produkt- und Firmennamen sind eingetragene Warenzeichen ihrer Hersteller.
 elr 6/97

Postkarte

Bitte mit der
jeweils gültigen
Postkartengebühr
freimachen

Firma _____

Straße/Postfach _____

PLZ Ort _____

Abgesandt am _____

199_____

an Firma _____

Angefordert

- Ausführliche Unterlagen
 Telefonische Kontaktaufnahme
 Besuch des Kundenberaters

DAQ Designer 97

ist kostenlos
 erhältlich unter
 089/741 31 30



National Instruments Germany GmbH
 Konrad-Celtis-Str. 79

81369 München



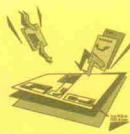
National Instruments Germany GmbH
 Konrad-Celtis-Str. 79 • 81369 München
 Tel.: 089/741 31 30 • Fax: 089/714 60 35
 nig.cs@natininst.com • www.natininst.com/german

Meine Adresse :



elektor

PCB-POOL®



Senden Sie mir die PCB-POOL® Teilnahmebedingungen!

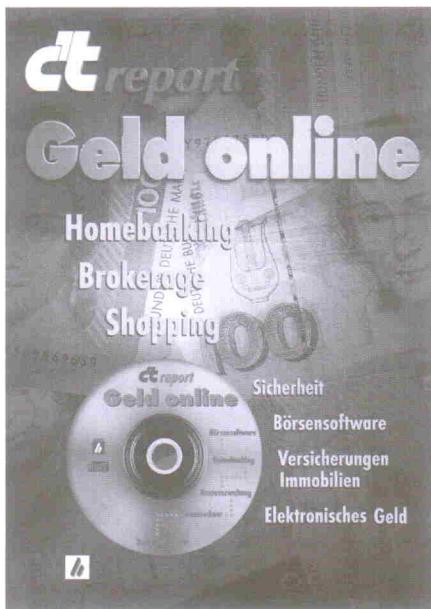
Senden Sie mir die PREVUE-DISC kostenlos zu!

get
connectedINFO: 06120 - 907010
FAX 907014beta-layout@pcb-pool.com
http://www.pcb-pool.com

907015	907014	9070115	LEONARDO	907016	907018

Beta
L A Y O U T
GmbH
Feldstrasse 2
65326 Aarbergen





ct report - Bestellkarte

Bitte
freimachen,
falls Marke
zur Hand.

Abgesandt am

Antwortkarte

Verlag Heinz Heise
Zeitschriften-Vertrieb
Helstorfer Straße 7
30625 Hannover

Zum Verbleib für Ihre Unterlagen

Absender:

Name/Vorname

Beruf

Straße/Postfach

PLZ/Ort

Veröffentlichungen nur gegen Vorauskasse.

Bitte veröffentlichen Sie umstehenden Text in der
nächsterreichbaren Ausgabe von **ELRAD**.

Den Betrag buchen Sie bitte von meinem Konto ab.

Konto-Nr. BLZ

Bank

Den Betrag habe ich auf Ihr Konto überwiesen.

Kreissparkasse Hannover, BLZ 250 502 99, Kto-Nr. 000-019 968
Postgiro Hannover, BLZ 250 520 99, Kto. Nr. 9305-308

Scheck liegt bei.

X

Datum Unterschrift
(unter 18 Jahren der Erziehungsberechtigte)

Bitte
freimachen,
falls Marke
zur Hand.

ELRAD-Kleinanzeige Auftragskarte

ELRAD-Leser haben die Möglichkeit,
zu einem Sonderpreis Kleinanzeigen
aufzugeben.

Private Kleinanzeigen
je Druckzeile 6,00 DM

Gewerbliche Kleinanzeigen
je Druckzeile 10,00 DM

Chiffregebühr 6,50 DM

Antwortkarte

Verlag Heinz Heise
Anzeigenabteilung
Helstorfer Straße 7
30625 Hannover

Bitte
ausreichend
frankieren.

eMedia Bestellkarte

Abgesandt am

Absender

(Bitte deutlich schreiben)

Name/Vorname

Beruf

Straße/Nr.

PLZ/Ort

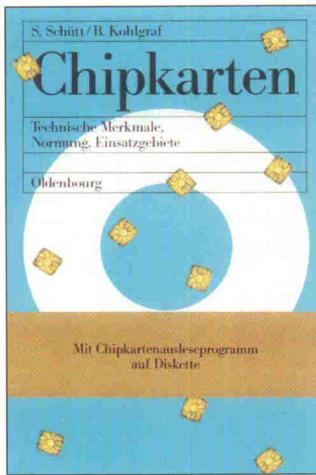
Telefon

Antwortkarte

eMedia GmbH
Postfach 61 01 06
30601 Hannover

Bestellt/angefordert

Abbuchungserlaubnis erteilt am:



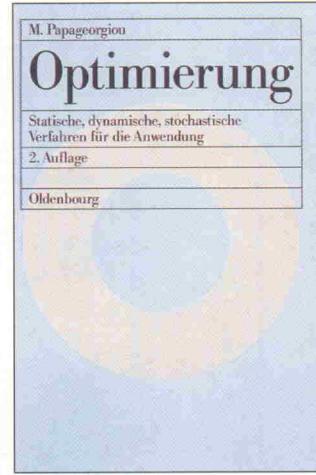
Chipkarten

Spätestens seit der Ausgabe von Telefon- und Krankenversicherungskarten befindet sich in jedem Portemonnaie mindestens ein elektronischer Datenträger. Nun hat der Oldenbourg Verlag, der zur gleichen Firmengruppe gehört wie ODS Oldenbourg Datensysteme (einer der führenden Chipkartenhersteller), ein Buch über Technik, Standards, Einsatz und Entwicklungstendenzen rund ums flache Plastik veröffentlicht. Die Autoren haben bereits in Standardisierungsgremien für Chipkarten mitgewirkt. Sie erläutern neben den technischen und normativen Eigenschaften von synchronen und asynchronen Karten auch die praktischen Einsatzgebiete wie Kartentelefone, Mobilfunk, Krankenversicherung, Mautsysteme sowie elektronischen Geldbörsen und Schlüsseln. Das aufschlußreiche Kapitel Industrie und Chipkarten beschreibt die Aktivitäten ausgesuchter Unternehmen – gleichsam ein 'who is who' der Chipkartenbranche mit Verflechtungen der Firmen und Hintergrundinformationen. Insgesamt stellt das Buch sowohl für Profis als auch für Laien ein umfassendes und informatives Werk zum Thema Chipkarte dar. cf



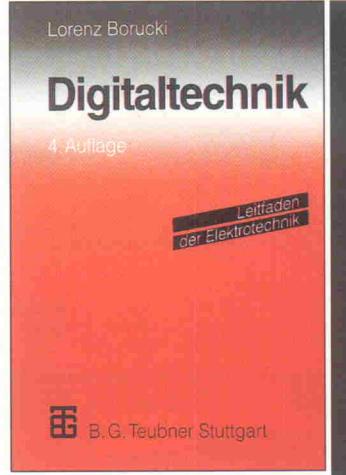
Digitale Signalverarbeitung

Ganz ohne Grundkenntnisse der analogen und digitalen Nachrichtentechnik sollte man sich besser nicht an das vorliegende Werk herantrauen. Es wendet sich vornehmlich an Studenten der Fachrichtungen Nachrichten- und Datentechnik sowie Technische Informatik. Man merkt dem Buch durchaus an, daß es aus Vorlesungsmaterial entstand. Doch verstehen die Autoren, den trockenen Stoff durch anschauliche Beispiele verdaulich zu machen. Dabei leiten sie aus der jeweiligen Aufgabenstellung schrittweise ein Pascal-Programm ab, so daß der Lösungsweg anschaulich wird. Das so entstandene Programm kann man mittels der auf der beiliegenden Diskette vorhandenen Toolbox DSV_SIM – ein Turbo-Pascal-Compiler ab Version 5.5 wird vorausgesetzt – erproben. Die vorliegende zweite Ausgabe erfuhr wesentliche Erweiterungen im praktischen Teil, der sich Übungen mit den PC-Simulationspaketen Matlab/Simulink sowie DSV_SIM widmet. Kurze Einführungen in die Softwarepakete geben zusätzliche Hilfestellung. ea



Optimierung

Optimierungen führen in vielen Bereichen der Wissenschaft und Technik wie zum Beispiel auch der Simulation elektronischer Schaltungen unter Ausnutzung moderner Rechnertechniken oftmals schnell zu effizienten und theoretisch abgesicherten Lösungen, wie sie einzig auf Grundlage von Expertenwissen in vielen Fällen nicht erreichbar wären. Das Buch präsentiert eine breite und einheitliche Übersicht über statische, dynamische und stochastische Verfahren der Optimierungstheorie, die für praktische Anwendungen ausgereift sind. Die Übersicht umfaßt sowohl klassische, vielfach bewährte Optimierungsverfahren als auch jüngere Entwicklungen, die für zukünftige Applikationen vielversprechend erscheinen. Der Autor bietet eine Einführung in die theoretischen Grundlagen sowie in die numerischen Verfahren der Optimierung und wendet sich mit seinem Werk an Studenten höherer Semester, die Optimierungstheorie in ihrem jeweiligen Fachgebiet einsetzen. Um die Verfahrensweisen für die jeweiligen Optimierungsansätze zu veranschaulichen, finden sich zu jedem Abschnitt mehrere durchgerechnete Beispiele aus der Praxis. PvH



Digitaltechnik

Die vierte, überarbeitete und stark erweiterte Auflage aus der Reihe 'Leitfaden der Elektrotechnik' vermittelt die Grundlagen digitaler Schaltungen in der Elektrotechnik. Dem Autor des Buches ist es gelungen, ständigen Praxisbezug zu halten, ohne dabei die Theorie zu vernachlässigen. Den Anfang des Buches bildet eine Einführung in die Boolesche Schaltalgebra, in die Kodierungstheorie und die digitalen Standardschaltungen. Lorenz Borucki erläutert den technischen Aufbau und die Auslegung von Bussystemen inklusive Schnittstellen und Pegelumsetzer und stellt verschiedene Halbleiterspeicher sowie PLDs und Wandlertypen vor. Hervorzuheben ist das Kapitel 18, das die Theorie und Praxis von digitalen Automaten behandelt. Hier findet man eine ausgiebige Quelle zu Halbautomaten, FSM, Mealy und Moore. Die Betriebsweisen getakteter und ungetakteter Automaten, ihre Kodierung und mögliche Probleme werden verständlich dargestellt. Sehr schön auch der Anhang des Buches, der etliche Literaturhinweise, normierte Schaltzeichen, DIN-Norm-Verweise, ein Glossar und das obligatorische Stichwortverzeichnis enthält. Alles in allem ein empfehlenswertes Grundlagenwerk zur Digitaltechnik. uk

Stefan Schütt, Bert Kohlgraf
Chipkarten
Technische Merkmale,
Normung, Einsatzgebiete
München 1996
R. Oldenbourg Verlag
215 Seiten
Chipkartenausleseprogramm
DM 72,-
ISBN 3-486-23738-1

Peter Gerdzen, Peter Kröger
Digitale Signalverarbeitung in der Nachrichtenübertragung
2. Auflage
Berlin, Heidelberg 1997
Springer Verlag
500 Seiten, mit Diskette
DM 68,-
ISBN 3-540-61194-0

Markos Papageorgiou
Optimierung
Statistische, dynamische,
stochastische Verfahren für
die Anwendung
Feldkirchen 1997
Franzis-Verlag
304 Seiten
DM 89,-
ISBN 3-7723-4662-6

Lorenz Borucki
Digitaltechnik
Leitfaden der Digitaltechnik
Stuttgart 1996
B. G. Teubner
389 Seiten
DM 56,-
ISBN 3-519-36415-8

Zip/Jaz-Drive



jeweils 1 Medium mit Tools anbei!



PC-ZipDrive Par.	Parallel Port	299,-
PC-ZipDrive SCSI	SCSI-extern	299,-
PC-ZipDrive Int.	SCSI-intern, inkl. Controller	299,-
PC-ZipMedium DOS	DOS-formatiert	26,-
PC-ZipTasche		69,-

Streamer

PC-Ditto 2GB ext.	parallel, 1GB/2GB kompr.	378,-
PC-Ditto 2GB int.	intern, 1GB/2GB kompr.	278,-
PC Ditto QW 2GB	Medium 2GB	39,-

Grafikkarten PCI



Winner

PC-ELSA 1000Trio	Trio64/V+ 2MB	118,-
PC-ELSA 2000/3D2	AVI 2MB / V-RAM	365,-



Victory 3D

PC-ELSA VIC3D2MB	EDO-RAM	179,-
PC-ELSA VIC3D4MB	EDO-RAM	279,-

matrox Millennium

bis 220MHz!!!

PC-Matrox MI 2MB	2MB W-Ram	349,-
PC-Matrox Mi 4MB	4MB W-Ram	449,-

matrox Mystique

PC-Matrox MY 2MB	2MB SG-Ram	249,-
PC-Matrox MY 4MB	4MB SG-Ram	309,-

CD-ROM Laufwerke

intern

MITSUMI

PC-CDR FX800	Mitsumi 8-fach speed //IDE	189,-
PC-CDR FX1200	Mitsumi 12-fach speed //IDE	229,-

PIONEER

PC-CDR DR-A12X	12-fach speed //IDE	249,-
PC-CDR DR-U12X	12-fach speed /SCSI	325,-

CD-ROM Zubehör

PC-CDR Contr.	IDE-CD-Rom Controller	27,-
PC-CDR Caddy	Universalträger	7,-
PC-CD Leerhülle	Jewelbox	0,65
PC-CD Leerhülle 2	Doppelhülle	1,25



Wechselrahmen für HDs

PC-Wechsler AT	26,-
PC-Wechsler SCSI	26,-

TEAC-Floppys 3,5"

PC-Floppy 1,44 MB	42,-
PC-Floppyrahmen	6,-

Sound Karten



CREATIVE

PC-Blaster 16	Sound Blaster IDE	115,-
PC-Blaster 32PnP	Sound Blaster 32PnP	175,-

CD-Rohlinge

im Jewel Case (in Leerhülle)
700MB / 74min Writer-Speed bis 6-fach!



CD-Traxdata	gold	9,-
CD-Fuji	grün	11,-
CD-Kodak	gold	11,-
CD-Verbatim Plus	silber	11,-

uA

7805	0.55
7806	0.56
7807	0.94
7808	0.56
7809	0.56
7810	0.63
7812	0.55
7815	0.55
7818	0.56
7820	0.56
7824	0.56

LM

NE

OP

TDA

TDA

MOS

MOS

LS

7805	336-Z25	1.25
7806	337-T03	4.65
7807	337-Z20	1.30
7808	338-T03	9.65
7809	339DIL	0.36

LM

NE

OP

TDA

TDA

MOS

MOS

LS

LS

LM

NE

OP

TDA

TDA

MOS

MOS

LS

Integrierte Schaltungen



® Fortschritt in richtungsweisender DMM-Messtechnik mit DUAL-Display

- Memory für 10 Messungen sowie Vergleichsmessungen

- True RMS measurement

- Überlast- und Überspannungsschutz

- Auto-Polaritätsanzeige, Low-Bat

- Auto/ Min/ Max/ Daten-Aufzeichnung

- Computer-Schnittstelle sowie Software

- Kapazitätsmessung:

2/20/200nF 2/20/200µF

- Frequenzmessung:

2/20/200kHz, 1MHz

- db-Messung:

200mVAC / 20VAC

- Temperaturmessung:

-40°C ~ 1200°C

- Standardbereiche:

0,2/2/20/200V DCAC

750V AC / 1000V DC

2/200mA / 20A DCAC

200Ω 2/20/200K / 2/20M

Metex M-3640D

DM 133,00

inkl. Metex-Software, Kabel, Tasche und Temperaturmessfühler

Das universelle
Messtechnikprogramm
unter WINDOWS



Bestellnummer:

Labor-Software 69,-

74ALS	00	0.64
01	1.30	
02	0.64	
03	2.35	
04	0.64	
05	1.30	
06	0.63	
07	1.00	
08	0.72	
09	1.40	
10	0.70	
11	0.80	
12	1.60	
13	1.55	
14	0.73	
15	1.40	
16	1.60	
17	1.55	
18	1.55	
19	1.55	
20	1.40	
21	1.40	
22	1.40	
23	1.40	
24	1.40	
25	1.40	
26	1.40	
27	1.40	
28	1.40	
29	1.40	
30	1.40	
31	1.40	
32	1.40	
33	1.40	
34	1.40	
35	1.40	
36	1.40	
37	1.40	
38	1.40	
39	1.40	
40	1.40	
41	1.40	
42	1.40	
43	1.40	
44	1.40	
45	1.40	
46	1.40	
47	1.40	
48	1.40	
49	1.40	
50	1.40	
51	1.40	
52	1.40	
53	1.40	
54	1.40	
55	1.40	
56	1.40	
57	1.40	
58	1.40	
59	1.40	
60	1.40	
61	1.40	
62	1.40	
63	1.40	
64	1.40	
65	1.40	
66	1.40	
67	1.40	
68	1.40	
69	1.40	
70	1.40	
71	1.40	
72	1.40	
73	1.40	
74	1.40	
75	1.40	
76	1.40	
77	1.40	
78	1.40	
79	1.40	
80	1.40	
81	1.40	
82	1.40	
83	1.40	
84	1.40	
85	1.40	
86	1.40	
87	1.40	
88	1.40	
89	1.40	
90	1.40	
91	1.40	
92	1.40	
93	1.40	
94	1.40	
95	1.40	
96	1.40	
97	1.40	
98	1.40	
99	1.40	
100	1.40	
101	1.40	
102	1.40	
103	1.40	
104	1.40	
105	1.40	
106	1.40	
107	1.40	
108	1.40	
109	1.40	
110	1.40	
111	1.40	
112	1.40	
113	1.40	
114	1.40	
115	1.40	
116	1.40	
117	1.40	
118	1.40	
119	1.40	
120	1.40	
121	1.40	
122	1.40	
123	1.40	
124	1.40	
125	1.40	
126	1.40	
127	1.40	
128	1	

Microprozessorgesteuertes Ultra-Schnell-Ladegerät

ΔU



NC +
NiMH

mit ΔU Abschaltung und Temperaturüberwachung.
Zum Laden und Entladen von NiCd und NiMH Akkus

Weitere Ausstattung:

- Entladefunktion, - beugt dem Memory-Effekt vor
- automatische Ladestromanpassung für die verschiedenen Akkugrößen
- leistungsstarke Impuls-Erhaltungsladung
- exakte Ladestatus-Anzeige durch LED
- mech. Verpolschutz, Kurzschlußüberwachung

Lade-/ Entlademöglichkeit für			
Akku-Typ		Kapazität	Ladezeit
1-4 Micro	NiCd/NiMH	180- 360 mAh	0,45-1,5 h
1-4 Mignon	NiCd/NiMH	500-1200 mAh	1-2 h
1-2 Baby	NiCd/NiMH	1200-3200 mAh	1-3 h
1-2 Mono	NiCd/NiMH	1200-6000 mAh	1-6 h
1-2 präzise		600-1200 mAh	1-2 h

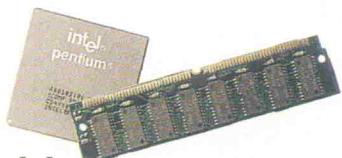
Bestellnummer:

Ultra Box **86.00**

!!!! Tagespreise !!!

Simm-Module

Simm 1Mx9-70	16,-
Simm 4Mx9-70	52,-



PS/2-Module ohne Parity, 60nS

PS/2 4MB OP-60	(1x32)	32,-
PS/2 8MB OP-60	(2x32)	72,-
PS/2 16MB OP-60	(4x32)	155,-

mit Parity, 60nS

PS/2 4MB MP-60	(1Mx36)	49,-
PS/2 8MB MP-60	(2Mx36)	109,-
PS/2 16MB MP-60	(4Mx36)	209,-

EDO-Module, 60ns

PS/2 4MB EDO-60	(1M32)	38,-
PS/2 8MB EDO-60	(2M32)	74,-
PS/2 16MB EDO-60	(4M32)	169,-

EAD-Dosen

EAD AP	22,90
EAD UP	22,90

EAD-Kabel

EAD 2m	12,40
EAD 3m	13,60
EAD 5m	17,25

TAE-Dosen

TAE 6F-AP	2,85
TAE 6F-UP	3,85
TAE 3x6NFF-AP	3,75
TAE 3x6NFF-UP	4,85
TAE 3x6NFF-AP	3,45
TAE 3x6NFF-UP	4,45
TAE 6F-S Stecker	0,87
TAE 6N-S Stecker	0,87

SUB-D-Stecker/Buchse

Mind-Stift 09	0,22
Mind-Stift 15	0,30
Mind-Stift 25	0,30
Mind-Buchse 09	0,24
Mind-Buchse 15	0,30
Mind-Buchse 25	0,30

BNC-Crimp-Stecker/Ku

UG 88U-C58	Stecker	0,56
UG 88U-C59	Stecker	0,59
UG 89U-C58	Kuppl.	1,10
UG 88U/50	Abschluß	0,90
BNCT-58	Tülle	0,18
Crimpzange		32,70

CD-ROM
RUESS
electronic only



Über 230 der besten PD-/ Shareware-/ Demo-Programme.
(DOS/Windows) für Elektronik und Mikrocontroller inkl. Windows-Menüprogramm. Zusammengestellt von einem Elektronik-Ingenieur. Die derzeit mit Abstand beste CD dieser Art.

CD-RUESS **39.80**

Tintenstrahldrucker

EPSON® Stylus™



PC-Stylus 600 1440x720dpi 6/4ppm **648,-**
PC-Stylus 800 1440x720dpi 8/7ppm **889,-**

Katalog 1/97 kostenlos

Versand per Nachnahme
(außer Behörden, Schulen usw.)
Versandkostenpauschale:
bis 10kg: 7,- DM
ab 10kg: nach Aufwand
Stand: 28.04.97

REICHELT
ELEKTRONIK



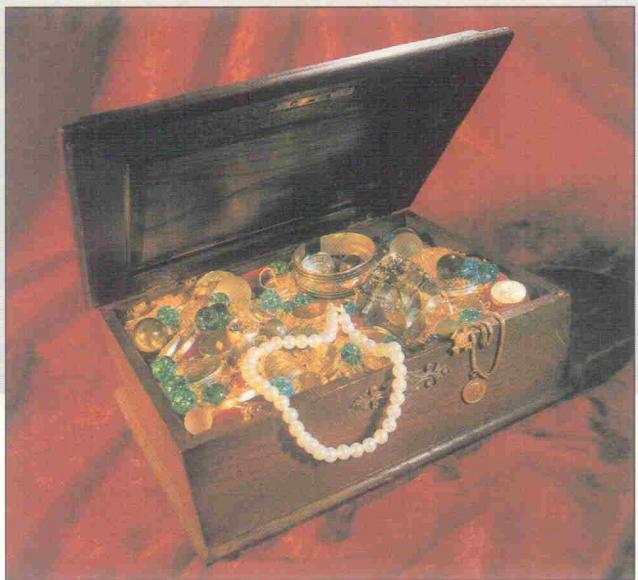
TEL: 0 44 22/955-0

FAX: 955-111

ELEKTRONIKRING 1
26452 SANDE

Schatzkästchen

Analog/Digital-Wandlung per Software



Bassem Yahya

Analoge Spannungen vertragen sich nicht ohne weiteres mit Mikrocontrollern. Gängiger Mittler zwischen den Welten ist ein integrierter A/D-Wandler. Was aber, wenn dessen Einsatz aus Kosten-/Nutzen-Sicht unangemessen ist? Ein Operationsverstärker als Komparator bietet die Lösung.

Analoge Signale einem Mikrocontroller verständlich zu machen, gehört nicht gerade zu den beliebtesten Aufgaben eines Entwicklers. Solange der μ C einen On-Chip-A/D-Wandler enthält, ist die Sache schnell erledigt. Meistens kommt es aber anders, denn preisoptimierte Controller verzichten auf die Integration des teuren – weil Chipfläche kosten – A/D-Umsetzers (ADU, ADC). Als Ersatz bieten manche MCUs einen integrierten Komparator, der eine Wandlung per Software ermöglicht.

Rasant müssen die ADCs nicht immer sein: Viele Aufgaben – beispielsweise die Erfassung von Temperaturen oder die Ermittlung von Potistellungen – kommen mit relativ niedrigen Abtastraten aus. Anwendungen, die eine schnelle Umsetzung benötigen, sind eher selten. In solchen Fällen griffe man sowieso auf integrierte Wandler zurück.

Prinzipiell muß die unbekannte Meßgröße zum Abtastzeitpunkt durch eine Sample-and-Hold-Schaltung (S&H) festgehalten werden, damit eine Messung des Momentanwerts überhaupt möglich wird. A/D-Wandler, die als diskretes IC oder als Funktionsblock im μ C

vorliegen, enthalten im allgemeinen eine solche Stufe bereits. Auf diesen S&H-Block kann man verzichten, wenn die höchste Frequenz des Meßsignals weit unter der Abtastfrequenz liegt.

Geflankt

Viele A/D-Wandlungsverfahren basieren auf der Umsetzung der Spannung in eine proportionale Zeit mit Hilfe eines RC-Gliedes: Ein Kondensator wird über einen Widerstand oder besser eine Konstantstromquelle geladen. Die Spannung steigt am Kondensator langsam an. Ein Mikrocontroller vergleicht nun die Eingangsspannung mit

der Kondensatorspannung und erfaßt dabei die Zeit. Die Dauer, die der Kondensator benötigt, bis seine Spannung gleich der Meßspannung wird, ist ein Maß für die Höhe der Eingangsgröße. Basierend auf dieser Überlegung gibt es mittlerweile einige Applikationen und Schaltungsvarianten. Nahezu jeder Controllerhersteller hält hierzu Beispiele bereit ([1...8]).

In der Praxis ergeben sich einige Hemmnisse, die durch Schaltungs- und Softwareoptimierungen ausgeräumt werden müssen: Das erste Problem sind die Bauteiletoleranzen und deren Temperaturstabilität. Die zweite Schwierigkeit ist die nichtlineare Kondensatorladekurve bei der Ladung über einen Widerstand. Die Exemplarstreuung bei den beteiligten Halbleitern bringt noch einen weiteren Einflußfaktor.

Da hierbei die Bauteiledaten direkt in die Messung eingehen, scheiden einige dieser einfachen Schaltungen wegen der notwendigen engtolerierten Komponenten aus. Die Kosten für einen Abgleich sind ebenfalls ein häufiger Grund, diese Varianten zu verwerfen.

Ein anderer Ansatz ist praktikabler: Der Controller gibt über einen D/A-Umsetzer (DAU, DAC) eine Spannung aus und vergleicht sie mit Hilfe eines Operationsverstärkers mit der Meßgröße. Dabei nähert der μ C die Vergleichsspannung schrittweise dem Meßwert an, bis dieser erreicht ist. Als DAU können R/2R-Netzwerke oder ein PWM-Ausgang dienen.

Diese Wandlerart ist weitgehend unabhängig von den Bauteiledaten. Der Mikrocontroller

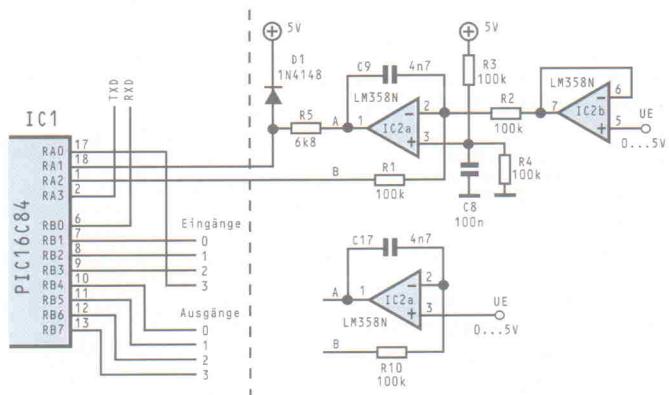


Bild 1. Mit zwei I/O-Pins realisiert man einen A/D-Wandler nach dem Kompensationsprinzip.

muß aber entweder einen PWM-Kanal enthalten oder gleich einen ganzen I/O-Port zur Ansteuerung des R/2R-Widerstandsnetzwerks bereitstellen.

Einen integrierenden Wandler mit guten Eigenschaften bezüglich Auflösung (bis zu 11 Bit), Genauigkeit (besser als 2% Meßfehler ohne besondere Maßnahmen) und Reproduzierbarkeit ist die in Bild 1 dargestellte Lösung. Diese kann mit jedem Prozessor realisiert werden, da sie keine besonderen Hardwarefähigkeiten außer zwei I/O-Pins erfordert.

Ausgewogen

Das Herzstück der Schaltung bildet ein einfacher Operationsverstärker (OP), beispielsweise ein LM358. Der zweite OP (IC2b) fungiert als Impedanzwandler. Dieser kann entfallen, falls die Meßspannung niederohmig vorliegt.

IC2a ist der eigentliche Wandler, der mit C9 einen Tiefpaß bildet. Der nichtinvertierende Eingang des OP liegt auf der halben Speisespannung. Der Wandlungsprozeß läuft folgendermaßen ab: Der Prozessor versucht für eine feste Anzahl von Zyklen die Spannung am invertierenden Eingang gleich der am nichtinvertierenden Eingang zu halten. Dazu gibt

der μ C über R1 einen Strom in den Summenpunkt R1/R2/C9. Dieser Korrekturstrom ist so gerichtet, daß die Spannungsdifferenz an den OP-Eingängen zu Null wird. Der Prozessor muß dabei in einem festen Zeitraster den Komparatorausgang abtasten und einen Korrekturpegel ausgeben. Die Funktion entspricht einem geschlossenen, gestarteten Regelkreis.

Per Aufaddieren aller 'negativen' Stromkorrekturen

und Weglassen der 'positiven' ergibt sich die Höhe der Eingangsspannung. Die Auflösung resultiert aus der Gesamtzahl der Abtastungen. Diese kann – in gewissen Grenzen – beliebig erhöht werden. Für einen 8-Bit-Wandler sind 256 Abtastungen notwendig, bei 10 Bit sind es 1024 und so weiter.

Für die Wandlungsroutine (Bild 2 und Listing 1) ist der absolute Wert des Zeitrasters wenig relevant. Wichtiger ist, daß das Raster *gleichmäßig* ist. Also hängt man dieses Programm entweder an einen zyklischen Interrupt an (Bild 3) oder schaltet während des Laufs alle Interrupts aus.

Angepaßt

Diese Methode ist nicht die schnellste, aber preiswert. Außerdem ist sie hinsichtlich Bauteilstreuung und Temperaturstabilität sehr tolerant. Solange die Meßspannung zwischen 0 V und V_{CC} liegt, arbeitet die Schaltung linear und muß nicht abgeglichen werden. Der Kondensator kann ein Keramiktyp sein, der keine besondere Temperaturkonstanz besitzen muß. Seine Parameter müssen lediglich innerhalb eines Wandlungszyklus konstant bleiben. Der absolute Wert des Kondensators darf in weiten Bereichen variieren, ohne daß die Meßgebnisse nennenswert beeinflußt werden.

Der Prozessorausgang sollte die Betriebsspannungsgrenzen 0 V und V_{CC} möglichst nah an-

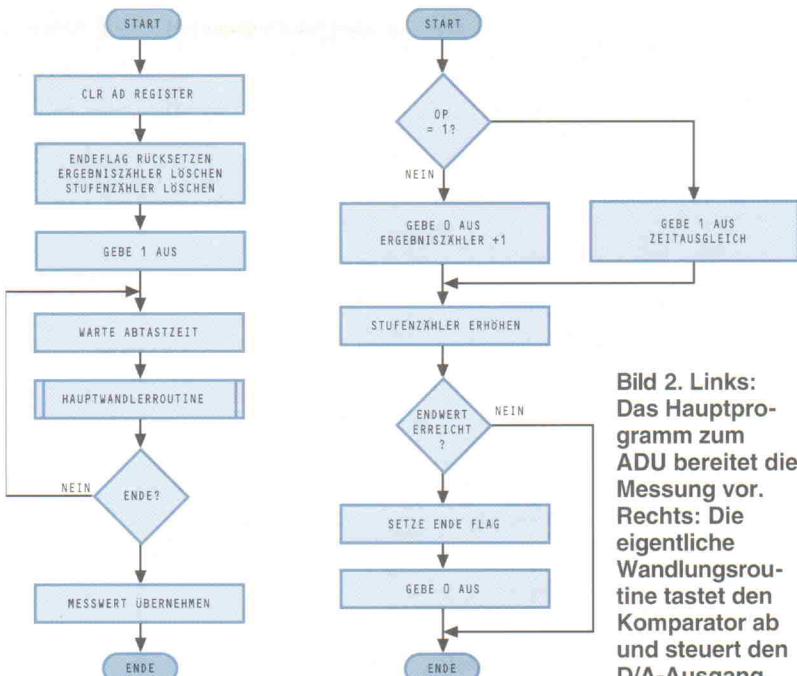


Bild 2. Links: Das Hauptprogramm zum ADU bereitet die Messung vor. Rechts: Die eigentliche Wandlungsroutine tastet den Komparator ab und steuert den D/A-Ausgang.

steuern können. Falls dies nicht der Fall ist, entstehen Asymmetrien, die das Meßergebnis stören. Die Spannung am nichtinvertierenden OP-Eingang sollte möglichst genau in der Mitte des Spannungshubes am μ C-Ausgang liegen.

Die vier Widerstände um den OP sollten den gleichen Wert haben und möglichst gleich driften. Dies erreicht man am besten mit einem Array. Der Absolutwert dieser Widerstände ist unkritisch, sollte aber $33\text{ k}\Omega$ nicht unterschreiten, damit die controllerinternen Pull-Up-Widerstände den Spannungshub nicht übermäßig begrenzen.

Die Wandlungszeit berechnet sich aus der Auflösung mal der Abtastrate des Komparatorausgangs. Beispielsweise ergibt sich die Wandelzeit bei 9 Bit (512 Stufen) und einer Abtastrate von 0,1 ms zu 51,2 ms.

Zur Messung physikalischer Größen wie Temperatur, Luftdruck oder Feuchte kann die Abtastzeit problemlos bis zu

3 ms betragen. Die Messung solcher Größen wird damit störungsfreier, da der Meßwert über eine längere Zeit integriert wird. Dabei ist der Kondensator C9 dieser vergrößerten Abtastzeit anzupassen. Die Eigenschaften des Operationsverstärkers können das Verhalten an den Bereichsenden beeinflussen. Der OP sollte möglichst hochohmige FET-Eingänge haben und am Ausgang rail-to-rail – also vollen Versorgungsspannungshub – treiben können.

Auf Einundfünfzig

Für die sofortige Erprobung der – aus [9] erweiterten – Testschaltung (vgl. Bild 1) steht in der ELRAD-Mailbox ein Programm zur Verfügung. Es ermöglicht, mittels eines Befehls über die serielle Schnittstelle eine A/D-Umsetzung zu starten. Als Ergebnis sendet es zwei Bytes zurück (LSB, MSB).

Soll ein 8051er-Derivat zum Einsatz kommen, dann bietet

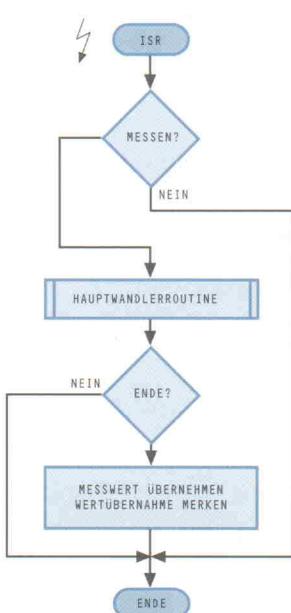


Bild 3. Eine per Timer interruptgesteuerte Wandlungsroutine entlastet das Hauptprogramm von der Aufgabe, ein gleichmäßiges Zeitraster zu garantieren.

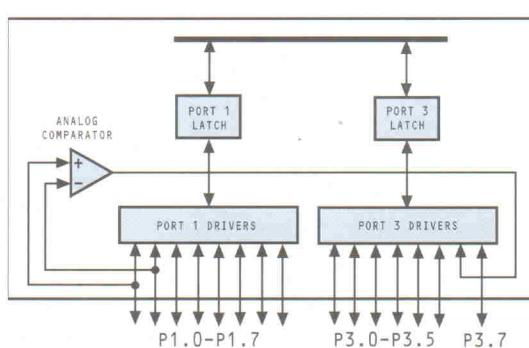


Bild 4. Der in den AT89C20 51 integrierte Komparator ermöglicht das Einsparen externer ICs.

```

endwert_l equ 000h ; Maximale Stufenzahl (Auflösung) LSB
endwert_h equ 004h ; MSB
flagreg equ 020h ; Flagregister
zhl equ 021h ; Ergebniszähler LSB
zhh equ 022h ; MSB
impuls_zl equ 023h ; Stufenzähler LSB
impuls_zh equ 024h ; MSB
mess_end equ 0 ; (Flag) 1 = Messung ist fertig
; ----- A/D-Wandlung ausführen und Wert senden -----
; Es werden zwei Bytes ausgegeben: erst LSB, dann MSB
b_adwandler call ad_clr ; A/D-Register vorbereiten
call ad_start ; Starte den Wandler
b_adw_loop call do_adconv ; A/D-Wandlung
call zeit_bl ; Warte ca. 104 us
btffs flagreg,mess_end ; Prüfe, ob die Messung beendet ist
goto b_adw_loop ; falls ja
movf zhl,w ; Ergebnis
mowf xmtreg ; zum
call xmtreg ; Host
movf zhh,w ;
mowf xmtreg ;
call xmtreg ; senden
goto main0 ; und Schluß
; ----- Lösche alle A/D-Register -----
; Vor Beginn einer A/D-Wandlung sollte der Wandler mit dieser Routine
; zurückgesetzt werden
ad_clr bcf flagreg,mess_end ; Meßflag rücksetzen
clrf zhl ; Ergebniszähler = 0
clrf zhh ;
clrf impuls_zl ; Auflösungszähler = 0
clrf impuls_zh ;
return
; ----- A/D-Wandler starten -----
; Bei Start/Stopp-Betrieb muß der Wandler definiert starten. Hier wird
; solange gewartet, bis die Schaltung eingeschwungen ist.
ad_start bsf port_a,ad_out ; Wanderausgang schalten
ad_s_warte btfsc port_a,ad_in ; Warte, bis die Schaltung
; einschwingt
goto ad_s_warte ;
return
; ----- A/D-Wandl-Routine -----
; Die eigentliche Wandlerroutine kann zyklisch aufgerufen werden. Nach Ende
; der Wandlung wird ein Flag gesetzt. Die Routine kann aus einer Schleife
; oder per Interrupt aufgerufen werden. Für die Wandlung ist es nur wichtig,
; daß die Routine in einem konstanten Zeitstrahl aufgerufen wird. Die
; vielen NOPs ermöglichen eine gleichbleibende Durchlaufzeit der Routine,
; was wichtig beim Einsatz über eine Softwareschleife ist. Die Auflösung
; (endwert_l, endwert_h) sowie alle beteiligten Register müssen vorher definiert
; sein. Die PINS AD_IN und AD_OUT stellen die Verbindung zum OP dar
do_adconv btffs port_a,ad_in ; Prüfe den A/D-Eingang
goto ad_w1 ;
nop ;
bsf port_a,ad_out ;
nop ; Zeitausgleich
nop ;
nop ;
nop ;
goto ad_w2 ;
ad_w1 bcf port_a,ad_out ;
incf zhl,same ; Ergebniszähler + 1
btfsc status,z ;
incf zhh ;
ad_w2 movlw 001h ; Meßzähler + 1
addwf impuls_zl,same ;
btfsc status,z ;
incf impuls_zh,same ;
movf impuls_zl,w ; Prüfe, ob der Endwert erreicht ist
sublw endwert_l ;
btffs status,z ;
goto ad_w20 ;
movf impuls_zh,w ;
sublw endwert_h ;
btffs status,z ;
return ;
bsf flagreg,mess_end ; Wandlungsende markieren
bcf port_a,ad_out ; Wandler definiert verlassen
return ;
ad_w20 nop ;
nop ;
nop ;
nop ;
return ;

```

Listing 1. A/D-Wandlung mit PIC16C5x.

sich beispielsweise der AT89C2051 dank seines integrierten Komparators (Bild 4) an. Falls die Spannungsquelle niedriger als genug ist, kann der Rest des Wandlers aus lediglich einem Widerstandarray und zwei Kondensatoren bestehen (Bild 5). Der Komparatorausgang führt intern direkt auf das Port-Bit P3.6. Die

Schaltung funktioniert dadurch geringfügig anders, was auch auf die Software durchschlägt (Listing 2). Zu dieser Variante steht ebenfalls ein passendes Testprogramm in der ELRAD-Mailbox bereit.

Dadurch, daß die Schaltung wie ein Regelkreis arbeitet, werden Störgrößen wie Bau-

```

endwert_l equ 000h ; Maximale Stufenzahl (Auflösung) LSB
endwert_h equ 004h ; MSB
zhl data 021h ; Ergebniszähler LSB
zhh data 022h ; MSB
impuls_zl data 023h ; Stufenzähler LSB
impuls_zh data 024h ; MSB
mess_end bit 0 ; (Flag) 1 = Messung ist fertig
ad_in bit p3.6 ; Eingang vom OP
ad_out bit p3.7 ; Ausgang zum OP
; ----- A/D-Wandlung ausführen und Wert senden -----
b_adwandler: call ad_clr ; Wandlerregister rücksetzen
call ad_start ; Starte den Wandler
b_adw_loop: call do_adconv ; A/D-Wandlung
call zeit2 ; Abtastzeit warten
jnb mess_end,b_adw_loop;
mov a,zhl ; dann sende das Ergebnis
call senden ;
jmp main ;
; ----- Lösche alle AD Wandlerregister -----
ad_clr: clr mess_end ; Messflag rücksetzen
mov a,#00h ; dann alle Register
mov zhl,a ; löschen
mov zhh,a ;
mov impuls_zl,a ;
mov impuls_zh,a ;
ret ;
; ----- Starte den A/D-Wandler -----
ad_start: setb ad_out ; Wanderausgang aktivieren
ad_s_warte: jb ad_in,ad_s_warte ; und warte bis die Schwelle
; erreicht wird
; ----- A/D-Wandel-Routine -----
do_adconv: jnb ad_in,ad_w1 ; Prüfe den Eingangspiegel
setb ad_out ; Bei H gebe H aus
nop ; und führe
nop ; einen Zeitausgleich
nop ;
nop ;
jmp ad_w2 ; ;
ad_w1: clr ad_out ; Bei L gebe L aus
xch a,zhl ; und Ergebnis +1
add a,#001h ;
xch a,zhl ;
xch a,zhh ;
addc a,#000h ;
xch a,zhh ;
ad_w2: xch a,impuls_zl ; Stufenzähler +1
add a,#001h ;
xch a,impuls_zl ;
xch a,impuls_zh ;
addc a,#000h ;
xch a,impuls_zh ;
mov a,impuls_zh ; Vergleiche mit dem Endwert
cjne a,#endwert_h,ad_w3 ;
mov a,impuls_zl ;
cjne a,#endwert_l,ad_w4 ;
setb mess_end ; Messung ist fertig, Flag setzen
ret
ad_w3: nop ; Ausgleich für Endwertvergleich
nop ;
nop ;
ad_w4: ret ;

```

Listing 2. A/D-Wandlung mit AT89C2051.

teiletoleranzen, Absolutwerte oder Temperaturdrift weitgehend kompensiert. Die Schaltung ist überwiegend unproblematisch. Wie bei jedem Regelkreis bleibt aber eine kleine Regelabweichung erhalten. Hier äußert sich dies in einer Differenz zwischen Meßspannung und der vom A/D-Wandler ermittelten. Diese Abweichung liegt im Bereich von etwa 100 mV und hängt sowohl vom verwendeten OP als auch vom eingesetzten Mikrocontroller ab (Leckströme, Aussteuerbarkeit der Ausgänge). In vielen Fällen reicht es, wenn man diese Abweichung bei der Meßwertausgabe 'herausrechnet'. Sonst ist die Schaltung vollständig abgleichfrei. In der Praxis erleidet man das Herausrechnen mit der sowieso meist erforder-

lichen Sensorkalibrierung, so daß keine Sonderbehandlung notwendig wird.

Abgespeckt

Der Wandler läßt sich weiter vereinfachen. Wenn die Meßspannung am nichtinvertierenden Eingang des OP liegt und der Prozessor den invertierenden Eingang ansteuert (Variante mit einem OP in Bild 1), erreicht man eine gleichartige Funktion. Der Prozessor versucht die Spannung am Kondensator gleich der Meßspannung zu halten. Dabei ist die Anzahl der 'positiven' Ausgleichsversuche das Maß für die Höhe der Eingangsspannung.

Hier ist die Programmlogik invertiert: Der Ergebniszähler

wird bei jedem High-anstatt bei jedem Low-Puls erhöht. Sonst bleiben alle Routinen gleich. Diese Variante kommt zwar mit sehr wenigen Bauteilen aus, hat aber etwas höhere (etwa 2%) Unlinearität an den Bereichsenden. Oft kann man das aufgrund des sowieso notwendigen Sensorabgleichs tolerieren. Auch bieten sich eigene Softwareerweiterungen hinsichtlich einer Linearisierung an.

Für eine Skalierung der Meßwerte bietet die Schaltung eine durchschlagende Erleichterung: Die Auflösung kann man so genau einstellen, wie benötigt. Dadurch vereinfacht sich die Berechnung eines Anzeigewertes.

Soll das Gerät beispielsweise einen Temperaturbereich von 0...75 °C mit einer Auflösung von 0,1 °C messen, dann muß der Wandler 750 Stufen liefern. Hierfür reicht es, die maximale Stufenzahl auf 750 festzulegen, den Ergebniszähler als BCD-Counter zu programmieren und den Dezimalpunkt der Anzeige auf die zweite

Stelle zu legen. So erspart man sich zudem eine Binär-nach-Dezimal-Umrechnung.

Viele Controllerhersteller bieten Anwendungsbeispiele zur Realisierung der benötigten Routinen. Man muß nur darauf achten, daß die Rundungsfehler im Rahmen bleiben. Dieser Rahmen hängt natürlich von der zu realisierenden Anwendung ab.

ea

Literatur

- [1] *Analog-to-Digital Conversion Techniques Using Zilog Z8 MCUs*, Zilog, 1997, <http://www.zilog.com/>
- [2] *Leonard A. Distaso, Analog to Digital Conversion Techniques With COPS Family Microcontrollers, COP Note 1*, National Semiconductor, 1980, <http://www.national.com/>
- [3] *Robert Weiss, Low Cost A/D Conversion Using COP800, Application Note 952*, National Semiconductor, 1994, <http://www.national.com/>
- [4] *Åke Webjörn, Simple A/D for MCUs without built-in A/D converters, AN477*, Motorola, 1993, <http://www.mot.com/>
- [5] *Doug Cox, Analog to Digital Conversion, AN513*, Microchip, 1994, <http://www.microchip.com/>
- [6] *Stephen Ledford, Single-Slope Analog-to-Digital (A/D) Conversion, AN1708*, Motorola, 1997, <http://www.mot.com/>
- [7] *Don Sherman, Measure resistance and capacitance without an A/D*, AN449, Philips Semiconductors, <http://www-eu.semiconductors.philips.com/>
- [8] *Analog-to-Digital Conversion Utilizing the AT89CX051 Microcontrollers*, AN524, Atmel, <http://www.atmel.com/>
- [9] *Bassem Yahya, Schatzkästchen, Serielle Kommunikation mit Mikrocontrollern per Software*, ELRAD 4/97, S. 74
- [10...18] stehen in der ELRAD-Mailbox (05 11/53 52-4 01) zum Download bereit.

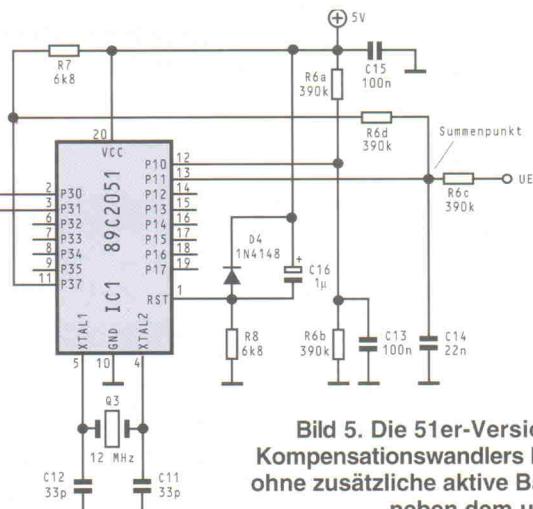
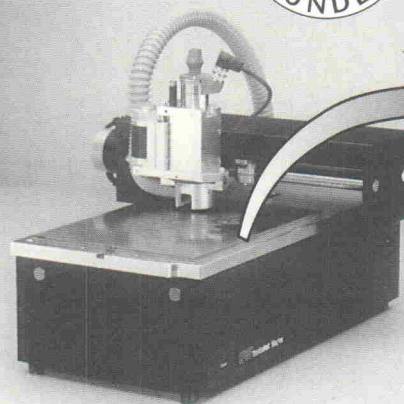


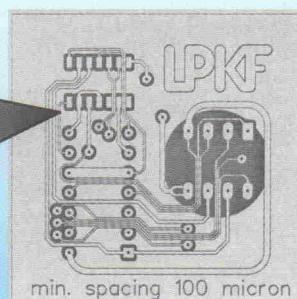
Bild 5. Die 51er-Version des Kompensationswandlers kommt ohne zusätzliche aktive Bauteile neben dem µC aus.

Fräsböhrplotter LPKF ProtoMat 91s/VS



Prototypplatten sind teuer – sparen Sie Zeit und Geld

- Fertigung im eigenen Labor - keine Zulieferer
- Vom CAD zum Prototypen in Stunden
- Return on Investment: 12 Monate



Feinstleitertechnik mit
fünf Leiterbahnen durch 1/10" IC-Raster und
zwei Bahnen durch 1/20" SMD-Raster

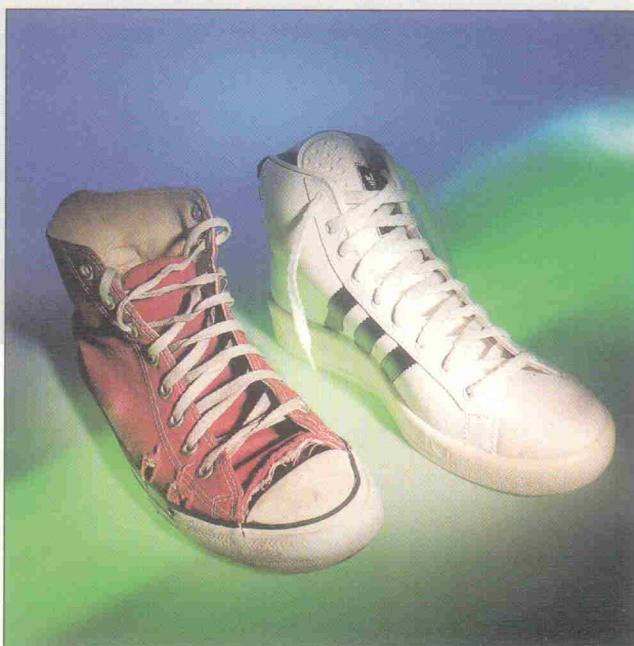
Sie wollen mehr wissen?
Kopieren Sie diese Anzeige und faxen sie an:
05131/7095-90

LPKF No.1 in Prototyping

LPKF CAD/CAM Systeme GmbH
Osteriede 7
30827 Garbsen
Tel.: 05131/7095-0
eMail: lpkf-g@t-online.de
Internet: <http://www.lpkf.de>

Eingeholt

Neue Konkurrenz bei 8-Bit-Controllern



Safinaz Volpe

Microchips PICs haben sich dank ihrer RISC-Eigenschaften, des niedrigen Preises und der kompakten Gehäusevarianten im Low-End-Controller-Markt lange behauptet. Nun erwächst ihnen mit Atmels AVR-Familie ein ernstzunehmender Mitbewerber.

Auf der diesjährigen Embedded Systems in Sindelfingen war es soweit: Atmel brachte erste Muster der schon seit längerem angekündigten RISC-Mikrocontroller-Familie AVR unters Entwicklervolk. Als Debütant fungiert der AT90S1200, ein Baustein, der gegen die Klassiker PIC, 68HC05, COP8 oder 8051 positioniert ist. Bei einem 1000er-Preis von rund 3 DM (1,80 US-\$) dürfte der jetzt in Musterstückzahlen verfügbare 'S1200 auch für Kleinserien und Einzelanfertigungen interessant sein.

Derzeit sind sechs Mitglieder der AVR-Familie geplant (vgl. Tabelle 'Spielarten'), wovon der AT90S1200 (Bild 1) der erste Vertreter ist. Gemeinsamkeiten aller Typen sind: 32 Allzweckregister, die Möglichkeit der In-circuit-Programmierung via SPI, ein Betriebsspannungsbereich von 2,7...6 V sowie ein vollstatisches Design, das Taktfrequenzen zwischen 0 MHz und 16 MHz erlaubt.

Dabei gibt sich der 'S1200 vom Energiebedarf her recht bescheiden: An 3 V benötigt er bei einem Takt von 4 MHz

rund 1,5 mA. Im Idle-Zustand, einem der zwei Sleep-Modi, sinkt die Stromaufnahme auf 400 µA. Der Baustein kommt sogar mit 50 µA aus (Power-Down-Modus), wenn man nur den Watchdog aktiviert lässt. Legt man auch diesen schlafen, reicht 1 µA.

Die wesentlichen Unterschiede zwischen den AVR-Typen liegen in der Größe des Programmspeichers, der zwischen 512 × 16 Bit und 4K × 16 Bit variieren kann, der Größe des SRAM (0...512 Bytes), optionalen UARTs oder A/D-Wandlern, der Anzahl an Zähler/Timern sowie dem Gehäuse (PDIP-8 bis PLCC-44), in dem der Mikrocontroller untergebracht sind.

Strukturelles

Bei der AVR-Familie handelt es sich um 8-Bit-RISC-Controller. Atmel preist diese als erste auf dem Markt an. Unterlagen, die Atmel auf der Embedded Systems '97 verteilt hat, zeigen Vergleiche zwischen den AVR und den Controllern der Wettbewerber. Die Architektur soll besonders gut für das Zusam-

menspiel mit einem C-Compiler angepaßt sein – bereits bei der Entwicklung hat Atmel mit dem Compilerhersteller IAR zusammengearbeitet.

Ein Blick auf das Blockdiagramm des AT90S1200 (Bild 2) zeigt das Besondere der Architektur aller AVR-Familienmitglieder: Die 32 Allzweckregister (GPR, General Purpose Register R0...31) sind direkt mit der ALU verbunden. Dies gestattet, in einem Befehl zwei Register zu adressieren. So kann man beispielsweise eine Addition zwischen den Registern R1 und R2 in einem Befehl mit einem Zyklus ausführen.

Einen zentralen Akkumulator oder ein Arbeitsregister – wie bei den PICs das W-Register – sucht man vergeblich. Operationen zwischen Registern und unmittelbaren Werten (Immediate-Adressierung) sind nur bei den Registern R16...31 möglich. R30 hat zudem eine spezielle Funktion: Als Z-Register dient es als Zeiger für die indirekte Adressierung.

Alle Instruktionen sind 1-Wort-Befehle mit einer Breite von 16 Bit. Der Programmcode liegt im Flash-Speicher, der in 16-Bit-Worten organisiert ist. Die Größe des Speichers variiert je nach Typ zwischen 512 und 4096 Worten. Auch wenn der interne Programmspeicher derzeit maximal 8 KByte umfaßt, ist die AVR-Familie auf Größeres vorbereitet: Ihre Architektur sieht 4-Byte-Opcodes vor, die die Adressierung von Daten- und Programmberichen bis zu 8 MByte gestatten. Folglich soll im ersten Quartal 1998 ein Derivat mit 128 KByte Flash erscheinen.

Ein Binary läßt sich auf zwei Weisen ins Flash verfrachten: parallel oder seriell. Für letzteres enthalten die AVR eine SPI-Schnittstelle, über die der Code – sogar in-circuit – heruntergeladen werden kann. Dieses Interface dient allerdings nicht zur Ansteuerung von Peripheriebausteinen. Atmel gibt an, daß sich das Flash mindestens 1000mal wiederprogrammieren läßt. Zur Ablage von Anwendungsdaten verfügen alle Typen über ein wenigstens 64 Byte fassendes EEPROM, das sich ebenfalls parallel oder seriell via SPI – nach Herstellerangabe bis 100 000mal – beschreiben läßt.

```

***** PIC16C54 -- 16x16-Bit-Multiplikation *****
; Es werden zwei 16-Bit-Zahlen miteinander multipliziert:
; zahl1_h:zahl1_l x zahl2_h:zahl2_l = prod3:prod2:prod1:prod0
; Nach Beendigung ist zahl2 überschrieben.
; Zyklus: 195 + 5xN (N: Anzahl der Einsen in zahl2)
*****
LIST P = 16C54
include "P16C5x.inc"

***** Variablen *****
zahl1_l equ 0x08 ; 1. Zahl lower Byte
zahl1_h equ 0x09 ; 1. Zahl higher Byte
zahl2_l equ 0x0A ; 2. Zahl lower Byte
zahl2_h equ 0x0B ; 2. Zahl higher Byte
prod0 equ 0x0A ; Ergebnis Byte 0 (lower Byte)
prod1 equ 0x0B ; Ergebnis Byte 1
prod2 equ 0x0C ; Ergebnis Byte 2
prod3 equ 0x0D ; Ergebnis Byte 3 (higher Byte)
zaehler equ 0x0E ; Zähler (Anzahl Bits)

org 0
*****
; Unterroutine mult16
; Die beiden 16 Bit Zahlen werden in zahl1_h:zahl1_l und
; zahl2_h:zahl2_l an die Unterroutine uebergeben.
; Das Ergebnis steht anschliessend in
; prod3:prod2:prod1:prod0
*****
mult16 clr prod3 ; Initialisiere Register
clr prod2
movlw D'16' ; Initialisiere Bit-Zähler
movwf zaehler
mult1 btfss zahl2_l,0 ; Addition erforderlich?
goto no_add ; nein!
movf zahl1_l,W ; ja! Addiere zahl1_l zu Ergebnis
addwf prod2,F
btfs STATUS,C ; Addition mit Carry
incf prod3,F
movf zahl1_h,W ; Addiere zahl1_h zu Ergebnis
addwf prod3,F
no_add bcf STATUS,C ; Schiebe Ergebnis
rrf prod1,F
rrf prod2,F
rrf prod1,F
rrf prod0,F
decfsz zaehler,F ; Alle 16 Bits bearbeitet?
goto mult1 ; nein! bearbeite nächstes Bit
retlw 0
*****
; Hauptprogramm
; Multipliziert 5050 x 10000 = 50500000 (13BAh x 2710h = 030291A0h)
*****
main movlw 0x13 ; 5050
movwf zahl1_h
movlw 0xBA
movwf zahl1_l
movlw 0x27 ; 10000
movwf zahl2_h
movlw 0x10
movwf zahl2_l
call mult16
endlos goto endlos
; Reset-Vektor
org 0xFF
goto main

```

Listing 1. 16-Bit Unsigned-Multiplikation beim PIC16C5x.

Der Stack ist bei den verschiedenen Typen unterschiedlich realisiert: Der AT90S1200 und sein kleinere Bruder 'S1220 im 8poligen Gehäuse besitzen einen 3-Level-Hardware-Stack. Die größeren Ausführungen verfügen über einen Stackpointer. Ungewöhnlich ist, daß unter anderem das Statusregister *SREG* in den I/O-Bereich

gemappt ist. Ein Zugriff darauf ist mit den Befehlen *IN* und *OUT* möglich.

Tore auf

Der AT90S1200 verfügt über zwei Ports mit acht (Port B) respektive sieben nutzbaren Bits (Port D). Jeder Pin kann maximal 20 mA gegen Masse lei-

```

***** AVR AT90S1200 -- 16x16-Bit-Multiplikation *****
; Es werden zwei 16-Bit-Zahlen miteinander multipliziert:
; zahl1_h:zahl1_l x zahl2_h:zahl2_l = prod3:prod2:prod1:prod0
; Nach Beendigung ist zahl2 überschrieben.
; Zyklus: 175 + N (N: Anzahl der Einsen in zahl2)
*****
.include "1200def.inc"
rjmp RESET ; Reset-Vektor
***** Variablen *****
.def zahl1_l =r16 ; 1. Zahl lower Byte
.def zahl1_h =r17 ; 1. Zahl higher Byte
.def zahl2_l =r18 ; 2. Zahl lower Byte
.def zahl2_h =r19 ; 2. Zahl higher Byte
.def prod0 =r18 ; Ergebnis Byte 0 (lower Byte)
.def prod1 =r19 ; Ergebnis Byte 1
.def prod2 =r20 ; Ergebnis Byte 2
.def prod3 =r21 ; Ergebnis Byte 3 (higher Byte)
.def zaehler =r22 ; Zähler (Anzahl Bits)
*****
; Unterroutine mult16
; Die beiden 16-Bit-Zahlen werden in zahl1_h:zahl1_l und
; zahl2_h:zahl2_l an die Unterroutine uebergeben.
; Das Ergebnis steht anschliessend in prod3:prod2:prod1:prod0
*****
mult16: clr prod3 ; Initialisiere Register
clr prod2
ldi zaehler,16 ; Initialisiere Bit-Zähler
mult1: sbrs zahl2_l,0 ; Addition erforderlich?
rjmp no_add ; nein!
add prod2,zahl1_l ; ja! Addiere zahl1_l zu Ergebnis
adc prod3,zahl1_h ; Addiere zahl1_h zu Ergebnis
no_add: lsr prod3 ; Schiebe Ergebnis
ror prod2;
ror prod1;
ror prod0;
dec zaehler ; ein Bit weniger
brne mult1 ; alle Bits bearbeitet?
ret
*****
; Hauptprogramm
; Multipliziert 5050 x 10000 = 50500000 (13BAh x 2710h = 030291A0h)
*****
RESET: ldi zahl1_l,0xBA ; 5050
ldi zahl1_h,0x13
ldi zahl2_l,0x10 ; 10000
ldi zahl2_h,0x27
rcall mult16
endlos: rjmp endlos

```

Listing 1. 16-Bit Unsigned-Multiplikation beim AT90S1200.

ten. Der Datentransfer von und zu den Ports erfolgt über die 32 Register. Einzelne Bits im I/O-Bereich zwischen \$00 und \$1F lassen sich zusätzlich mit dem Befehl *SBI* setzen beziehungsweise mit *CBI* rücksetzen. Ein Testen von I/O-Bits ermöglichen die Instruktionen *SBIS* (Skip if Bit Set) und *SBIC* (Skip if Bit Clear). Die Tatsache, daß die Befehle zum Setzen und Rücksetzen einzelner Bits zwei Maschinenzyklen erfordern, verletzt jedoch das sonst reine RISC-Konzept.

Für jeden Port existiert jeweils ein Daten-, Datenrichtungs- und Input-Pin-Register. Damit belegt jeder Port drei Adressen. Beim Port B kann für jeden Pin ein eigener Pullup-Widerstand aktiviert werden. Dieser Port

verfügt ferner über zusätzliche Funktionalität: An den Portpins PB0 und PB1 liegen die Eingänge eines Komparators (Bild 2). Dieser ist in der Lage, einen Interrupt auszulösen.

Bei der seriellen Programmierung des Bausteins fungieren die Pins PB5...PB7 als SPI-Interface: PB5 dient dabei als Eingang (MOSI) für die seriellen Daten, PB6 als serieller Ausgang (MISO) und PB7 ist der Takteingang.

Am Port D verfügt zwar ebenfalls jeder Pin über einen internen Pullup-Widerstand, diese sind jedoch anders als bei Port B nicht einzeln, sondern nur als Siebener-Gruppe einschaltbar. Zwei Pins kommt eine besondere Bedeutung zu:

Spielarten

Type	Befehle	Flash [Worte]	SRAM [Byte]	EEPROM [Byte]	I/O-Pins	UART	Counter/Timer	PWM	ADC	Spannung [V]	Takt [MHz]	Pins	verfügbar
AT90S1200	89	512	–	64	15	–	1	–	–	2,7...6	0...16	20	jetzt
AT90S1220	89	512	–	64	6	–	1	–	–	2,7...6	0...16	8	3Q97
AT90S2313	120	1K	128	128	15	+	2	1	–	2,7...6	0...16	20	2Q97
AT90S4414	120	2K	256	256	32	+	2	2	–	2,7...6	0...16	40/44	3Q97
AT90S4433	120	2K	128	256	32	+	2	2	+	2,7...6	0...16	40/44	4Q97
AT90S8515	120	4K	512	512	32	+	2	2	–	2,7...6	0...16	40/44	2Q97

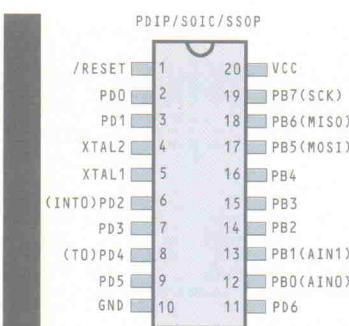


Bild 1. Der AT90S1200 steht in drei Gehäusevarianten mit gleichem Pinout zur Verfügung.

Bild 2. Da der 'S1200' nicht über RAM verfügt, enthält er für Rücksprungadressen einen drei Ebenen tiefen Hardwarestack.

PD2 dient als Interrupt-Eingang INT0 und PD4 fungiert als Timer-Eingang TO.

Sparhaushalt

Der Reset-Eingang kann in einem Minimalsystem offen gelassen werden, da die Controller einen internen Pullup-Widerstand besitzen und so unter normalen Umständen immer richtig zurückgesetzt werden.

Der Oszillator ist so ausgelegt, daß man direkt an die Pins XTAL1 und XTAL2 einen Quarz anschließen kann. Zwei zugehörige Kondensatoren nach Masse sollte man nicht vergessen. Alternativ läßt sich auch ein Keramikoszillator anschließen. Eine weitere Möglichkeit besteht darin, einen externen Takt direkt an XTAL1 einzuspeisen. In dem Fall bleibt XTAL2 unbeschaltet.

Will man sich den externen Schwingen sparen, kommt der interne RC-Oszillator zum Einsatz. Er arbeitet mit etwa 1 MHz. Diese Betriebsart läßt sich über das Kontrollbit RCEN im Flash-Speicher konfigurieren. Defaultmäßig ist diese Betriebsart ausgeschaltet. Sie läßt sich nur im parallelen Programmiermodus ändern.

Nach dem Einschalten, einem Reset oder Watchdog-Timer-Überlauf, starten die Controller

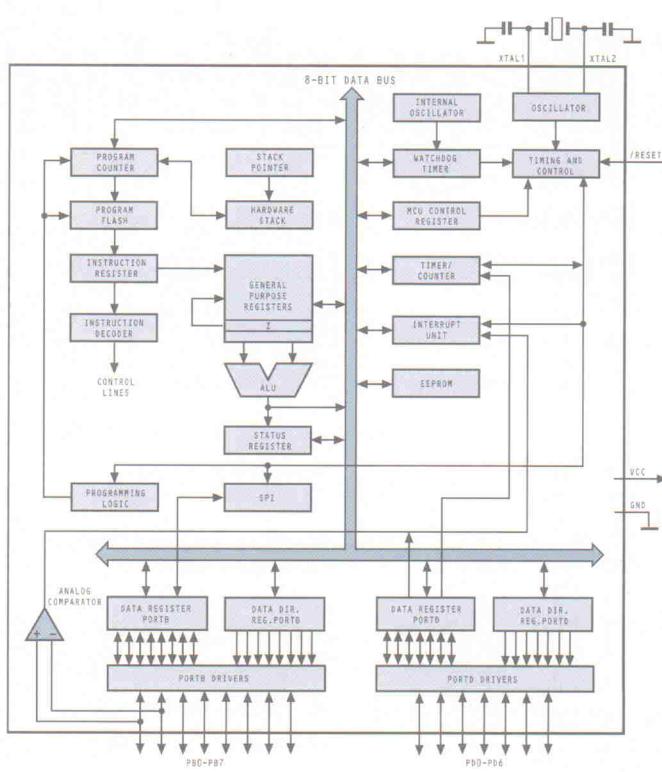
die Programmabarbeitung bei der Adresse \$000 (Reset). Daneben verfügt der AT90S1200 über drei weitere Interrupt-Quellen: den externen Interrupt INT0, den Timer/Zähler-Überlauf und den Analogkomparator.

Jedem Ereignis ist eine eigene Einsprungadresse zugeordnet. Der externe Interrupt verzweigt an die Adresse \$001, der Timer/Counter-Overflow nach \$002 und der Analogkomparator auf \$003. Dabei fällt die Priorität mit steigender Adresse. Der Reset hat folglich die höchste Wertigkeit.

Ausgezählt

Auf einem Foliensatz von Atmel heißt es 'True Single Cycle Instruction Execution'. Einer näheren Betrachtung des Befehlssatzes, der beim AT90S1200 aus 89 Instruktionen besteht, hält diese Aussage jedoch nicht stand. So findet man auf dem Datenblatt folgerichtig den Weichmacher '89 Powerful Instructions – Most Single Clock Cycle Execution'. Bei einem einstufigen Pipelining benötigt der AVR, genauso wie der PIC, zwei Zyklen bei einem Sprungbefehl – nach wie vor muß die Pipeline geleert werden.

Sämtliche Compare/Skip-, Skip-if- und Branch-if-Instruktionen



dauern bei einem Sprung ebenfalls zwei Takte. Ein Unterprogrammaufruf gönnt sich drei und ein Rücksprung aus selbigem sogar vier Zyklen. Viel erstaunlicher ist aber, daß das Setzen eines Bits im I/O-Register mit SBI und ein Rücksetzen mit CBI ebenfalls zwei Zyklen benötigt, wogegen die gleiche Funktion mit den Universalregistern nur einen Takt erfordert.

Probefahrt

Faktisch vermag die AVR-Architektur die PICs durchaus abzuhängen: Eine typische 16-Bit-Multiplikation erfordert beim PIC $195 + 5 \times N$ Zyklen (Listing 1), wobei N für die Anzahl der Einsen im Multiplikanden steht. Die entsprechende Routine auf dem AVR kommt dank der reichlichen Register und des günstigeren Befehlssatzes deutlich flotter voran, sie benötigt nur $175 + N$ Zyklen (Listing 2).

Wer sich einen Eindruck über die Programmierung und die Funktion der Controller verschaffen will, kann sich von Atmels Server oder aus der ELRAD-Mailbox einen unter Windows laufenden Assembler nebst Simulator herunterladen [5].

Beide Tools ermöglichen die Applikationsentwicklung für alle derzeit verfügbaren Controllervarianten. Außerdem enthält das Paket Handbücher zu

den Programmen im WinWord-Format sowie verschiedene Application Notes, die typische Operationen (EEPROM-Zugriff, Multiplikation/Division usw.) beschreiben.

Neben den Freeware-Tools offeriert Atmel ein Evaluation Board (Bild 3), mit dem man die Mikrocontroller auch programmieren kann sowie einen In-Circuit-Emulator. Für Hochsprachengewohnte bietet die Firma IAR bereits einen C-Compiler samt HLL-Debugger und Workbench an. Entwickler, die mit den AVR einsteigen wollen, haben also eine freie Wahl. ea

Literatur

- [1] AVR Enhanced RISC Microcontroller Data Book, Atmel, 1996
- [2] Ole Saether, The Unofficial Atmel AVR FAQ, <http://www.login.eunet.no/~oleset/avr-faq.htm>
- [3] Kurzdatenblätter der AVR-Bausteine auf <http://www.atmel.com/> oder in der ELRAD-Mailbox (05/11/53 52-4 01)
- [4] AVR Instruction Set Manual, im Acrobat-Format in der ELRAD-Mailbox als AVRINSTR.PDF
- [5] AT90S (AVR) Family Assembler and Simulator software version 1.04, im Archiv AVR.EXE auf <http://www.atmel.com/> oder in der ELRAD-Mailbox

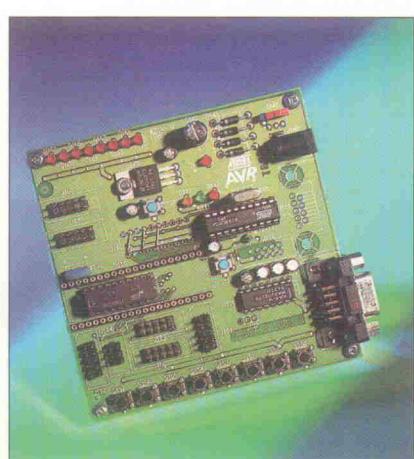


Bild 3. Über den auf Atmels Evaluation Board enthaltenen AT89C2051 läßt sich der Zielprozessor auch seriell in-circuit programmieren.

Magnetisierend

Modellierung und Simulation der ferromagnetischen Hysterese

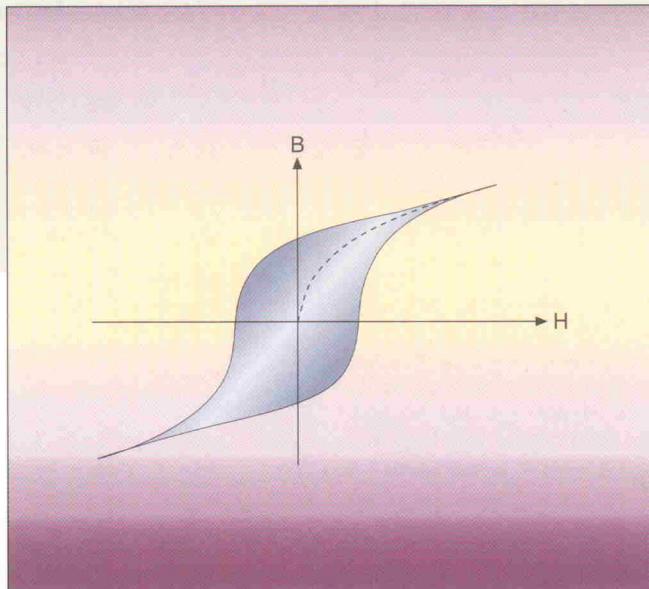
**H. Georg Brachtendorf,
Günther Welsch,
Rainer Laur**

Die wenigsten Schaltungssimulatoren bieten in ihren Standardbibliotheken Modelle für nichtelektrische Größen oder Bauteile an. Will man solche Elemente trotzdem berücksichtigen, sind die eigenen Modellierungsfähigkeiten gefragt. Der Artikel beschreibt am Beispiel der ferromagnetischen Hysterese effektive Wege zum Erfolg.

Prof. Dr. Rainer Laur studierte Elektrotechnik an der RWTH Aachen und promovierte 1978 am Institut für Theoretische Elektrotechnik. Seit 1988 ist er Inhaber eines Lehrstuhls am Institut für Theoretische Elektrotechnik und Mikroelektronik (ITEM), Bremen.

Dipl.-Ing. Günther Welsch studierte an der Universität Bremen Nachrichten-/Informationstechnik. Seit 1994 ist er wissenschaftlicher Mitarbeiter am Institut für Theoretische Elektrotechnik und Mikroelektronik (ITEM).

Dr. Hans Georg Brachtendorf studierte Elektrotechnik an der RWTH Aachen und promovierte 1994 an der Universität Bremen am Institut für Mikroelektronik und Bauelemente der Elektrotechnik. Gegenwärtig ist er Assistent am Institut für Theoretische Elektrotechnik und Mikroelektronik (ITEM).



Zur Arbeitspunkt-, Wechselstrom-, und Transientenanalyse elektronischer Schaltungen stehen dem Entwickler leistungsfähige kommerzielle Softwarepakete zur Verfügung. Die Genauigkeit der Simulationsergebnisse hängt primär von der Genauigkeit der mathematischen Modelle der in der Schaltung verwendeten Bauelemente und deren richtiger Parametrisierung ab. Die Leistungsfähigkeit eines Simulators wird daher stark von den zur Verfügung gestellten Bauelementen bestimmt. Viele Bauelemente der Leistungselektronik, Sensorik oder Mikrosystemtechnik werden aber entweder überhaupt nicht oder durch sehr primitive Modelle beschrieben.

Einige kommerzielle Softwarepakete unterstützen jedoch die Einbindung von selbstentwickelten Modellen. Diese Modelle werden in einer höheren Programmiersprache, üblicherweise C, programmiert. Dazu stellt der Softwareanbieter bestimmte Routinen zur Verfügung, die die Einbindung dieser eigenen Modelle ermöglichen oder erleichtern. Eine

Alternative ist die Entwicklung eines Makromodells. Bei Makromodellen werden die grundlegenden physikalischen Effekte eines Bauelementes durch ein elektrisches Analogon beschrieben. Dieses elektrische Analogon muß aus den dem Simulator zur Verfügung stehenden Elementen aufgebaut sein.

Der Beitrag zeigt anhand der Erfahrungen bei der Entwicklung zur ferromagnetischen Hysterese die Vor- und Nachteile der Modellierung von Bauelementen durch ein Verhältnismodell und ein Makromodell auf.

Die ferromagnetische Hysterese

Das Modell einer ferromagnetischen Hysterese [1], [2], [3], [4] ist ein typisches Anwendungsbeispiel zur Beschreibung einer nicht-elektrischen physikalischen Größe, die Magnetisierung M , mit einem 'elektrischen' Simulator. Es läßt sich gut zur Simulation von Spulen, Übertragern und (Mehrwicklungs-)Transforma-

toren mit Hystereseverlusten einsetzen. Hinzu kommt bei diesem Modell aufgrund der Sättigung der magnetischen Induktion ein nichtlineares Verhalten. Die Hysteresekurve ist außerdem von der Vorgeschichte der magnetischen Feldstärke abhängig, was beim Hysteresemodell durch eine Differentialgleichung modelliert wird. Schließlich ist die Form der Hysteresekurve noch zeitabhängig, da die Hystereseverluste bei höherer Frequenz zunehmen. Diese Frequenzabhängigkeit wird durch eine weitere Differentialgleichung in der Zeit modelliert.

Das gesamte Modell besteht aus insgesamt zwei Differentialgleichungen und weiteren zwei sehr nichtlinearen Gleichungen zur Beschreibung des Sättigungsverhaltens. Aufgrund der erheblichen Nichtlinearität des mathematischen Modells sind Probleme bei der Implementierung zu erwarten.

Das von den Verfassern entwickelte Makromodell beruht auf dem Modell der ferromagnetischen Hysterese von Jiles und Atherton [5], [6], das auf anerkannten physikalischen Theorien über die Domänenwandverschiebung und -beugung basiert. Domänen sind diejenigen Bereiche im Kristall, in denen die Magnetisierung gleichgerichtet ist. Die Domänen in Vorzugsrichtung vergrößern sich unter Einwirkung eines magnetischen Feldes. Es kommt daher zu einer Verschiebung der Domänenwände. Dieses Modell berücksichtigt sämtliche phänomenologischen Eigenschaften wie beispielsweise Remanenzmagnetisierung, Sättigung, Hystereseverluste. Als Ursache der Hystereseverluste werden Störstellen angenommen, die eine freie Bewegung der Domänenwände behindern, so daß der energetische Gleichgewichtszustand, bei dem keine Hystereseverluste auftreten, nicht erreicht wird. Dieser ideale Gleichgewichtszustand wird als Anhysterese M_{an} bezeichnet und ist Ursache der Sättigung. Die Anhysterese ist einer direkten Messung nicht zugänglich, sie ist nicht etwa die Neukurve. Jiles et al. schlagen zur Approximation der Anhysterese die sogenannte Langevin-Funktion (Gleichung 1, S. 82) vor.

H bezeichnet hier die magnetische Feldstärke, M die tatsächliche Magnetisierung, α und a

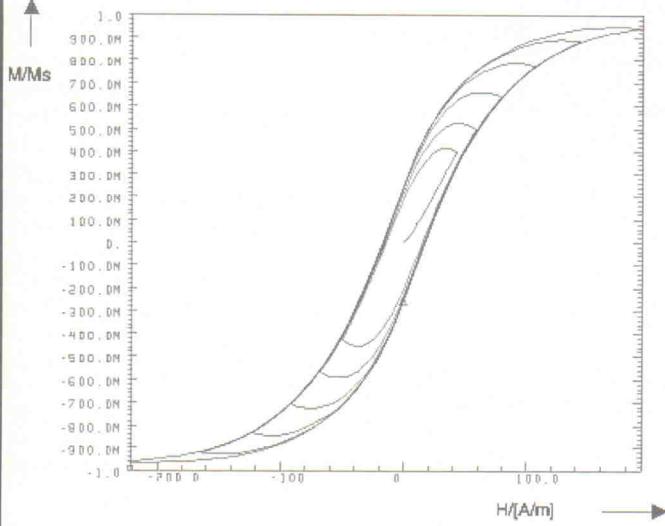


Bild 1. Simulation eines Ferritkerns mit dem Jiles-Atherton-Modell mit einem unphysikalischen Verhalten an Feldumkehrpunkten.

sind materialabhängige Parameter. $H_e = H + \alpha M$ ist die effektive auf eine Domäne wirkende Feldstärke. Sie setzt sich zusammen aus der magnetischen Feldstärke H und einer Kopplung der Domänen. Dabei ist α die mittlere Kopplungskonstante. Die Hysterese wird durch eine Differentialgleichung beschrieben, die die Behinderung der freien Bewegung der Domänen in Richtung ihres energetischen Gleichgewichtszustands aufgrund der Störstellen beschreibt. Um eine Barriere zu überwinden, bedarf es einer Mindestenergie. Diese Mindestenergie wird sicherlich nicht für sämtliche Störstellen gleich sein, sondern einer gewissen Verteilung unterliegen.

Da die Anhysterese M_{an} den energetischen Gleichgewichtszustand beschreibt, ist die Differenz zwischen der tatsächlichen Magnetisierung M und der Anhysterese ein Maß für die aufgebaute Energie mit der die freie Wanderung der Domänenwand behindert wird. Es ist daher sinnvoll anzunehmen, daß die Wahrscheinlichkeit, mit der ein Hindernis überwunden wird, mit der Differenz zwischen der tatsächlichen Magnetisierung und der Anhysterese zunimmt. Die Energie geht dann in Form von Wärme verloren und ist somit nicht zurückzugewinnen. Der Verlustanteil an der Gesamt-magnetisierung wird als irreversible Magnetisierung M_{irr} bezeichnet und ist im Modell

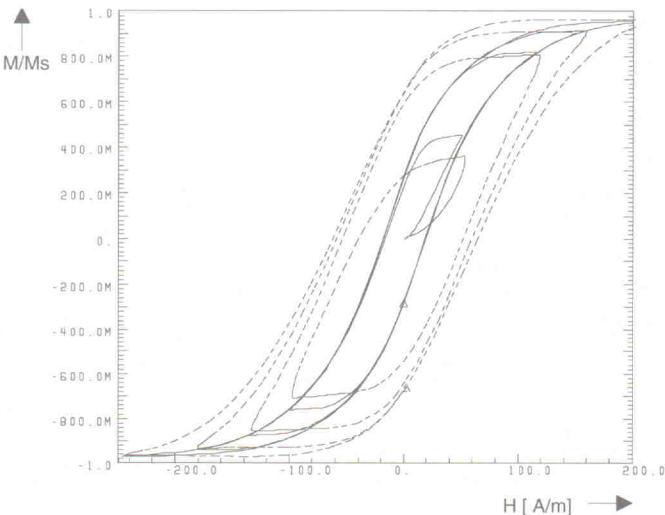


Bild 2. Simulation einer ferromagnetischen Hysteresekurve bei niedrigen und hohen Frequenzen mittels eines Makromodells. Die Abszisse ist proportional zur magnetischen Feldstärke, die Ordinate proportional zur Magnetisierung.

$$M_{an}(H, M) = M_s \left(\coth \left(\frac{H + \alpha M}{a} \right) - \frac{a}{H + \alpha M} \right) \quad (1)$$

$$\frac{\partial M_{irr}}{\partial H} = \frac{M_{an} - M}{\text{sign} \left(\frac{\partial H}{\partial t} \right) \cdot K - \alpha(M_{an} - M)} \quad (2)$$

$$M_{rev} = c(M_{an} - M_{irr}) \quad (3)$$

$$M = cM_{an} + (1 - c)M_{irr} \quad (4)$$

$$\frac{\partial M_{irr}}{\partial H} = \begin{cases} 0, & \text{für } \text{sign} \left(\frac{\partial H}{\partial t} \right) = 1 \wedge M_{an} - M \leq 0 \\ 0, & \text{für } \text{sign} \left(\frac{\partial H}{\partial t} \right) = -1 \wedge M_{an} - M \geq 0 \\ \frac{M_{an} - M}{\text{sign} \left(\frac{\partial H}{\partial t} \right) K - \alpha(M_{an} - M)}, & \text{sonst.} \end{cases} \quad (5)$$

$$\frac{dH_f}{dt} = \frac{H - H_f}{K_f} \quad (6)$$

durch Gleichung 2 beschrieben.

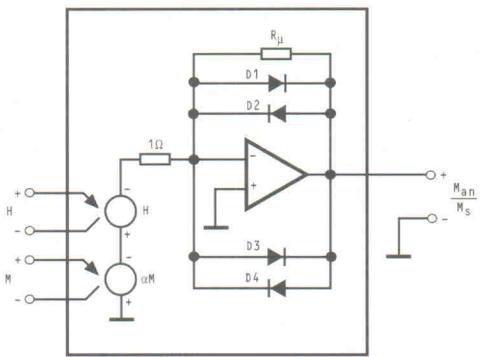
Diese Differentialgleichung besagt, daß die Änderungsrate der irreversiblen Magnetisierung näherungsweise proportional der Differenz $M_{an} - M$ und somit proportional der aufgebauten Energie ist. Dabei ist der Parameter K die materialabhängige Proportionalitätskonstante, und die Vorzeichenfunktion $\text{sign}(\cdot)$ gibt an, ob man sich auf dem oberen oder unteren Zweig der Hysteresekurve befindet. Zusätzlich wird angenommen, daß die Domänenwände nicht starr, sondern flexibel sind. So können sie auch beim Vorhandensein von Störstellen bis zu einem gewissen Grade den Gleichgewichtszustand erreichen. Diesen reversiblen Anteil, der aufgrund der Beugung von Domänenwänden entsteht, berücksichtigt Gleichung 3. Und Gleichung 4 zeigt schließlich die Gesamt-magnetisierung.

Bei diesem Modell finden die bei sehr hohen magnetischen Feldstärken auftretenden Rotationen von Domänenwänden keine Berücksichtigung. Es ist daher zu vermuten, daß im Sättigungsbereich Abweichungen zwischen gemessenen und simulierten Hysteresekurven auftreten. Ebenfalls werden die bei hohen Frequenzen zunehmenden Verluste nicht berücksichtigt. Es handelt sich beim Jiles-Atherton-Modell folglich

um ein quasistatisches Modell, wie an der simulierten Hysterese eines Ferritkerns zu erkennen (Bild 1). Neukurve, Remanenzmagnetisierung, Koerzitivfeldstärke und Sättigung werden von diesem Modell sehr gut beschrieben. Jedoch zeigt sich an Feldumkehrpunkten ein unphysikalisches Verhalten: Die differentielle Induktivität ist zunächst negativ, so daß die Magnetisierung trotz eines Rückgangs der Feldstärke zunächst anwächst. Dieser Effekt läßt sich durch eine geringfügige Modifikation der Modellgleichungen beheben (Gleichung 5).

Die Zunahme der Hystereseverluste bei höheren Frequenzen wird durch die empirische Differentialgleichung berücksichtigt (Gleichung 6). Bild 2 zeigt simulierte Hysteresekurven bei niedrigen (durchgezogen) und hohen Frequenzen (gestrichelt). Aufgetragen ist die Magnetisierung M über der magnetischen Feldstärke H , wobei die Magnetisierung zusätzlich auf die Sättigungsmagnetisierung M_s normiert ist. Deutlich zu sehen ist die Zunahme der Remanenzmagnetisierung und Koerzitivfeldstärke bei höheren Frequenzen und somit auch der Hystereseverluste.

Das hier vorgestellte Hysteresemodell ermöglicht bei richtiger Parametrisierung die Berücksichtigung folgender Effekte:



$$H + \alpha M = \frac{M_{an}/M_s}{R_\mu} \quad (7)$$

$$+ H_0 \left[\exp \left(\frac{M_{an}/M_s}{\alpha_0} \right) - \exp \left(\frac{-M_{an}/M_s}{\alpha_0} \right) \right] \\ + H_1 \left[\exp \left(\frac{M_{an}/M_s}{\alpha_1} \right) - \exp \left(\frac{-M_{an}/M_s}{\alpha_1} \right) \right]$$

Bild 3. Elektrische Ersatzschaltung zur Realisierung der anhysteretischen Magnetisierung M_{an} .

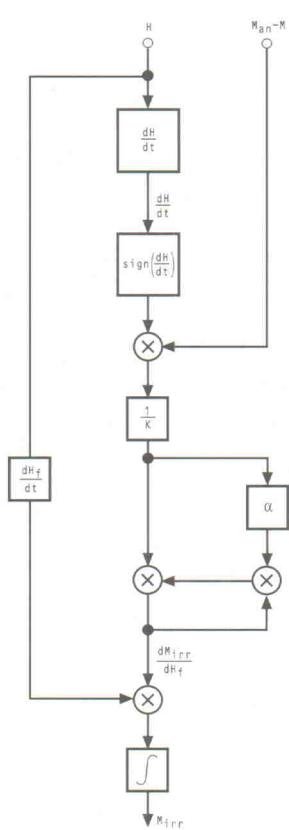


Bild 4. Das Block-Diagramm zur Modellierung der irreversiblen Magnetisierung M_{irr} aus Gleichung 5.

- Neukurve,
- Sättigung der magnetischen Induktion,
- Koerzitivfeldstärke,
- Remanenz,
- Hystereseverluste,
- Frequenzabhängigkeit der Hysteresekurve,
- Subschleifen (minor loops).

Die Komplexität des Modells bevorzugt eine Verhaltensmodellierung, die insgesamt vier unbekannte nicht-elektrische Variable erfordert. Das äquivalente Makromodell benötigt hingegen 14 Variable, um ein solch komplexes Modell zu realisieren. Die Rechenzeiten liegen dennoch in der gleichen Größenordnung, da auf optimierte Grundmodelle zurückgegriffen und durch zusätzliche Modellierungsmaßnahmen die Zeitschrittweite sehr effektiv vom Simulator gewählt wird.

Die Entwicklungsprobleme spiegeln ebenfalls die Vor- und Nachteile beider Modellierungsarten wider: Beim Verhaltensmodell traten zunächst numerische Probleme bei der Konvergenz und bei der Zeitschrittsteuerung, insbesondere an den Feldumkehrpunkten,

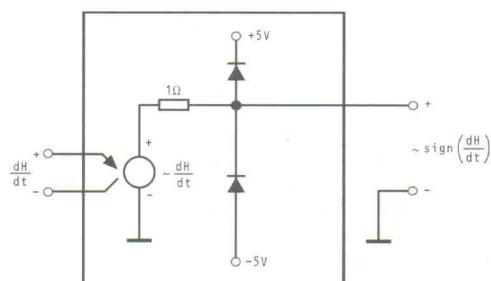


Bild 5.
Schaltung, deren Ausgang näherungsweise proportional zu einer sign-Funktion ist.

auf. Zur Lösung dieser Probleme war Expertenwissen erforderlich. Andererseits bedurfte es bei der Entwicklung des Makromodells einigen Aufwand, die der Hysteresekurve zugrundeliegenden komplexen nichtlinearen Differentialgleichungen durch eine elektrische Ersatzschaltung zu beschreiben. Die Realisierung des ferromagnetischen Hysteresemodells als elektrisches Analogon zeigt gerade die erstaunlich vielfältigen Möglichkeiten einer Makromodellierung. Das Makromodell ist vollständig SPICE2-kompatibel, da es ausschließlich Standardmodelle wie Widerstände, Induktivitäten und Kapazitäten sowie Dioden und gesteuerte Quellen enthält.

Makromodellierung der Hysteresekurve

Das im vorhergehenden Abschnitt vorgestellte mathematische Modell der ferromagneti-

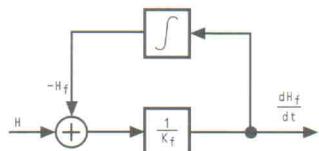


Bild 6. Blockdiagramm der Differentialgleichung nach Gleichung 6.

schen Hysterese kann als Makromodell, also in Form eines elektrischen Netzwerks, realisiert werden, wobei die magnetischen Größen elektrische Ströme und Spannungen approximiert werden. Zunächst sei Gleichung 2 für die anhysteretische Magnetisierung betrachtet. In der originalen Arbeit von Jiles et al. wurde dazu die Landau-Funktion verwendet. Diese Funktion ist jedoch nur sehr aufwendig in Form einer elektrischen Ersatzschaltung zu realisieren. Ein solches Problem besteht bei einer Verhaltensmodellierung nicht. Vorzuhören ist daher eine alternative

```

*.subckt 11hyst 1 2
* core geometry and number of windings
+ n=100 l=1.0e-3 AREA=1
* constants
+ uo=1.257E-6 Temp 0 25 kb_q=86.171E-6
* model parameters of the Jiles-Atherton-Brachtendorf model
+ alpha=1.0e-6 c=0.25 k=20 MA=3.44E5 Rmu=2.2E-2 KF=1.0E-8
+ H0 = 1.0 H1= 1.0e.20 A0 0 0.2055 A1 = 19.269E-3
* specific parameters of the macromodel
+ F0=1.0E5 Cintf=1.0E-4 Cdif=1.0E-4 Cin=1.0E-4
* AREA in square centimeter
* 1 in meter
Bmf1 1 3 70 0'(n*AREA) /Cdif/1.0E4
Vm1 3 2 0
Rm1 1 2 1.0E12
Gan 0 10 61 0 'Rmu*alpha*MS'
Fan 0 10 Vm1 'Rmu*n/1'
Rmu 10 0 1.0
Dia 10 0 d1
D2a 0 10 d1
D1b 10 0 d2
D2b 0 10 d2
FdifH 0 30 Vm1 'n/1/F0'
LdifH 30 0 'Cdif'
GH 0 31 32 0 0 '-1/(KF)*Cdif'
FHf 0 31 Vm1 'n/(1*F0*KF)*Cdif'
RHF 31 0 1
GH2 0 32 31 0 'Cintf/Cdif'
CH2 32 0 'Cintf'
RH2 32 0 1.0E12
Gsign 40 0 30 0 1.0E5 MAX=1.0 MIN=-1.0
Rsign 40 0 1.0
Gmirr1 0 53 POLY(2) 40 0 10 61 0 0 0 -1 Min = 0
Gmirr2 0 53 POLY(3) 53 0 40 0 10 61 0 0 0 0 0 0 0 0 0 0 0 0
+ 0 0 0 0 'alpha*MS/k' Min = 0
Rmrr 53 0 1
Gint 0 60 POLY(2) 31 0 53 0 0 0 0 0 0 'F0*cin/(k*Cdif)'
Cint 60 0 'Cin'
Rint 60 0 1812
Gm 0 61 POLY(2) 10 0 60 0 0 'c''1-c'
Fm 0 61 Vm1 'n/1/MS'
Rm 61 0 1
Gpsi 0 70 61 0 'uo*MS'
Lpsi 70 0 'Cdif'

.Model d1 D (Level=1 is='Rmu*H1' n='A1 * 1.0/(273.15+Temp)/kb_q'
+ TREF='TEMP')
.Model d2 D (Level=1 is='Rmu*H0' n='A0 * 1.0/(273.15+Temp)/kb_q'
+ TREF='TEMP')
.ends 11hyst

```

Listing 1. Netzliste des Basismodells der ferromagnetischen Hysterese, das unter dem Schaltungssimulator HSPICE lauffähig ist. Das Modell enthält zwölf interne Variable für die quasistatische Hysterese und 14 Variable bei der Berücksichtigung der Frequenzabhängigkeit.

Der Vergleich

Simulationswerkzeuge wie SPICE wurden ursprünglich ausschließlich für die Simulation mikroelektronischer Schaltungen entwickelt und eingesetzt. Die Komplexität ganzer Mikrosysteme macht jedoch die Systemsimulation inzwischen unverzichtbar. Denn solche Systeme enthalten häufig nicht-elektrische oder elektro-mechanische Bauelemente wie beispielsweise Sensoren und Aktoren. Und derartige Bauelemente stehen jedoch in vielen Simulatoren dem Anwender nicht als mathematisches und für die Simulation geeignetes Modell zur Verfügung. Als Anwender kommt man in vielen Fällen nicht umhin, eigene Modelle zu entwickeln. Ob es dazu eher günstiger ist, sich der Makromodellierung oder der Verhaltensmodellierung zu bedienen, soll hier im folgenden gegenübergestellt werden.

Verhaltensmodellierung

Bei der Verhaltensmodellierung wird ein Programmiercode erzeugt. Dazu stellen die Softwarehersteller Routinen zur Initialisierung, zur numerischen Lösung von gewöhnlichen Differentialgleichungen, zur Lösung von nichtlinearen Gleichungen und ähnlichem zur Verfügung. Solche Verhaltensschnittstellen erfordern eine Grundkenntnis der Arbeitsweise eines Simulators. Eine höhere Programmier-

sprache ermöglicht insbesondere die Modellierung von komplexen nichtlinearen Bauelementen.

Für die Implementation von Modellen in den Simulator Eldo beispielsweise stehen dem Entwickler verschiedene Verfahren zur Verfügung. Eldo bietet eine analoge Verhaltensmodellierung über die Sprache VHDL-A(analog) oder über die simulatoreigene Sprache FAS an. Daneben können auch Mixed-Mode-Modelle implementiert werden. Die Sprache FAS stellt einen gut strukturierten Umfang an Routinen und Befehlen zur Verfügung, so daß sich Modelle einfach und schnell erstellen lassen. Zur Beschleunigung eines in FAS geschriebenen Modells kann die Erweiterung C-FAS benutzt werden. C-FAS basiert auf einer C-Schnittstelle zum Simulator. Ein Modell wird dann unter Verwendung der vom Simulator zur Verfügung gestellten korrespondierenden C-Routinen von FAS in C programmiert und kompiliert sowie in eine shared-library umgesetzt. Während der Laufzeit des Simulators kann dieser dann die shared-library dazulinken und das Modell steht somit dem Anwender zur Verfügung.

Die Autoren haben zur Implementation des Hysterese-modells die C-FAS-Schnittstelle verwendet. Der Vorteil von FAS und C-FAS ist die beliebig große zulässige An-

zahl von Anschlußknoten für das Modell. Weiterhin unterliegt man keiner Beschränkung bei der Zahl der internen Knoten beziehungsweise der Zustandsvariablen. Dies ist insbesondere bei der Entwicklung sehr komplexer Modelle wünschenswert. Zur Modellierung dynamischer Effekte benötigt der Entwickler Funktionen zur Differentiation und Integration von Zustandsvariablen. Entsprechende Funktionen werden von FAS angeboten. Da intern das Verfahren der modifizierten Knotenanalyse verwendet wird, ist es dem Benutzer nicht nur möglich, spannungs- und stromgesteuerte Stromquellen, sondern auch dazu analoge Spannungsquellen einzusetzen.

Konvergenzprobleme?

Weiterhin wird dem Benutzer eine Funktion (solve) zum Lösen von nichtlinearen Gleichungssystemen angeboten, in der die Unbekannte allerdings eine Zustandsvariable sein muß. Daneben gibt es in FAS eine Vielzahl von hilfreichen mathematischen Funktionen, die die Modellierung komplexer Bauelemente erleichtern. Selbstverständlich können dem Modell auch eine Vielzahl von Parametern übergeben werden, um einen möglichst breiten Einsatz zu gewährleisten.

Probleme bei der Modellierung treten immer dann auf,

wenn es Unstetigkeitsstellen in Funktionen gibt oder wenn die Funktion nicht stetig differenzierbar ist. Dann muß der Entwickler Maßnahmen ergreifen, die geeignet sind, die entsprechende Funktion am fraglichen Punkt so zu glätten, daß die Konvergenz sichergestellt ist. Ansonsten zeigt der Simulator ein sehr gutes Konvergenzverhalten auch in kritischen Situationen.

Makromodellierung

Die Erstellung von Makromodellen erfordert im Gegensatz zur Verhaltensmodellierung für den Ingenieur nur eine geringe Einarbeitungszeit. Sie bietet sich für Modelle mit einfacher, insbesondere linearer, Funktionalität an. Da bei der Makromodellierung im allgemeinen nur standardisierte Modelle verwendet werden, die auch in anderen Simulatoren zur Verfügung stehen, ist diese Modellierungsform nicht herstellerabhängig. Meist genügt es beim Wechseln der Software, syntaktische Änderungen der Netzliste durchzuführen. Eine völlige Neuimplementation entfällt. Die Entwicklung des Makromodells erfordert einige Erfahrung. Die im Simulator implementierten Standardmodelle, insbesondere gesteuerte Quellen, ermöglichen die effiziente Modellierung von erstaunlich komplexen Modellen. Beim Aus schöpfen dieser Möglichkeiten ist der intelligente Tüftler gefragt.

Vor- und Nachteile einer Makromodellierung:

- ⊕ Bei der Verwendung von Standardmodellen ist eine weitgehende Unabhängigkeit vom Anbieter gewährleistet.
- ⊕ Die Konvergenzsicherheit ist durch Verwendung von Standardmodellen sehr hoch.
- ⊕ Lineare Schaltungen sind leicht zu implementieren.
- ⊕ Eine Makromodellierung erfordert nur geringe Kenntnisse über die numerischen Verfahren eines Simulators.
- ⊖ Es sind häufig zur präzisen Modellierung sehr große Teilschaltungen erforderlich.
- ⊖ Die Simulationszeit ist daher oftmals höher als bei einer Verhaltensmodellierung.
- ⊖ Sehr nichtlineare oder Digitalschaltungen sind häufig sehr aufwendig zu modellieren.

Vor- und Nachteile eines Verhaltensmodells:

- ⊕ Universellere Möglichkeiten zur Implementation von Modellen.
- ⊕ Oftmals geringere Vergrößerung der Gesamtschaltung gegenüber der Makromodellierung.
- ⊕ Die Rechenzeit ist abhängig von der Implementation im allgemeinen geringer als bei einem Makromodell.
- ⊕ Die Modellbildung ist beträchtlich einfacher.
- ⊖ Das Konvergenzverhalten muß häufig durch zusätzliche Maßnahmen unterstützt werden, was Expertenwissen erfordert.
- ⊖ Die Einarbeitung in die Verhaltensschnittstelle ist nötig.
- ⊖ Es besteht eine Abhängigkeit von Routinen, die der Hersteller zur Verfügung stellen muß.
- ⊖ Elementare Grundkenntnisse über die numerischen Verfahren sind in der Regel erforderlich.

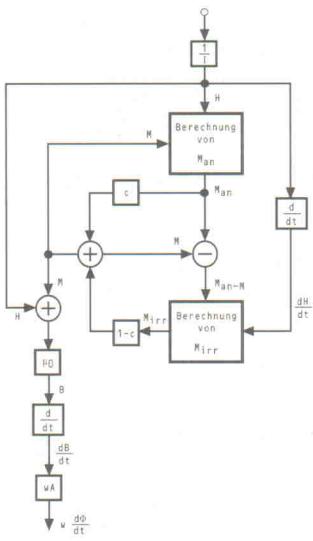


Bild 7. Blockdiagramm einer Induktivität unter Berücksichtigung der ferromagnetischen Hysterese.

Funktion, mit der sich ebenfalls die Sättigung des Kerns beschreiben lässt. Bild 3 zeigt eine einfache Ersatzschaltung und Gleichung 7 die zugehörige Funktion. Die Schaltung besteht lediglich aus Grundelementen, wie sie in Schaltungssimulatoren wie SPICE2 zur Verfügung stehen.

In dem Blockdiagramm der Gleichung für die irreversible Magnetisierung M_{irr} nach Gleichung 5 unter Berücksichtigung der Gleichung 6 treten hauptsächlich Additionen und Multiplikationen auf, wie sie in Schaltungssimulatoren einfach zu realisieren sind (Bild 4).

Eine simple Approximation der Vorzeichenfunktion $\text{sign}(\cdot)$ zeigt Bild 5. Gleichung 5 ist jedoch eine Differentialgleichung in der magnetischen Feldstärke H und nicht der Zeit t . Man erhält jedoch aus Gleichung 5 eine Differentialgleichung in der Zeit, indem die Gleichung mit dH/dt beziehungsweise bei Berücksichtigung der Frequenzabhängigkeit (Gleichung 6) mit dH/dt multipliziert wird. Schließlich ergibt sich am Ausgang eines Integratornetzwerks die gesuchte irreversible Magnetisierung M_{irr} .

Das Blockschaltbild der Gleichung 6 zur Realisierung der Frequenzabhängigkeit zeigt Bild 6, zu deren Schaltungsrealisierung ebenfalls ein Integriator benötigt wird.

Bei vielen Bauelementen mit magnetischen Kernen müssen neben der Hysterese auch Luftpalte oder Streuungen berücksichtigt werden. Bild 8 zeigt beispielhaft die Entmagnetisierungskennlinien einer Induktivität bei unterschiedlichen Luftpalten. Zur Modellierung des Luftspals wird eine lineare elektrische Ersatzschaltung verwendet, so daß hier eine Makromodellierung besonders einfach ist. Lediglich zur Beschreibung des Kerns wurde obiges Hysteresemodell verwendet. Mehrere Wicklungen auf einem magnetischen Schenkel werden ebenfalls durch eine lineare (Teil-) Schaltung modelliert.

Makromodelle sind daher ebenfalls sehr gut für deren Realisierung geeignet. Bild 9 zeigt die induzierte Spannung an den offenen Sekundärklemmen eines Dreiphasentransformators mit sinusförmiger Erregung bei ansteigender Amplitude. Die Spannungseinbrüche an den

Ausgangsklemmen werden durch die Kernsättigung hervorgerufen.

Literatur

- [1] H. G. Brachtendorf, R. Laur, *Modelling of frequency dependent Hysteresis with SPICE*, Proceedings Int. Symp. CAS, London, 1994
- [2] R. Laur, M. Heine, *Modellbibliothek für komplexe analoge Bauelemente: Ein Verbundvorhaben im Förder schwerpunkt Mikrosystemtechnik*. VDI/VDE-Fachtagung 'Geräte technik und Mikrosystemtechnik', Chemnitz, März 1992
- [3] H. G. Brachtendorf, R. Laur, 'A Hysteresis Model for Hard Magnetic Core Materials.' *IEEE Trans. on Magnetics*, Vol. 33, No. 1, Jan. 1997
- [4] H. G. Brachtendorf, C. Eck, R. Laur, 'Macromodeling of Hysteresis Phenomena with SPICE.' *IEEE Trans. on Circuits and Systems - II: Analog and Digital Signal Processing*, Vol. 44, No. 5, May 1997
- [5] D. C. Jiles, D. L. Atherton, *Theory of ferromagnetic hysteresis*, *J. Mag. Mag. Mat.*, Vol. 61, 1986, S. 48 ff.
- [6] D. C. Jiles, *Introduction to Magnetism and Magnetic Materials*, Chapman and Hall, London 1991
- [7] S. Weber, *Simulation zum Nulltarif. Windows-Vollversion von SPICE3f4 als Public Domain*, ELRAD 12/95, S. 32 f.

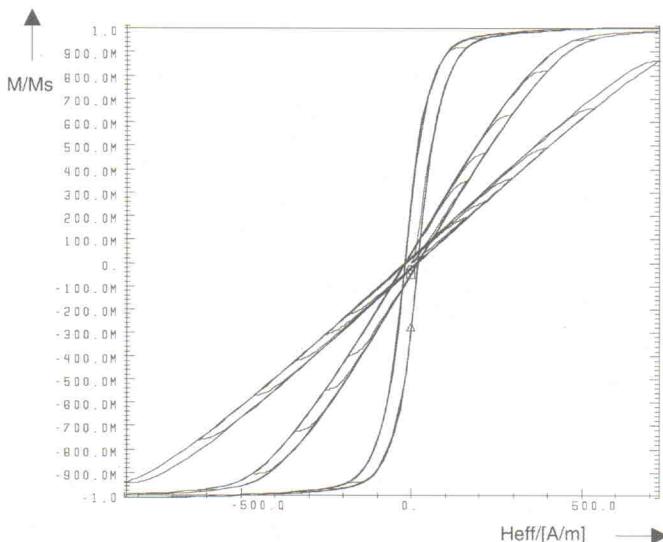


Bild 8. Simulation einer Induktivität mit verschiedenen Luftpalten bei identischem Kernmaterial (Ferrit). Deutlich zu sehen ist die Entmagnetisierung gegenüber Hysteresekurve ohne Luftspalt.

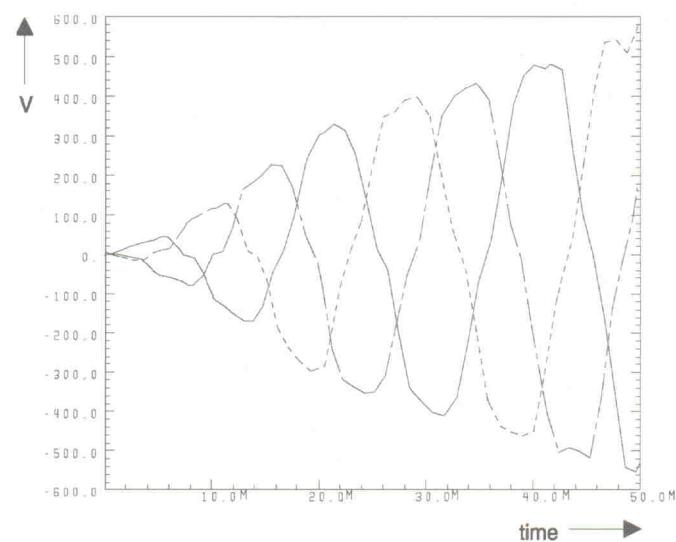
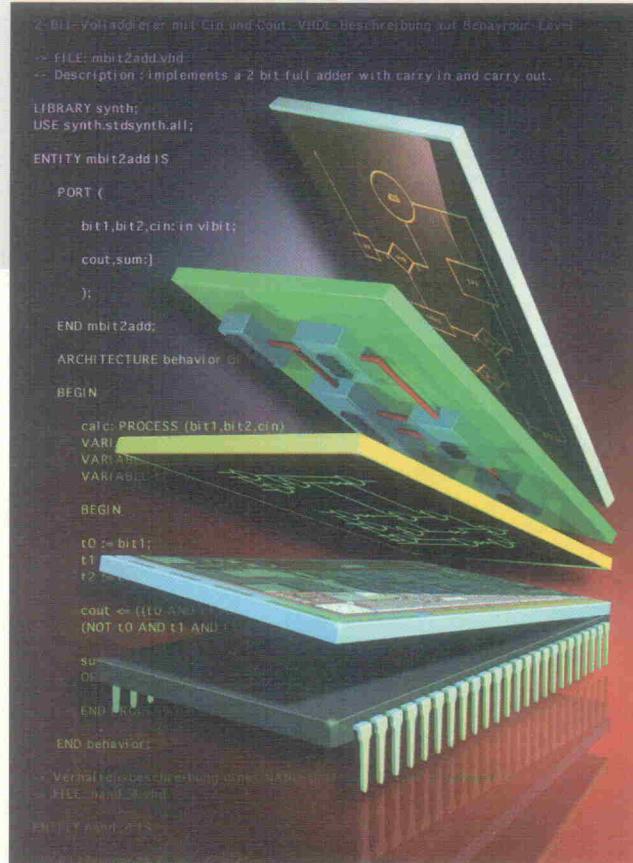


Bild 9. Induzierte Spannung an den Sekundärklemmen eines Dreiphasentransformators bei sinusförmiger Erregung. Die Spannungseinbrüche treten aufgrund der Kernsättigung auf.

Schaltungsentwicklung mit VHDL

Teil 8: Synthese



Frank Burchert
Michael Koch

VHDL gewinnt insbesondere für die Schaltungssynthese zunehmend an Bedeutung. Die VHDL-Modellierung einer Schaltung erfolgt hierbei auf unterschiedlichen Ebenen. Anders als bei der Simulation können in diesem Fall jedoch nicht alle VHDL-Sprachelemente für die Synthese verwendet werden.

Simulation ist nur ein Schritt im Entwurfsablauf einer integrierten Schaltung. Die Detaillierung einer Schaltung von der Spezifikation bis zur Netzliste sollte ebenfalls durch Werkzeuge unterstützt und automatisiert werden. Eine Schlüsselrolle spielt hier die Synthese von Schaltungsteilen. Unter Synthese versteht man dabei die Transformation einer abstrakten Schaltungsbeschreibung auf eine konkretere Abbildungsebene. Je nach Ausgangs- und Zielebene unterscheidet man zwischen Architektur- und Logiksynthese. Die Architektursynthese bezeichnet die Transformation einer Systembeschreibung (der Spezifikation) in eine Darstellung auf Register-Transfer-Ebene (RTL). Logiksynthese meint dagegen die Transformation eines RTL-Files in eine hardwarenahe Beschreibung auf Gatterebene (gate level).

Dieser Artikel beschreibt die Verwendung von VHDL zur synthesegerechten Schaltungsmodellierung. Die Grundlagen der Schaltungssynthese sind dagegen nicht Gegenstand der Ausführungen (siehe dazu beispielsweise [1], [2]). Es sollen insbesondere die Möglichkeiten und Einschränkungen vorgestellt werden, die sich beim Einsatz von VHDL für die Synthese ergeben.

Eine Schaltung lässt sich ausgehend von der Systemebene bis hinunter zur Gatterebene in VHDL modellieren. Da Syntax und Simulationssemantik von VHDL im Standard festgelegt

sind, können Simulationsmodelle mittlerweile zwischen unterschiedlichen Simulatoren ausgetauscht werden, wenn der definierte Sprachumfang mehr oder weniger komplett implementiert ist. Da VHDL jedoch nicht als Eingabeformat für die Synthese normiert wurde, ergeben sich Probleme bei der Umsetzung von bestimmten Sprachkonstrukten. Dies betrifft sowohl die verwendbaren Datentypen als auch die Modellierung der Zeit.

Andere Sprachelemente lassen sich prinzipiell nicht in Hardware realisieren. Dateioperationen – beispielsweise zum Laden von Simulationsstimuli – einschließlich der im Package *textio* zusammengefaßten Funktionen und die Assertion-Anweisungen sind Beispiele für nicht synthetisierbare Elemente. Sie erfordern ein Dateisystem beziehungsweise einen Bildschirm.

Einige Synthesetools ignorieren einfach derartige Befehle bei der Analyse. In Modellen, die zwischen verschiedenen EDA-Plattformen ausgetauscht werden müssen, sollte man solche Anweisungen deshalb in den zu synthetisierenden Bereichen vermeiden.

Hinzu kommt, daß jedes Synthesewerkzeug einen etwas anderen VHDL-Sprachumfang (ein VHDL-Subset) unterstützt und vielfach ein spezifischer Modellierungsstil erforderlich ist. Daraus ergeben sich diverse Probleme:

– Die Austauschbarkeit der Modelle zwischen verschiedenen (Synthese-)Werkzeugen ist aufgrund der unterschiedlichen Subsets nicht gegeben. Damit entsteht eine Abhängigkeit vom Werkzeughersteller.

– Der Entwickler muß die Anforderungen des Synthesetools kennen und dessen Eigenheiten bei der Modellierung berücksichtigen. Der Modellierungsstil hat dabei einen starken Einfluß auf das Syntheseergebnis (man erhält, was man modelliert).

Eingeschränkt

Nicht alle Typklassen und vordefinierten Typen von VHDL sind synthetisierbar, in der Regel jedoch Aufzählungs- und Integer-Typen (siehe Tabelle 'Datentypen').

Für die angegebenen Datentypen muß bei der Logiksynthese (also von RTL auf Gatterebene) ein Mapping auf ein Hardwarelement gefunden werden (*Technologie-Mapping*). Im folgenden sind die Interpretationen der wichtigsten Datentypen angegeben:

bit: Der Datentyp Bit wird als einzelne Leitung mit den Werten 0/1 interpretiert.

boolean: Eine boolescher Wert wird durch 1 (true) oder 0 (false) für 1-Bit-Vergleiche repräsentiert.

integer: Integer-Datentypen werden standardmäßig als 32-Bit-Ganzzahl interpretiert, was zur Erzeugung überflüssiger Hardware führt, wenn der Zahlenbereich nicht gezielt eingeschränkt wird. Dabei sind die folgenden Besonderheiten zu berücksichtigen:

Integer-Bereiche beginnen immer bei 0:

type offset is range 14 to 15;

Diese Anweisung erfordert trotz der Einschränkung auf die Zahlen 14 bis 15 vier Bit bei der Darstellung als vorzeichenlose Ganzzahl (im 2er-Komplement).

Vorzeichenbehaftete Integer erfordern eine symmetrische Implementierung:

type negative is range -2147483648 to -1;

Diese Zahl ist ein 32-Bit-Integer.

Unterbereichstypen von Integer sind vorzeichenbehaftet:

subtype nat4 is natural range 0 to 15;

Eine Alternative ist die Definition eines entsprechenden neuen Typs:

type unsigned is range 0 to integer'high;

Aufzählungstypen: Bei Aufzählungstypen ist zu beachten, daß für selbstdefinierte Aufzählungstypen keine vordefinierte Arithmetik zur Verfügung steht.

Mehrwertige Logiktypen: Bei der Verwendung mehrwertiger Aufzählungstypen, zum Beispiel std_logic ('U', 'X', '0', '1', 'Z', 'W', 'L', 'H', '-') müssen unterschiedliche Werte auf die realen Werte 0/1 gemappt werden. Dies kann zu Problemen führen. (Das Mapping von mehrwertiger Logik zeigen einige Beispiele im Laufe dieses Artikels).

Die Nutzung des don't care ('-') ist nur bei wenigen Systemen möglich. Ohne eine Auflösung der don't cares (*don't care matching*) werden im folgenden Beispiel die Werte "10", "11" und "01" des Eingangssignals a auf 'X' abgebildet. Um eine korrekte Funktion der Schaltung sowohl bei der Synthese als auch bei der Simulation zu erhalten, sollte man zusätzlich alle Werte explizit aufführen:

```
with a select
z <= '1' when "1-1" | "-1",
'0' when "00",
'X' when others;
```

muß ersetzt werden durch:

```
with a select
z <= '1' when "1-1" | "10" | "11" | "01",
'0' when "00",
'X' when others;
```

Gespeichert

Die derzeit verfügbaren Synthesetools verarbeiten am optimalsten sequentielle Logik, also Schaltwerke und Automaten (finite state machines, FSMs), die Register zur Speicherung von Zuständen mit einem gemeinsamen Takt (synchron) verwenden. Schwierigkeiten bereitet ihnen im allgemeinen eine große Ansammlung von einzelnen Gattern. Probleme bei der VHDL-Synthese entstehen vor allem durch die vielen Möglichkeiten, eine Schaltung in VHDL zu beschreiben. Ein positiv-flankengesteuertes D-Flipflop,

Datentypen in VHDL

Typ	Klasse	synthetisierbar
boolean	Aufzählungstypen	ja
bit	Aufzählungstypen	ja
character	Aufzählungstypen	ja
severity_level	Aufzählungstypen	nein
integer	Integer-Typen	ja
natural	Integer-Subtypen	ja
positive	Integer-Subtypen	ja
real	Gleitkomma-Typen	nein
time	Physikalische Typen	nein
string	Array of character	ja
bit_vector	Array of bit	ja

das als Register in einem Automaten verwendet werden kann, läßt sich beispielsweise auf vier verschiedene Arten modellieren.

```
process (clk)
begin
  if clk = '1' and clk'event then
    q <= d;
  end if;
end process;

process
begin
  wait until clk = '1' and clk'event;
  q <= d;
end process;
```

q <= d when clk = '1' and clk'event else q;

```
dff: block (clk = '1' and clk'event)
begin
  q <= guarded d;
end block dff;
```

Zudem erkennen einige Synthesetools eine positive Flanke nur an einem festen Ausdruck. Ein weit verbreitetes System (Design Compiler von Synopsys) erkennt die positive Flanke nur an folgendem Ausdruck,

clk='1' and 'clk'event

andere Ausdrücke werden entweder nicht als positive Flanke erkannt oder als fehlerhaft zurückgewiesen.

Ein Vergleich verschiedener Synthesetools ergab, daß nur ein Tool drei der Varianten synthetisieren konnte, die meisten Werkzeuge jedoch nur die ersten zwei. Insbesondere die Blockanweisungen werden von den meisten Synthesetools nicht unterstützt.

In der Regel benötigt man für ein D-Flipflop einen asynchronen Reset, um das Flipflop in

einen definierten Zustand zu setzen zu können. Ein synthetisierbares positiv-einflankengesteuertes D-Flipflop läßt sich dann folgendermaßen modellieren:

```
process (reset, clk)
begin
  if reset = '0' then
    q <= '0';
  elsif clk = '1' and clk'event then
    q <= d;
  end if;
end process;
```

Synthetisierbar

Dieser Abschnitt zeigt anhand einiger Beispiele einen Modellierungsstil, der in der Regel zu korrekt synthetisierbaren Modellen führt. Zunächst sei ein einfaches Gatter durch eine nebenläufige Signalzuweisung modelliert:

y <= a or b;

Dies ist die einfachste synthetisierbare Schaltung. Sie wird direkt auf das entsprechende OR-Gatter abgebildet. Als nächstes geht es um mögliche Realisierungsformen eines 2-zu-1-Multiplexers. Das folgende Listing zeigt die Realisierung mit Hilfe nebenläufiger Signalzuweisungen. Entsprechend der Werte '1' und '0' soll einer der Eingänge a oder b zum Ausgang z durchgeschaltet werden.

```
entity mux is
port (a, b : std_logic;
      sel : std_logic;
      z : out std_logic);
end mux;
```

```
architecture test1 of mux is
begin
  z <= a when sel = '1' else b;
end test1;
```

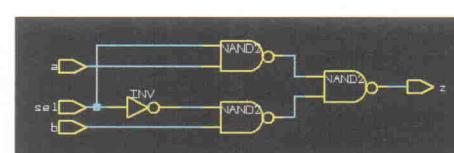


Bild 1.
2-zu-1-Multiplexer.

Glossar

Attribute: Mit Attributen kann man Objekten zusätzliche Informationen anfügen, die dann in nachfolgenden Designschritten verarbeitet werden.

Mapping: Mapping ist die Abbildung von Schaltungselementen auf die realen Komponenten einer technologiebezogenen Bibliothek.

Nebenläufige Anweisungen: Nebenläufige Anweisungen dienen zur Vereinfachung von VHDL-Modellen. Sie ersetzen sequentielle Anweisungen einschließlich des umschließenden Prozesses. Auf diese Weise lassen sich insbesondere If- und Case-Anweisungen verkürzen.

Signalattribute: Signalattribute stellen insbesondere Informationen über das Zeitverhalten von Signalen zur Verfügung.

Synthese: Synthese ist die Transformation (Detaillierung) einer abstrakten Schaltungsbeschreibung auf eine konkretere Ebene. Man unterscheidet zwischen Architektur- und Logiksynthese.

Template: Templates sind feststehende Ausdrücke, die ein Synthesetool zur Erkennung bestimmter Situationen innerhalb einer Beschreibung benötigt (beispielsweise zur Erkennung einer positiven Flanke).

Typattribute: Typattribute stellen Informationen über Datentypen in VHDL zur Verfügung (zum Beispiel den Wertebereich eines Typs, das erste und das letzte Element eines Typs und so weiter).

```
architecture test2 of mux is
begin
  with sel select
    z <= a when '1',
    b when '0',
    'X' when others;
end test2;
```

An der Architektur test1 ist erkennbar, daß weder ein Prozeß noch ein Block nötig sind, um einen Multiplexer zu modellieren und zu synthetisieren. Bild 1 zeigt das Ergebnis der Synthese.

Bei der Synthese geht das verwendete Werkzeug davon aus, daß nur '1' und '0' gültige Werte darstellen. Deshalb wird von den Werten des Typs std_logic nur die '0' im else-Zweig der abhängigen Signalzuweisung in Hardware umgesetzt. Alle anderen Werte werden ignoriert.

Auswerten

Um die korrekte Funktion bei der Simulation überprüfen zu können, werden oft mehrere Werte des Typs std_logic ausgewertet. Dies zeigt zum Beispiel die Architektur test2: Bei einer '1' wird das Signal a durchgeschaltet, bei einer '0' das Signal b. Alle anderen Werte liefern

ein 'X' zurück. Der Zweig wird bei der Synthese vom Werkzeug erkannt und unterdrückt. Das Syntheseergebnis entspricht ebenfalls Bild 1.

Ähnlich wie ein Multiplexer läßt sich auch ein Tri-State-Buffer beschreiben. In diesem Fall wird der Ausgang im else-Zweig auf den Wert 'Z' (hochohmig) gesetzt:

```
z <= a when sel = '1' else 'Z';
```

Das Syntheseergebnis zeigt Bild 2.

Enthält die Zielbibliothek keinen Tri-State-Buffer, generiert das Synthesetool automatisch einen Multiplexer. Das nächste Beispiel kombiniert ein D-Flipflop (ein Register) mit einem Multiplexer.

```
process (reset, clk)
begin
  if reset = '0' then
    q <= '0';
  elsif clk = '1' and clk'event then
    if sel = '1' then
      q <= a;
    else
      q <= b;
    end if;
  end if;
end process;
```

Führt man dieses Beispiel fort und integriert weitere Logik in das Register, erhält man in

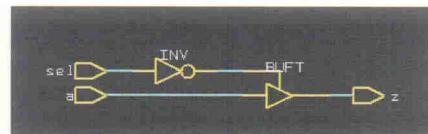


Bild 2. Tri-State-Buffer.

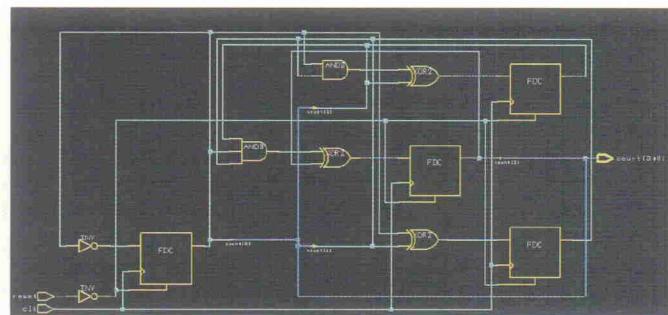


Bild 3. Synchroner 4-Bit-Zähler.

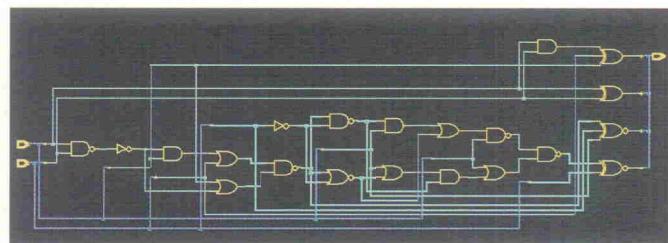


Bild 4. 4-Bit-Addierer auf Basis des std_logic-Arithmetik-Package.

gleicher Form zum Beispiel einen 4-Bit-Zähler (Bild 3).

```
library ieee;
use ieee.std_logic_1164.all,
  ieee.std_logic_arith.all;

entity counter is
  generic (factor : integer := 4);
  port (clk : std_logic;
        reset : std_logic;
        count : out std_logic_vector
          (factor-1 downto 0));
end counter;

architecture full of counter is
  signal result : unsigned (factor-1 downto 0);
begin
  process (clk, reset)
  begin
    if reset = '0' then
      result <= CONV_UNSIGNED
        (0, factor);
    elsif clk'event and clk = '1' then
      result <= result + 1;
    end if;
  end process;
  count <= CONV_STD_LOGIC_VECTOR
    (result, factor);
end full;
```

In diesem Listing wird das std_logic_1164-Package und das zugehörige Arithmetik-Package (std_logic_arith) verwendet. Der Wert factor legt die Bitbreite des Zählers fest (der Default-Wert ist vier). Bei jeder positiven Flanke des Taktsignals clk wird der interne Zählerstand result inkrementiert. Dieses Signal ist als positive Zahl (*unsigned*) definiert.

Das Arithmetik-Package stellt die Funktionen zur Addition beziehungsweise zum Inkrement zur Verfügung. Außerhalb des eigentlichen Zählprozesses wird der Zählerstand result in den entsprechenden Wert des externen Zählerstands count als std_logic_vector konvertiert. Auf diese Weise läßt sich relativ abstrakt ein Zähler aufbauen, obwohl für den Typ des Ausgabesignals keine arithmetischen Funktionen definiert sind. Das Syntheseergebnis zeigt den gewünschten synchronen 4-Bit-Binärzähler mit asynchronem Reset.

In Bild 3 sind die vier Flipflops mit den Daten-, Takt- und Reset-Eingängen zu erkennen. Der Ausgang jeder Stufe wird – wie bei synchronen Zählern üblich – über ein XOR auf den Eingang zurückgekoppelt.

Rechnen

Trotz der erreichten Abstrahierung möchte man sich bei komplexeren Modellen nicht um die Zahlendarstellung im



VHDL-Werkstatt

Die VHDL-Werkstatt untersucht diesmal die vereinfachte Steuerung eines Getränkeautomaten. Ein Getränk soll 30 Pfennig kosten, als Münzen sind 10- und 50-Pfennig-Stücke zugelassen. Es wird davon ausgegangen, daß genügend Getränke und Wechselgeld vorhanden sind. Das rechte Listing zeigt die Realisierung des Automaten aus zwei Prozessen.

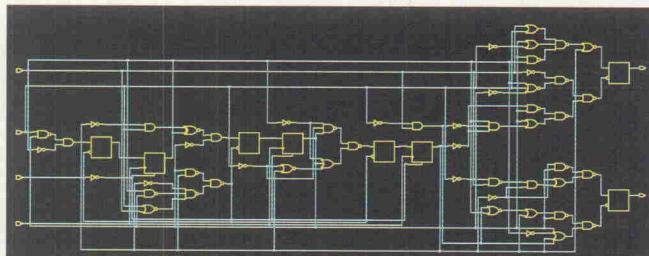


Bild 6. Syntheseergebnis des Getränkeautomats.

Ein mögliches Syntheseergebnis zeigt Bild 6. Es sind deutlich die drei Flipflops zur Speicherung der Zustände und insgesamt fünf weitere Speicherelemente zu erkennen.

Woher kommen diese Speicherelemente? Zunächst wird je ein Flipflop zur Speicherung der Ausgangssignale benötigt. Schließlich will man nicht in jeder Auswahl den Wert dieser Signale setzen. Die übrigen drei Flipflops dienen der Zwischenspeicherung von Zuständen, da die verwendeten If-Anweisungen bei der Berechnung neuer Zustände unvollständig sind. Würde man die Else-Zweige ergänzen, entfielen diese Flipflops (Listing unten, Bild 7).

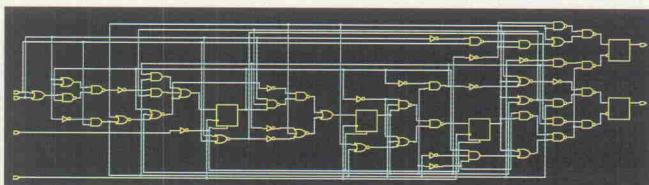


Bild 7. Reduzierung der Anzahl der Flipflops durch vollständige If-Anweisung.

```

when idle =>
  DM01_OUT <= false;
  Getraenk <= false;
  if DM01_IN then
    next_state <= zehn;
  elsif DM05_IN then
    next_state <= rest_zehn;
    DM01_OUT <= true;
    Getraenk <= true;
  else
    -- hier ist der else-Zweig
    next_state <= idle;
  end if;
  ...

```

```

entity Getraenkeautomat is
  port (DM01_IN, DM05_IN : boolean;
        reset : bit;
        clk : bit;
        DM01_OUT, Getraenk: out boolean);
end;

architecture behavior of Getraenkeautomat is
type states is (idle, zehn, zwanzig, rest_zehn, rest_zwanzig,
rest_dreissig);
signal current_state, next_state: states;
begin
  -- bestimme ausgaenge und naechste aktion
  process (current_state, DM01_IN, DM05_IN)
  begin
    case current_state is
      when idle =>
        DM01_OUT <= false;
        Getraenk <= false;
        if DM01_IN then
          next_state <= zehn;
        elsif DM05_IN then
          next_state <= rest_zehn;
          DM01_OUT <= true;
          Getraenk <= true;
        end if;

      when zehn =>
        if DM01_IN then
          next_state <= zwanzig;
        elsif DM05_IN then
          next_state <= rest_zwanzig;
          DM01_OUT <= true;
          Getraenk <= true;
        end if;

      when zwanzig =>
        if DM01_IN then
          next_state <= idle;
          Getraenk <= true;
        elsif DM05_IN then
          next_state <= rest_dreissig;
          DM01_OUT <= true;
          Getraenk <= true;
        end if;

      when rest_dreissig =>
        next_state <= rest_zwanzig;
        DM01_OUT <= true;
        Getraenk <= false;

      when rest_zwanzig =>
        next_state <= rest_zehn;
        DM01_OUT <= true;
        Getraenk <= false;

      when rest_zehn =>
        next_state <= idle;
        DM01_OUT <= true;
        Getraenk <= false;
    end case;
  end process;

  -- speichere neuen zustand
  process (clk, reset)
  begin
    if reset = '0' then
      current_state <= idle;
    elsif clk'event and clk='1' then
      current_state <= next_state;
    end if;
  end process;
end behavior;

```

Detail kümmern, sondern arithmetische Operationen direkt auf den Typ integer ausführen. Ohne Einschränkung des Zahlenbereichs wird jedoch beispielsweise ein Addierwerk für 32-Bit-Zahlen entworfen, auch wenn nur 4-Bit-Zahlen addiert werden sollen. Deshalb sollte der Wertebereich des Integertyps eingeschränkt werden:

```

entity adder is
  port (a, b : integer range 0 to 15;
        c : out integer range 0 to 15);
end adder;

```

```

architecture test of adder is
begin
  c <= a + b;
end test;

```

Die range-Anweisung teilt dem Synthesetool mit, daß der Integer-Bereich in diesem Fall

von 0 bis 15 reichen soll. Das Ergebnis der Synthese zeigt Bild 4.

Automaten

Zustandsgleichungen, die einen Automaten (*finite state machine*) beschreiben, entsprechen im Prinzip einer einfachen Hardware-Beschreibungssprache. Aufgrund der langen Entwicklungs geschichte sind Synthesetechniken für Zustandsautomaten sehr weit entwickelt. Ein typisches VHDL-Modell für einen Automaten zeigt Listing 9. Es ist ein Modulo-3-Zähler, realisiert als Moore-Automat, die Ausgangssignale sind also nur von den internen Zuständen abhängig. Das Besondere an diesem Modell ist die Separation des Zustands-

```

entity counter is
  port (ena : std_logic;
        clk, reset : std_logic;
        count : out std_logic_vector (1 downto 0));
end counter;
architecture rtl of counter is
  type states is (s0, s1, s2);
  signal state, next_state: states;
begin
  begin
    case state is
      when s0 =>
        count <= "00";
        if ena = '1' then next_state <= s1;
        else next_state <= s0;
      end if;
      when s1 =>
        count <= "01";
        if ena = '1' then next_state <= s2;
        else next_state <= s1;
      end if;
      when s2 =>
        count <= "10";
        if ena = '1' then next_state <= s0;
        else next_state <= s2;
      end if;
    end case;
  end process;
  -- Zustandspeicher des Moore-Automaten
  process (clk, reset)
  begin
    if reset = '0' then
      state <= s0;
    elsif clk'event and clk='1' then
      state <= next_state;
    end if;
  end process;
end rtl;

```

Listing 9. Modulo-3-Zähler als Moore-Automat.

speichers von der kombinatorischen Logik, die den nächsten Zustand und die Ausgangssignale ermittelt. Beide sind in getrennten Prozessen unterge-

bracht. Dies ist zwar unbedingt notwendig, aber es vereinfacht die Arbeit für das Synthesetool und erhöht zudem die Übersichtlichkeit des Designs.

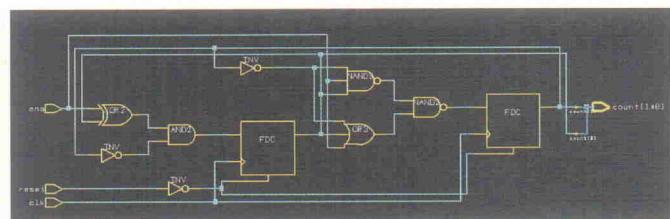


Bild 5. Modulo-3-Zähler.

Bild 5 zeigt das Syntheseergebnis des VHDL-Modells. Es werden wie erwartet zwei Flipflops verwendet, um die drei Zustände des Automaten abzubilden.

Manchmal erhält man auch unerwartete Syntheseergebnisse. Dies ist meist der Fall, wenn unvollständige If-Anweisungen verwendet werden, also wenn beispielsweise im oben angegebenen Automaten die Else-Zweige bei der Bestimmung des nächsten Zustandes fehlen. Dann fügt das Synthesetool zusätzliche Flipflops ein, um den vorherigen Wert des Signals zwischenzuspeichern. Ein entsprechendes Beispiel behandelt die VHDL-Werkstatt.

wendung der Hardware-Beschreibungssprache VHDL für die Synthese auftreten. Dazu gehört nicht nur der eingeschränkte synthetisierbare Sprachumfang, sondern auch der Einfluß des Modellierungsstils auf das Syntheseergebnis.

Dies ist der vorläufig letzte Artikel dieser Serie. In losen Abständen werden weitere folgen, die auf spezielle Eigenschaften von VHDL eingehen. uk

Literatur

[1] Bernhard Eschermann, *Funktionaler Entwurf digitaler Schaltungen*, Springer, 1993

[2] Optimalisten, *Synthesetools für die ASIC- und FPGA-Entwicklung*, J. Stohmann, U. Kuhlmann, *ELRAD* 8/95, Seite 56 ff.

Ausblick

In diesem Artikel wurden Probleme aufgezeigt, die bei Ver-

Änderungen vorbehalten

Das bringen

ct magazin für computer technik



Digital-Kameras: Das chemiefreie Ablichten boomt, aber reicht die Qualität schon für die Urlaubsbilder?

Astronomie-CDs: Das Universum per Silberscheibe bereisen – Teleskop überflüssig?

21-Zoll-Monitore: Die Profi-Klasse wird immer preiswerter und leistungsfähiger

Immer bereit: Mit autarken Fax-Empfängern muß der PC nicht mehr rund um die Uhr laufen

GATEWAY
MAGAZIN FÜR TELEKOMMUNIKATION UND NETZWERKE



Mobilfunkanwendungen: Mit GSM zur Firmenzentrale

Gigabit-Ethernet: IEEE-Standards kommen voran

Firewalls: Auf die Einstellung kommt es an

Messaging: Integration von EMail- und X.400-Systemen

Verkabelung: Glasfaser bis zum Endanwender

ix

MAGAZIN FÜR PROFESSIONELLE INFORMATIONSTECHNIK



SGIs Entwicklungspaket: SiliconGraphics Developer-Magic für C++ im Test

Schnelle LANs: Strategien für Upgrademaßnahmen auf schnelleres Ethernet

Vorgehensmodell: Bericht über Vorgehensmodelle für Geschäftsmodellierung

Generische Datentypen: Die frei verfügbaren Klassen mit Eigenheiten von Java

Dateneintopf: Praxisartikel über Datenbankzugriff

Von EMUFs und EPACs

Unser Katalog zu Einplatinencomputern bietet Ihnen auf über 100 Seiten einen Überblick über den Stand des „embedded control“. U.a. finden Sie hier sämtliche von der ELRAD in den letzten Jahren vorgestellte Rechner. EMUFs und EPACs bieten dem Anwender preiswerte und flexible Lösungen für die vielfältigen Aufgaben industrieller Steuerungstechnik. Der Katalog ist kostenlos. Anfordern genügt!

Programmierer! Die neuen Preise

Neue Preise und neue Angebote bei Programmierern:

EPROP	EPROMs 2716-27C8000, EEPROMs, FLASH-EPROMs	399,- DM
GALEP-3	GALs, EPROMs, EEPROMs, FLASH-EPROMs, seri. EEPROMs, Mikrocontroller	688,- DM
ALL-07/PC	Universalprogrammierer für über 4000 verschiedene Bausteine. Version mit Slotkarte, ohne Netzteil	1322,50 DM
ALL-07	Universalprogrammierer (wie oben), Anschluß via Centronics-Port, Integriertes Netzteil	1495,- DM
LabTOOL-48	Universalprogrammierer für etwa 3000 verschiedene Bauteile, Intelligent und extrem schnell. Benötigt keine Adapter für DIL-ICs. Lieferung incl. PLCC-44 Universal-Adapter und Windows-Software	2242,50 DM

MACH-445

Das MACH-445 EVaboard, vorgestellt in ELRAD 12/95. Beide Lieferformen (LP + BS) werden mit aufgelöstem MACH 445 und der benötigten Software auf Diskette geliefert.

445-EV/LP	Leerpl. m. MACH445 und SW	158,- DM
445-EV/BSMx	wie oben, mit allen zum Betrieb des MACH445 benötigten Bauteilen	189,- DM

Der Neuner! ST9 + BASIC

Jens Altenburg (bekannter HipHopHC11-Mitautor) stellte in ELRAD 12/96 den „NEUNER“ vor, eine halbe Europa-Karte mit ST9-Controller von STM und nützlichen BASIC im ROM. So wurde der „NEUNER“ ein moderner Urenkel des bekannten und weit verbreiteten BASIC-EMUF.

ST9BE/LP	Leerplatine	64,- DM
ST9BE/BASIC	ST9-Controller mit BASIC (im ROM)	169,- DM
ST9BE/FB	komplett aufgebaut, incl. BASIC	359,- DM
ST9BE/Kit	ST9BE/FB, RTC + Batt., STM-Daten CD und Kabel	398,- DM
ST9BE/OPT	RTC + Batt.	35,- DM

BASIC-Briefmarke

beschrieben von Dr.-Ing. C. Kühnel in ELRAD 10/93. (und 9/94), weitere Artikel auch in Elektor 2/94 und Chip 10/93. BASIC-Briefmarke 2 wurde besprochen in ELRAD 12/95.

BB/Starter	Der Starterkit enthält den Basic-Compiler, das Handbuch, 1 Stück Basic-Briefmarke „A“ und eine Experimentier-Platine	299,- DM
BB/A	Basic-Briefmarke Typ A	56,35 DM
BB/B	Basic-Briefmarke Typ B	79,90 DM
BB/Chip	Basic-Briefmarke als Chip, DIL	33,90 DM
BB/Knopf	Der BASIC-Knopf, unser „Kleinster“ BB2. Enthält BB-, Basic-Compiler, Kabel Experimentierplatine	56,35 DM
BB2/Starter	Endlich lieferbar! Der Starterkit für die BB2. Enthält BB-, Basic-Compiler, Manual, Kabel Experimentierplatine	448,- DM
BB/Kombi	BB-Total! Besteht aus BB/Starter und BB2/Starter	563,50 DM

CM-8050 / 517 / 166

Eine neue Modulfamilie für den Praktiker mit weitgehend aufwärtskompatiblem Anschlußschema. Neue Anforderungen lassen sich so durch Austausch des Rechnerkerns bewältigen. Alle Rechner mit 32KB statischem RAM und Platz für 32KB EPROM/EEROM.

CM-51	Rechner mit 80C31/11MHz	166,75 DM
CM-51/10	Zehn Stück CM-51	1253,50 DM
CM-52	Rechner mit 80C32/16MHz	172,50 DM
CM-52/10	Zehn Stück CM-52	1299,50 DM
CM-501	Rechner mit 80C501/20MHz	175,95 DM
CM-501/10	Zehn Stück CM-501	1345,50 DM
CM-320	Rechner mit 80C320/24MHz	178,25 DM
CM-320/10	Zehn Stück CM-320	1368,50 DM

Die folgenden CM-Rechner haben als Grundausstattung: 128KB stat. RAM, 256 Byte ser. EEPROM, RTC, 2 ser. Schnittst., 42 I/Os, Platz für 128KB EPROM/EEROM.

CM-517A	Rechner mit 80C517A/18MHz	333,50 DM
CM-517A/10	Zehn Stück CM-517A	3047,50 DM
CM-509	Rechner mit 80C509/16MHz	359,95 DM
CM-509/10	Zehn Stück CM-509	3220,- DM

Die folgenden CM-Rechner haben als Grundausstattung: 256KB stat. RAM, 256 Byte ser. EEPROM, RTC, 2 ser. Schnittst., 78 I/Os, Platz für 1MB EPROM/EEROM.

CM-167LM	Rechner mit 80C167LM/40MHz	584,20 DM
CM-167CR	Rechner mit 80C167CR/4,9MHz/CAN	607,20 DM

CONTROLBOY/2

Die etwas andere Art mit Controllertechnik umzugehen. Ideal für Einsteiger: HC11-Karte mit 8KB EEPROM, Relais. Applikationsersterung erfolgt unter Windows!

CONTR/2	Controlboy/2 HC11-Karte mit 8KB EEPROM mit der Entwicklungssoftware unter Windows	299,- DM
---------	---	----------

MOPS 11

kleiner, flexibler, preiswerter HC11-Rechner mit großer u. komfortabler Software-Umgebung (Basic + Pascal Compiler). Vorgestellt v. H. J. Himmeröder in ELRAD 3, 4 und 5/1991. Version 2.1 finden Sie in ELRAD 8/92.

MOPS-LP	Leerplatine	64,- DM
MOPS-BS1	Bausatz, enthält alle Teile außer RTC und 68HC24	220,- DM
MOPS-BS2	Bausatz, enthält alle Teile incl. RTC und 68HC24	300,- DM
MOPS-FB1	Fertig., Umfang wie BS1	300,- DM
MOPS-FB2	Fertig., Umfang wie BS2	380,- DM
MOPS-BE	MOPS-Betriebssystem für PC	100,- DM

ICC11

Optimierter low-cost ANSI-C Compiler für HC11 incl. Preprocessor, Linker, Librarian, Headerfiles, Standardlibrary, Crossassembler und Shell. Mit umfangreichen deutschen Handbuch. ICC11 ANSI-C Compiler für HC11

348,- DM

HC11-Welcome-Kit

Der einfache Einstieg in die Controllertechnik mit dem Motorola 68HC11. Enthalt: IDE11-Entwicklungs-Umgebung, original Buch Dr. Sturm, Mikrorechentechnik, Aufgaben 3 mit Simulator TESTE68, original MOTOROLA Datenbuch HC11 Technical Data, HC11-Entwicklungs-board zum Anschluß an PC incl. Kabel und Anleitung.

HC11-Welcome Kit Komplett zum Einstieg 276,- DM

Der HC12-Welcome-Kit bietet Ihnen alles, was Sie für erste Erfahrungen mit Motorolas neuem Controller brauchen: als Hardware die kompakte HC12 Welcome-Kit Platine, als Software den Monitor TwinPEEKs und als Lektüre u.a. das Reference Manual zum 68HC12. Wie von Oliver Thamm beschrieben in ELRAD 2/1997.

HC12-Welcome-Kit Hardware mit TwinPEEKs 195,50 DM HC12-REFMAN CPU12 Reference Manual, einzeln 38,- DM

HC11-Literatur

HipHopHC11	Hrsg. Oliver Thamm, Praxis für den fortgeschrittenen Anwender	59,- DM
Aufgaben 3	M. Sturm, Übung macht den Meister	29,80 DM
Wallrabe 11	A. Wallrabe, Mikrocontroller-Praxis, Von den Grundlagen zum Entwurf	58,- DM
Orgler 11	Orgler, MC68HC11 Mikrocontroller	69,- DM
Spasov 11	Die „US-Bibel“ zum Thema HC11 (engl.)	179,- DM

LUCHS

LUCHS-LP1	Leerplatine mit aufgel. SH7032	249,- DM
LUCHS-BS1	LP1 + Basisversion-Bausatz	320,- DM
LUCHS-BS2	LP1 + Basis- + Erweiterungsvers. -BS	400,- DM
LUCHS-FB1	Fertigkarte wie BS1	400,- DM
LUCHS-FB2	Fertigkarte wie BS2	480,- DM
LUCHS-FB1SW	Fertigkarte FB1 mit Software	500,- DM
LUCHS-FB2SW	Fertigkarte FB2 mit Software	580,- DM
LUCHS-SW	LUCHS-Betriebssystem mit 2 Flashes	149,- DM

ZWERG332

So groß wie der bekannte ZWERG11 (55mm x 50mm) ist der ZWERG332, ausgestattet mit einem MC68332-Controller vom Leistungsumfang eher ein Riese als ein Zwerg. Technische Unterlagen, Preise und Lieferformen finden Sie in „Von EMUFs und EPACs“.

ZWERG332/11 Entwicklungspaket mit C-Compiler 977,50 DM

ZWERG332/11 ZWERG332 mit 32KB RAM u. 1MB FLASH 345,- DM

KAT-Ce 68332

Die neue KAT-Ce mit 68332-CPU. Erstmals vorgestellt von Hans-Jörg Himmeröder in ELRAD 3/94 und 4/94. Europakarte in 4-Lagen-Multilayer. Betriebssystem wie die bekannte Software zu den bisher in der c't veröffentlichten KAT-Cen 1.3, 1.4 und 70, also auch mit Pascal-Compiler.

KAT332-LP	Leerplatine, ohne Software	118,- DM
KAT332-LP/ISW	Leerplatine, mit Software	257,- DM
KAT332-BS1	Bausatz mit 64KB RAM, jedoch ohne 82684, MAX244, RTC und Akku	398,- DM
KAT332-BS2	wie BS1, jedoch mit 82684, MAX244, RTC und Akku	598,- DM
KAT332-BS1/SW	wie BS1, jedoch mit Software	498,- DM
KAT332-BS2/SW	wie BS2, jedoch mit Software	698,- DM
KAT332-FB1	wie BS1, jedoch Fertigkarte	498,- DM
KAT332-FB2	wie BS2, jedoch Fertigkarte	698,- DM
KAT332-FB1/SW	wie FB1, jedoch mit Software	598,- DM
KAT332-FB2/SW	wie FB2, jedoch mit Software	798,- DM

386EX-CARD

Ein 386er-Brieftaschen PC für Lösungen, bei denen es auf Raum- und Strombedarf ankommt. Die 386EX-CARD ist programmierbar mit allen üblichen DOS-Compilern (z.B. Microsoft C, Pascal,...), FLASH-Disk on board. Zusätzlich Socket für wechselbare FLASH-Disk.

386EX/Start Starterkit enthält 386EX-CARD incl. BIOS-Lizenzen, 1MB sRAM, 1MB FLASH ROM-DOS, ser. Kabel, Netzteil und Evaluationsboard

799,25 DM

386EX/Card 386EX-Card, ohne Speicher mit BIOS 457,70 DM

ispLSI/CPLD-Designer

Die Prototypenplatine zur Programmierung „im System programmierbarer Logik“ nach ELRAD 10/94 mit der LATTICE-Software pds1016 und den drei LATTICE-ispLSI Chips. Nur als Bausatz lieferbar.

ispLSI/BS Leerkarte mit sämtlichen Bauteilen und der zugehörigen Software

155,- DM

DSP-Evaluation Kits

Der original MOTOROLA Evaluation-Kit für den MOTOROLA DSP 56002, mit sämtlichen Unterlagen und Software. 56002-EVM Der Original MOTOROLA Kit 56002-EVM 349,- DM

Ausbauätsätze aus ELRAD 6/96 und ELRAD 7/96

Turbo-Talk Leerplatine und GAL Bausatz mit LP und GAL 55,- DM

Zeitspeicher Leerplatine (MultiL.) Bausatz mit LP 49,- DM

94,- DM

Der EZ-Kit-Lite mit ADSP2181 original von ANALOG DEVICE (AD). Wie besprochen in ELRAD 1/96, jedoch mit englischem 2181-User Manual zusätzlich. Der schnelle Einstieg in die DSPs von AD. Neu: Das PC-Hostinterface, beschrieben in ELRAD 8/96 von Andreas R. Bayer, als Bausatz.

EZ-Kit-Lite Der einfache Einstieg in die ADSPs 189,- DM

EZ-Hostflash Die schnelle Verbindung zum PC/Bausatz

139,- DM

C3x-DSK, der neue DSP-Kit von TEXAS INSTRUMENTS. „DSP-Design ein Kinderspiel“ schreibt IT, „...ein Starterkit, das preislich und hinsichtlich Performance Maßstäbe setzt“ schreibt Andreas R. Bayer, als Bausatz.

C3x-DSK original TI DSP-Evaluation Kit 199,- DM

C3-Sig/LP Leerplatine für Speichererweiterung 69,- DM

C3-Sig/FB Speichererweiterung, getestet, incl. RAM 149,- DM

CICs-DSK, der neue DSP-Kit von TEXAS INSTRUMENTS. „DSP-Design ein Kinderspiel“ schreibt IT, „...ein Starterkit, das preislich und hinsichtlich Performance Maßstäbe setzt“ schreibt Andreas R. Bayer, als Bausatz.

CICs-DSK original TI DSP-Evaluation Kit 199,- DM

CICs-FB Leerplatine für Speichererweiterung 69,- DM

CICs-LP Speichererweiterung, getestet, incl. RAM 149,- DM

CICs-PCM Das neue PICSTARTplus von TEXAS INSTRUMENTS. „PICSTARTplus ist da! Das PICSTARTplus ist ab Lager lieferbar. PICSTARTplus enthält: Programmierer, Assembler, Muster-Bausteine, Daten-CD, PICSTARTplus ermöglicht die Arbeit mit PIC16xx, PIC17xx, PIC18xx.“

PICSTARTplus Das neue PICSTARTplus von TEXAS INSTRUMENTS. „PICSTARTplus ist da! Das PICSTARTplus ist ab Lager lieferbar. PICSTARTplus enthält: Programmierer, Assembler, Muster-Bausteine, Daten-CD, PICSTARTplus ermöglicht die Arbeit mit PIC16xx, PIC17xx, PIC18xx.“

PICSTARTplus Das neue PICSTARTplus von TEXAS INSTRUMENTS. „PICSTARTplus ist da! Das PICSTARTplus ist ab Lager lieferbar. PICSTARTplus enthält: Programmierer, Assembler, Muster-Bausteine, Daten-CD, PICSTARTplus ermöglicht die Arbeit mit PIC16xx, PIC17xx, PIC18xx.“

PICSTARTplus Das neue PICSTARTplus von TEXAS INSTRUMENTS. „PICSTARTplus ist da! Das PICSTARTplus ist ab Lager lieferbar. PICSTARTplus enthält: Programmierer, Assembler, Muster-Bausteine, Daten-CD, PICSTARTplus ermöglicht die Arbeit mit PIC16xx, PIC17xx, PIC18xx.“

PICSTARTplus Das neue PICSTARTplus von TEXAS INSTRUMENTS. „PICSTARTplus ist da! Das PICSTARTplus ist ab Lager lieferbar. PICSTARTplus enthält: Programmierer, Assembler, Muster-Bausteine, Daten-CD, PICSTARTplus ermöglicht die Arbeit mit PIC16xx, PIC17xx, PIC18xx.“

PICSTARTplus Das neue PICSTARTplus von TEXAS INSTRUMENTS. „PICSTARTplus ist da! Das PICSTARTplus ist ab Lager lieferbar. PICSTARTplus enthält: Programmierer, Assembler, Muster-Bausteine, Daten-CD, PICSTARTplus ermöglicht die Arbeit mit PIC16xx, PIC17xx, PIC18xx.“

PICSTARTplus Das neue PICSTARTplus von TEXAS INSTRUMENTS. „PICSTARTplus ist da! Das PICSTARTplus ist ab Lager lieferbar. PICSTARTplus enthält: Programmierer, Assembler, Muster-Bausteine, Daten-CD, PICSTARTplus ermöglicht die Arbeit mit PIC16xx, PIC17xx, PIC18xx.“

PICSTARTplus Das neue PICSTARTplus von TEXAS INSTRUMENTS. „PICSTARTplus ist da! Das PICSTARTplus ist ab Lager lieferbar. PICSTARTplus enthält: Programmierer, Assembler, Muster-Bausteine, Daten-CD, PICSTARTplus ermöglicht die Arbeit mit PIC16xx, PIC17xx, PIC18xx.“

PICSTARTplus Das neue PICSTARTplus von TEXAS INSTRUMENTS. „PICSTARTplus ist da! Das PICSTARTplus ist ab Lager lieferbar. PICSTARTplus enthält: Programmierer, Assembler, Muster-Bausteine, Daten-CD, PICSTARTplus ermöglicht die Arbeit mit PIC16xx, PIC17xx, PIC18xx.“

PICSTARTplus Das neue PICSTARTplus von TEXAS INSTRUMENTS. „PICSTARTplus ist da! Das PICSTARTplus ist ab Lager lieferbar. PICSTARTplus enthält: Programmierer, Assembler, Muster-Bausteine, Daten-CD, PICSTARTplus ermöglicht die Arbeit mit PIC16xx, PIC17xx, PIC18xx.“

PICSTARTplus Das neue PICSTARTplus von TEXAS INSTRUMENTS. „PICSTARTplus ist da! Das PICSTARTplus ist ab Lager lieferbar. PICSTARTplus enthält: Programmierer, Assembler, Muster-Bausteine, Daten-CD, PICSTARTplus ermöglicht die Arbeit mit PIC16xx, PIC17xx, PIC18xx.“

PICSTARTplus Das neue PICSTARTplus von TEXAS INSTRUMENTS. „PICSTARTplus ist da! Das PICSTARTplus ist ab Lager lieferbar. PICSTARTplus enthält: Programmierer, Assembler, Muster-Bausteine, Daten-CD, PICSTARTplus ermöglicht die Arbeit mit PIC16xx, PIC17xx, PIC18xx.“

PICSTARTplus Das neue PICSTARTplus von TEXAS INSTRUMENTS. „PICSTARTplus ist da! Das PICSTARTplus ist ab Lager lieferbar. PICSTARTplus enthält: Programmierer, Assembler, Muster-Bausteine, Daten-CD, PICSTARTplus ermöglicht die Arbeit mit PIC16xx, PIC17xx, PIC18xx.“



*Einplatinencomputer
natürlich von MCT*

ZWERG332

- MC68332 16MHz
- 512 kByte FLASH
- SRAM bis 512 kByte auch batteriepufferbar
- Maße 51x53 mm
- BDM-Interface
- 1 serielle Schnittstelle
- Realtimeclock
- AD-Wandler

ab DM 346,00

MCT Paul & Scherer GmbH

Wattstraße 10, 13355 Berlin

Tel.: 030/464 99 320

FAX: 030/463 85 07

<http://www.mct.net>



Unsere Vertriebspartner

Detmold	0 52 32/81 71
Hamburg	0 40/38 61 01 00
Frankfurt	0 61 96/4 59 50
Stuttgart	0 71 41/45 11 70
München	0 89/6 01 80 20
Leipzig	0 3 41/2 11 83 54
Schweiz	0 62/7 71 69 44
Österreich	0 22 36/4 31 79
Niederlande	0 34 08/8 38 39

DER DIREKTE DRAHT

*ZUR ANZEIGENABTEILUNG
0511/53 52-164 oder -121*

MEILHAUS ELECTRONIC



Gesamtkatalog 1997/98



**MEILHAUS
ELECTRONIC**
Fachgeschäft für
Datenverarbeitung
und Peripherie

Der neue kostenlose Meilhaus Electronic
Gesamtkatalog 1997/98 ist da!

Gleich anfordern:

→ (089) 89 01 66-0

FAX (089) 80 83 16

eMail sales@meilhaus.de



JANTSCH-Electronic
87600 Kaufbeuren (Industriegebiet)
Porschestr. 26, Tel.: 0 83 41/1 42 67
Electronic-Bauteile zu
günstigen Preisen

a (09 41) 40 05 68
Jodlbauer Elektronik
Regensburg, Innenstr. 23
... immer ein guter Kontakt!

Unser bekanntes Sortiment
nun auch im Ladenverkauf:

SIMONS
electronic

Öffnungszeiten:
Mo.-Fr. 9.30-12.30
14.30-18.00
Sa. 9.30-13.00
Mi. nur vormittags

Hubertusweg 2
58540 Meinerzhagen
Tel.: 0 23 54/57 02
Versandzentrale:
Daimlerstr. 20, 50170 Kerpen

263280
CONRAD
ELECTRONIC
Center
Leonhardstr. 3
90443 Nürnberg
0911 / 263280

Elektronische Bauelemente · HiFi ·
Computer · Modellbau · Werkzeug
Meßtechnik · Funk · Fachliteratur

KRAUSS elektronik

Turmstr. 20, Tel. 0 71 31/68 191
74072 Heilbronn

408538
CONRAD
ELECTRONIC
Center
Klaus-Conrad-Str. 1-16
93063 Wernberg
09604/408538

Elektronische Bauelemente · HiFi ·
Computer · Modellbau · Werkzeug
Meßtechnik · Funk · Fachliteratur

balü
electronic

20095 Hamburg
Burchardstraße 6 - Sprinkenhof -
→ 040/33 03 96

24103 Kiel
Schülperbaum 23 - Kontorhaus -
→ 04 31/67 78 20

23558 Lübeck
Hansestraße 14 - gegenüber dem ZOB
→ 04 51/8 13 18 55

K **KUNITZKI**
ELEKTRONIK
Asterlager Str. 94a
47228 Duisburg-Rheinhausen
Telefon 0 20 65/6 33 33
Telefax 0 28 42/4 26 84

Elektronische Bauelemente, Computerzubehör, Bausätze,
Lautsprecher, Funkgeräte, Antennen, Fernsehersatzteile

*Qualitäts-Bauteile für den
anspruchsvollen Elektroniker*
Electronic am Wall
44137 Dortmund, Hoher Wall 22
Tel. (02 31) 168 63

KATALOG KOSTENLOS

REICHELT
ELEKTRONIK-VERTRIEB

26452 SANDE
ELEKTRONIKRING 1
SAMMELTEL: 0 44 22 - 9 55-0
SAMMELFAX: 0 44 22 - 95 51 11
24 STD. ANRUFBEANTWORTER: 0 44 22 - 95 52 22

Radio-TAUBMANN

Vordere Sternsgasse 11 · 90402 Nürnberg
Ruf (09 11) 22 41 87
Elektronik-Bauteile, Modellbau,
Transformatorenbau, Fachbücher

**TENNERT-
ELEKTRONIK**

Vertrieb
elektronischer Bauteile
Gunnar Tennert

ELEKTRONIK VON A-Z AB LAGER LIEFERBAR

AD-DA WANDLER ICs
CENTRONICS-STECKVERBINDER
CERMET SPINDELTRIMMER 1 mm - 1 GANG - 12 GANG - 25 GANG
C-DC-DC WANDLER
DC-DC WANDLER MODULE BIS 160W
DIODEN - BRÜCKEN BIS 35 AMP
DIN-STECKDÖSSEN
EINGABETASTEN, DIGITÄSTEN
EINLADUNGSWIDERSTAND, KONTAKT WENDEL
EDV-KABEL + DATA T-SWITCH + SCHNITTSTELLENTESTER
IC-SOCKEL - TEXTOL, ZIP, DIP, PLCC
INDUSTRIE-KABEL
KABEL RUND - FLACH, KOAX, NETZ
KONTAKT-STECKDÖSE, KONTAKT FOLIEN, ELKO, TANTAL
KUHLEN-STECKDÖSE
LABOR EXP. PLATINEN BUS PC AT
LCD-PUNKTMATRIX MODULE
LEITUNGSTRIMMER IC RS232, RS422, RS485
LÖTGLÄUEN, STATIONEN ZINN
MIKROPROZESSOREN UND
PERIPHERIE-BAUSTEINE
POTENZIOMETER
OPTO-TEILE - KOPPLER / ISOLATOR
OPTO-TEILE - SCHALTVERSTÄRKER
RELAY REED-PRINT, KAPSEN, ARKISTROM
SENSOREN TEMP-FEUCHT, DRUCK
SICHERUNGEN
SICHERUNGEN 5 x 20 - 6,3 x 32
SMD BAUTEILE AKTIV + PASSIV - MECHANISCHE
SODIUM-LEUCHTEN
SPANNUNGS-REGLER FEST + VAR. SCHALTREGLER
SPANNUNGS-REGLER, KONTAKT, RAM-PAL-GAL, EPLD
STECKVERBINDER DIVERSE
TAST. + CODIERSCHALTER
THERMISTORE, THERMOKOUGELN: 16 - 480V
TRANSISTOREN KLEIN - MEDIUM
TTL-IC, TMS-164, 74LS, 74AC
WIDERSTÄNDE + NETZWERKE (SIL UND DUAL)
Z-DIODEN + RET. DIODEN

KATALOG ANFORDERN 400 SEITEN

GEGEN EINSENDUNG DIESER ANZEIGE KOSTENLOS

71371 Weinstadt
Postfach 2222

Tel.: 07151/66 02 33 + 6 89 50
Fax: 07151/68 232 + 66 09 29

demotronic

Elektro- und Elektronikschrott-Verwertung
Leiterplattenentsorgung • Chip-recovery

Recovering IC's	8755	2,00 DM	1Mbit	ab 2,00 DM
	Z80 CPU	1,90 DM	2Mbit	ab 3,00 DM
Micro-Prozessoren	80535	ab 4,95 DM	4Mbit	ab 4,50 DM
8031/51/32/52	ab 2,50 DM	68030-25/33/50	12,00 DM	
8039/49	ab 1,40 DM	68040-25/33	45,00 DM	
8085	ab 1,50 DM			
8155	ab 1,50 DM			
8253/4	ab 1,50 DM	16kbit-4Mbit	0,60 DM	
8255	ab 1,50 DM			
8741	3,00 DM	2732	0,40 DM	
8742	3,00 DM	2764	0,80 DM	256Kbit
8748	3,45 DM	27128	1,00 DM	1Mbit
8749	5,90 DM	27256	1,60 DM	4Mbit
8751	ab 7,95 DM	27512	1,80 DM	16Mbit

Andere Bauteile auf Anfrage. Auch in DIP, ZIP, SOJ, TSOP + PLCC lieferbar.
Die angegebenen Preise sind Nettopreise und gelten ab Lager Espelkamp.

G. Kleyböcker & P. Rusin
Märkische Straße 9
32339 Espelkamp
Tel. 057 72/71 52
Fax 057 72/78 48

ZKM

**Zentrum
für
Kunst
und
Medientechnologie
Karlsruhe**

Das **ZKM** I Zentrum für Kunst und Medientechnologie Karlsruhe ist eine Stiftung des öffentlichen Rechts und hat die Aufgabe, als Einrichtung der Forschung, der Kulturvermittlung und der Weiterbildung eine umfassende Auseinandersetzung mit Kunst und Medientechnologie zu ermöglichen.

Das **ZKM** sucht zum frühestmöglichen Zeitpunkt eine/n

Elektroniker/in für die Abteilung Bildmedien

Zum Aufgabengebiet gehört die Wartung, Justierung und die Ausführung einfacherer Reparaturen an der Ausrüstung des Digital Betacam SP-Produktionsstudios, der Ausrüstung des Virtuellen Studios (Philips LDK) und der diversen Videoprojektoren und sonstiger Multimedia-Geräte.

Des Weiteren sollte er/sie fähig sein, das Institutsnetzwerk, bestehend aus Silicon Graphics-Computern, Macintosh-Computern und PCs sowie alle damit verbundenen externen Geräte (Hard Drives, CD-ROM Drives, DAT Drives, Scanner etc.), zu warten.

Zusätzlich ist die technische Unterstützung für Installationen von Gastkünstlern sowie die Beratung vor dem Kauf von Hard- und Softwareprodukten Aufgabe des/der neuen Mitarbeiter/in.

Das Arbeitsverhältnis richtet sich nach den Bestimmungen des BAT. Die Vergütung erfolgt nach Vergütungsgruppe Vb BAT.

Bewerbungsunterlagen mit Lebenslauf erbitten wir innerhalb von drei Wochen nach Erscheinen der Anzeige an das

ZKM I Zentrum für Kunst und Medientechnologie Karlsruhe
Postfach 69 09, 76049 Karlsruhe.

magnadata

NEU ... NEU ... NEU ... NEU ... NEU ... NEU

AUTONOM GAL-/EPLD KOPIER- MODUL für S4

- großes Bausteinspektrum z.B. 16V8, 20V8, 20V10, 22V10
 - ICs von diversen Herstellern
 - Interpretation von JEDEC-Dateien
 - LOW COST
- DM 495,- zuzügl. MwSt. DM 569,25 inkl. MwSt.
S4-Programmiergerät/Speicher-Emulator
- Jetzt in diversen Farben lieferbar
 - Weitere Adaptores gegen Aufpreis

Magnadata Elektronik GmbH
Hauptstraße 1 - D-61389 Schmitten
Tel. (060 62) 742 + 16 15, Fax 060 62/34 48

SPS Kleinsteuerungen mit Textanzeige

von
8
bis
32
E/A

BOLLRATH elektronik
Lönsweg 9 Tel. 02872-2503 • Fax 02872-6907

Ihr Elektronik-Spezialist Neuheiten:

- 3 vorprogrammierte Universalfernbedienungen für jeweils 2, 5 und 8 Geräte.
- Drahtloser IR-Stereo-Kopfhörer.
- 3 neue Meßgerätetypen von „Finest“ u. a. die AC/DC-Stromzange F-135 mit True RMS.
- Neue Alarmanlagen mit Zubehör.
- Taschenlampenserien im schwarzen Design mit Metallgehäuse. 5 attraktive Typen mit Längen von ca. 18 cm bis 47 cm. Sehr robust und teils auch mit Magnethalter, zu ganz kleinen Preisen.



Weiterhin bieten wir zu günstigen Preisen:
Bauelemente, Stromversorgungen, Meßtechnik, Audio-Geräte und vieles mehr.



Fordern Sie unseren Katalog mit Preisliste an und lassen Sie sich in unseren Verteiler für monatliche Sonderangebotsaktionen aufnehmen (nur gewerbliche Anfragen).



Pop electronic GmbH
Postfach 22 01 56, 40608 Düsseldorf
Tel.: 02 11/2 00 02 33-34
Fax: 02 11/2 00 02 54

Xaruba

LEITERPLATTEN



**Praxisnahe
Beratung**

**Qualität muß nicht
teuer sein ...**

MULTIPRINT ELEKTRONIK GmbH

D-85521 Riemerling

Rosenheimer Landstraße 129

Tel. 089/60851387 Mod. 089/60851386

Fax 089/60851388 Fax 089/60851393

Druckfehler, Irrtümer, Änderungen vorbehalten

Angebotsbeispiele:
2-lagig 100 x 160 mm
Inkl.: Lötstop / HAL

Bauteiledruck

5 St.	je	31,90 DM
10 St.	je	26,60 DM
25 St.	je	17,79 DM
50 St.	je	14,75 DM
100 St.	je	11,50 DM
500 St.	je	8,99 DM

Einmalkosten:

inkl. Fotoplot **149 DM**
Preise + MWSt.

Lieferzeit:

12...14 AT Standard

Quality Development Tools Worldwide

- 196 Kx,Nx,Cx,Ex, 296 Sx
- 8051, 251, XA51
- DSP5600x/1xx/30x
- SAB 80C166/167, ST10

new! SAB-C161 Tuned Performance – Tuned Price

Precise MQX Real Time Kernel
now for 680x0/683xx, R3000/R4000, DSP5630x

Compiler • Debugger • Real Time Kernel • Boards

TASKING

Quality Development Tools Worldwide

Internet: <http://www.tasking.com> • e-mail: sales_de@tasking.com

Sonder-verkauf



Platinen und Software

Auf die gekennzeichneten (*) Produkte bis zu 25% Rabatt (Lieferung solange Vorrat reicht)

ELRAD-Platinen sind aus Epoxid-Glasfaserplatte, sie sind gebohrt und mit Lötkontaktplatten versehen bzw. verzinkt. Alle in dieser Liste aufgeführten Leiterplatten und Programme stehen im Zusammenhang mit Projekten der Zeitschrift ELRAD. eMedia liefert nur die nicht handelsüblichen Bestandteile. Zum Aufbau und Betrieb erforderliche Angaben sind der veröffentlichten Projektbeschreibung zu entnehmen. Die Bestellnummer enthält die hierzu erforderlichen Angaben. Sie setzt sich zusammen aus Jahrgang, Heft- und einer laufenden Nummer. Beispielsweise 119-766: Monat 11, Jahr 1989. Besondere Merkmale einer Platine können der Buchstabenkombination in der Bestellnummer entnommen werden: ds = doppelseitig, durchkontaktiert; oB = ohne Belebung; M = Multilayer, E = elektronisch geprüft. Eine Gewähr für das fehlerfreie Funktionieren kann nicht übernommen werden. Wir liefern, solange der Vorrat reicht. Technische Auskunft erteilt die ELRAD-Redaktion montags bis freitags nur zwischen 11.00 und 12.00 Uhr unter der Telefonnummer 05 11/53 52-400.

PC-Projekte

Uni Count Timer/Zählerkarte	* 111-904/ds	70,00	50,-
EPROM-Simulator	* 040-816/ds/E	68,00	50,-
— Anwendungssoftware	* S040-816/M	29,00	20,-
Achtung, Aufnahme			
— AT-A/D-Wandlerkarte inkl. 3 PALs + Recorder (Assemblerroutinen) und Hardware-Test-Software	* 100-855/ds/E	148,00	110,-
— Event-Board inkl. PAL	* 100-856/ds/E	89,00	65,-
UniKV Hochspannungsregeneratorkarte	* 082-931	70,00	50,-
PC-SCOPE PC-Speicheroszilloskop			
— Hauptgerät	* 061-884/ds	64,00	48,-
— Interface	* 061-885/ds	52,00	39,-
— Diskette/PC (Sourcecode)			
Betriebssoftware auf drei 3,5"-Disketten	* S 061-884/M	35,00	25,-
UniCard PC-Multifunktionskarte	* 041-877	70,00	50,-
Lüfterregelung	89 101 36B		9,00
Hotline PC-Spektrum-Analyzer			
— RAM-Karte inkl. Analyse-Software	* 091-894/ds	64,00	48,-
— 16-Bit-ADC-Karte	* 101-897/ds	64,00	48,-
— 12-Bit-ADC-Karte	* 101-898/ds	64,00	48,-
Centronics-Umschalter	* 101-901/ds	64,00	48,-
SendFax-Modem			
— Platine	* 071-891/ds	64,00	48,-
— EPROM	* 25,00	18,-	
Messfolie Portfolioerweiterungen			
— Speichererweiterung	* 082-929	49,00	35,-
— X/T Slot Platine	* 082-930	64,00	48,-
Multi Port PC-Multifunktionskarte			
— Multi Port Platine inkl. GAL	* 092-932	100,00	80,-
— Uniscif-Software, Diskette 3,5"	* S092-932M	35,00	25,-
DCF-77 SMD Mini-DCF-Empfänger	* 023-951	25,00	18,-
IEEE-Busmonitor inkl. Software	* 033-965	48,00	36,-
Wandel-Board			
— A/D-D/A-Karte inkl. GALs u. u. Software	* 033-968	98,00	70,-
Wellenreiter			
— Hauptplatine, 6 Filterplatinen, PC-Karte, — DSP-EPROM, Controller-EPROM	* 023-970	298,00	220,-

InterBus-S-Chauffeur

— PC-Karte, GAL, SuPI, Treibersoftware

* 043-971 295,00 220,-

Fuzzymotor Fuzzy-Entwicklungssystem

— incl. PALs, NLX230, Handbuch, — Entwickler-Software (3,5")

* 053-973 268,00 220,-

8 x 12 Bit A/D-Wandler im Steckergehäuse

* 103-999/ds 25,00 25,-

PC-CAN

— Platine, Monitor-EPROM — 2 GALs, Treibersoftware

* 123-1006 228,00 170,-

PC-LA, PCLogikanalysator

— Platine, GAL-Satz

— LCA, Montageblech

* 034-1010 448,00 336,-

— Windows-Software — Vorverstärkerplatine

* 034-1011 29,00 20,-

Sparschwein Low-Cost-IEEE-488-Board

— Platine + Diskette

* 074-1022 45,00 32,-

Harddisk-Recording

— Platine

* 084-1025/ds 61,00 48,-

— GAL-Satz (3 Stück)

* S084-1025 29,00 20,-

20-Bit A/D-Wandler

* 025-1042/ds 61,00 48,-

Quickie, 50-MHz-Tastenrekorder

— Platine inkl. MACH 220-15, Windows-Programm MessQuick

* 104-1027/ob 198,00 148,-

Overdrive 16-Bit-A/D für PCs

— Platine + FPGA + progr. E²ROM +

Disketten m. Pascal-Programmen + Visual Designer Demo

025-1036 289,00

Lightline DMX-512-PC-Interface-Karte

— Platine + GAL

* 025-1038/ds 86,00 64,-

Andy A/D-Wandler am Printerport

— inkl. Software

* 035-1040 98,00 70,-

Crystal-Klar

— D/A-Wandler 18 Bit

* 055-1045 64,00 48,-

Hameg-Interface inkl. Software

* 065-1046/ds 78,00 58,-

— Platine

* 095-1060/ds 27,00 27,-

— Programmierter Controller

* 095-1061 25,00 18,-

Treibersoftware auf Anfrage

Port Knox Multi-I/O-Board für die EPP-Schnittstelle

— Platine

* 095-1062 64,00 48,-

Knopfzellen PC-Interface für Dallas-Touch-Memories

— Platine und programmierter PIC

* 105-1064 70,00 60,-

Motormaster PC-Servo-Karte

— Multilayer-Platine, GALs,

— Software-Bibliothek

115-1071 328,00

— DOS-Software SYNC (interaktive

Steuerung, HPGL-Interpreter)

115-1072 98,00

Der Vermüller IEEE-488-Interface am Drucker-Port

— Platine, Quelltexte auf Diskette

* 056-1088 68,00 51,-

Safer Port Optokontaktkoppele PC-Parallel Schnittstelle

— Platine und Slot-Blech mit passendem

Ausschnitt, GAL

* 056-1089 104,00 78,-

CAN-Dongle Flexibler Drucker-Port-Adapter für CAN

— Platine, programmiertes ISP-LSI für Standard

und EPP, Diskette mit CAN-Monitor, Beispiel-

programme in C und Pascal sowie Handbuch

als WinWord-Datei

076-1092 138,00

Digital-Audio-Monitor DSP-Interface zur Analyse digitaler Audiodaten

— vierlagige Multilayer-Platine

* 096-1096/M 56,00 42,-

— Software zum Projekt DAM

* S096-1097 98,00 70,-

Von A bis Z 80

— Z-80-Controllerboard

inkl. 2 GALs

* 052-919/ds 428,00 103,-

— Emulator-Platine

* 062-921 16,00 12,-

Z-Maschine EPC mit Z280

— Platine, Mach110, Monitor

* 023-952 248,00 186,-

TASK 51 Multitasking f. 8051

— Source a. 3,5"-Disk (PC), Handb.

* S033-969 48,00 36,-

Bus-Depot InterBus-S-Controller

— Platine inkl. SuPI II + Handb.

* 113-1002/ds 479,00 134,-

PIC-Programmer V.2.0

— Platine, Betriebssoftware EPROM,

— Betriebssoftware PC-Diskette

014-1005/ds/E 156,00

— PIC-Adapter (2-Platinensatz)

064-1017/ds 36,00

— PIC-Simulator

064-1018/ds/E 33,00

— PIC-Evaluationskarte

054-1014/ds/E 98,00

CANtate CAN-Bus-Knoten

— Platine

044-1012 45,00

Background-Debugging-Mode

— Platine + GAL + Diskette

* 114-1028 28,00 28,-

Fuzzy-Compact Fuzzy-Regler-Entwicklungssystem

— Platine + progr. Controller + Software +

— Handbuch

025-1037 385,00

PICTerm Kleinstterminal mit PIC-Controller

— Platine, progr. PIC, Diskette

115-1067 79,00

— Tastaturlplatine

115-1068 20,00

Oktagon Evaluierungsboard für H8/338

— Leiterplatine, CPU H8/338, EPROM

m. ROM-Monitor, Reset Chip MAX709,

H8/338 Hardware Manual und

Programming Guide, GNU-C-Compiler

und Assembler

* 026-1074 268,00 200,-

Zeitspeicher RAM-Erweiterung für das DSP56002-EVM

— vierlagige Multilayer-Platine

* 076-1095/M/E 49,00 36,-

Der Neuner

— Platine

126-1098 64,00

— programmiert ST9040, Windows Software

& Handbuch

S126-1098 169,00

Signallogger

— Platine

017-1099 69,00

Türröhrner, 68HC12-Einstiegerkit

— fertig bestückt bis auf ST5/ST6, Software,

Hardware-Manual, Tutorial, Datenbuch,

CPU 12 Ref. Manual

027-1100 195,00

Luchs

— Platine

mit aufgelöteter CPU SH7032

037-1102 249,00

— Platine mit aufgelöten 2 MByte DRAM

037-1103 299,00

— Betriebssystem Basic, Pascal,

Assembler, DOS/Windows,

2 programmierbare EPROMs

037-1104 159,00

Atari-Projekte

Aufmacher II AD/DA am ROM-Port

* 081-892 52,00 39,-

Hercules-Interface

— serieller CRT-Controller

* 081-893 64,00 48,-

— EPROM

* S081-893 25,00 18,-

Centronics-Umschalter

* 101-901/ds 64,00 48,-

SendFax-Modem

— Platine

* 071-891/ds 64,00 48,-

— EPROM

25,00 18,-

Atari ST-Hameg-Interface

— Interface

* 101-899/ds 28,00 28,-

— Steuersoftware

* S101-899A 30,00 22,-

So können Sie bestellen: Um unnötige Kosten zu vermeiden, liefern wir **nur gegen Vorauskasse**. (Bestellsumme zuzüglich DM 6,- für Porto und Verpackung). Folgende Zahlungsverfahren sind möglich: Einsendung eines Verrechnungsschecks oder einer einmaligen Abbuchungserlaubnis für Ihr Konto. Kreditkarten von Eurocard, Visa und American Express werden ebenfalls akzeptiert.

Ihre Bestellung richten Sie bitte an:

Telefonische Auskünfte nur von 9.00 – 12.30 Uhr



eMedia GmbH
Bissendorfer Straße 8
30625 Hannover

Tel.: 05 11/53 72 95
Fax: 05 11/53 52 147
eMail: elrad@emedia.de

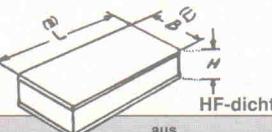
**Eisenpulver
Ringkerne**


Kerntyp	D Außen Ø	d Innen Ø	h Höhe	DM
T 16-...	4,1	2,0	1,5	1,95
T 20-...	5,1	2,2	1,8	2,20
T 25-...	6,5	3,0	2,4	3,00
T 30-...	7,8	3,8	3,3	3,30
T 37-...	9,5	5,2	3,3	2,50
T 44-...	11,1	5,8	4,0	2,50
T 50-...	12,7	7,7	4,0	2,60
T 68-...	17,5	9,4	4,8	3,20
T 80-...	20,1	12,6	6,4	4,50
T 94-...	23,9	14,2	7,9	6,80
T 106-...	26,9	14,5	11,1	8,50
T 130-...	33,0	19,8	11,1	11,00
T 157-...	39,8	24,1	14,5	16,50
T 184-...	46,7	24,1	18,0	22,00
T 200-...	51,0	31,7	14,0	18,00

Material „2“ rot 1,0 - 30 MHz „6“ gelb 2 - 50 MHz
„10“ 10-100MHz „12“ 20-200 MHz „0“ 50-300 MHz

Andy's Funkladen

Abt. ED 101 • Admiralstraße 119 • 28215 Bremen
Telefax: (04 21) 37 27 14 • Telefon (04 21) 35 30 60
Mo.-Fr. 8.30-12.30, 14.30-17, Sa. 10-12 Uhr, Mittwochs nur vormittags.

**Gut
lötbare
Gehäuse**


aus 0,5 mm Weißblech:		aus Messingblech:			
Deckel	Deckel	Höhe (mm)	30 DM	50 DM	Höhe (mm)
37 x 37	37 x 37	2,85	3,60	7,00	7,90
37 x 55,5	37 x 55,5	3,40	4,10		
37 x 74	37 x 74	3,60	4,35	7,60	9,00
37 x 111	37 x 111	4,30	5,10	9,00	10,50
37 x 148	37 x 148	5,10	6,00	10,00	11,50
55,5 x 55,5	55,5 x 55,5	4,10	4,80		
55,5 x 7,4	55,5 x 7,4	4,40	5,10	9,00	10,50
55,5 x 111	55,5 x 111	5,90	6,50	12,00	13,50
55,5 x 148	55,5 x 148	7,10	7,70	14,50	16,00
74 x 74	74 x 74	6,00	6,60	10,00	11,50
74 x 111	74 x 111	7,20	7,70	14,00	15,50
74 x 148	74 x 148	8,40	8,90	16,00	17,50
164 x 102	164 x 102	12,50	13,00	22,00	

für Europakarte

Diese Gehäuse eignen sich ideal zum Einbau von elektronischen Baugruppen. Leichte Bearbeitung. Platinen, Bauteile und Befestigungsteile können angelötet werden.

Querwände und Lötfuß ebenfall lieferbar.

Weitere interessante Bauteile finden Sie in unserem

**HF-Bauteile-
Katalog '97**

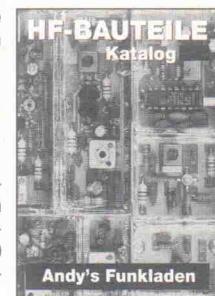
den wir Ihnen gerne gegen Voreinsendung von DM 10,00 in Briefmarken zusenden! DM 5,00 werden bei der 1. Bestellung vergütet!

Japanische ZF-Filter 7 x 7

Stück: 1-9 ab 10	455 kHz, gelb	2,10	1,85
BV 5016	3,80	BV 5061	3,80
BV 5023	3,80	BV 5063	3,80
BV 5038	3,80	BV 5118,30	7,50
BV 5049-20	5,50	BV 5049	3,80
BV 5056	3,80	BV 5163	3,80

Neosid-Fertigfilter

BV 5016	3,80	BV 5061	3,80	BV 5169	3,80
BV 5023	3,80	BV 5063	3,80	BV 5243	3,80
BV 5038	3,80	BV 5118,30	7,50	BV 5131,01	13,00
BV 5049-20	5,50	BV 5049	3,80	BV 5196,51	13,00
BV 5056	3,80	BV 5163	3,80	BV 5800	3,80

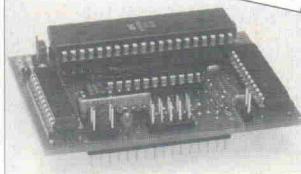


Andy's Funkladen

KLEIN
GANZ GROSS
Nutzen Sie den
Kleinanzeigen-Teil
in ELRAD

Die Bestellkarte finden Sie in der Heftmitte.

EPROM-Emulatoren
für 8-Bit-Systeme

NEU!

superschnell und klein!

- wird direkt in das Ziel-EPROM gesteckt
 - kompakter Aufbau: Größe ca. 72 x 55 mm
 - emuliert Eproms vom 2716 bis 27040
 - 15 ns Emulations-RAM!!!
 - Geschwindigkeit bis 230400 Bit/sec. !!!
 - Anschluß an die RS232-Schnittstelle
 - galvanische Trennung
 - Stromversorgung durch das Zielsystem
 - Resetausgang mit Prüfclip
 - POD mit vergoldeten Stiften
 - Treiber für diverse Dateiformate
 - eigener Befehlssatz
 - erweiterbar auf 4 MBit
 - 1 Jahr Service und Hotline
- EMU8 / 1 MBit mit Software, RS232-Kabel, Prüfklemmenclip, Handbuch 498,00 DM

Bitte Katalog anfordern!

Soft- und Hardwareentwicklung
Jürgen Engelmann · Ursula Schrader
Am Fuhrgehege 2 · D-29351 Eldingen
Tel. 05148/286 · Fax 05148/853
eMail engelmann.schrader@t-online.de

ELRAD

Magazin für Elektronik und technische Rechneranwendungen

Seminarführer

Fernstudium

Staatl.
geprüft

Computer-Techniker Fernseh-Techniker Elektronik-Techniker

Berufe mit Zukunft! Praxisgerechte, kostengünstige und gründliche Ausbildung für jedermann ohne Vorkenntnisse. Teststudium unverbindlich. Info-Mappe kostenlos.

FERN SCHULE WEBER
Abt. 504
D-26192 Großenkneten - PF 21 61
Tel. 04487/263 - Fax 04487/264

Der
Seminarteil
in
ELRAD
Jeden Monat.

Hier
könn te
Ihre
Semin ar-
Anzei ge
ste hen

Infos unter
0511/ 5352-164
oder -219

ADVANTECH® LabTool-48

Programmiert alle Bauteile bis DIL-48 direkt - garantiert ohne Adapter!

ELS ELECTRONIC

D-47179 Duisburg • Kurfürstenstraße 47
Telefon 0203-991714-0 • Fax 991714-1 • BBS 991714-2

High-Tech preiswert

Extrem schnell, 100s / 8MBit

Option: ROM-Simulation

Direkte Programmierung aller Bauteile bis DIL-48

Garantiert ohne Adapter • Nur ein Adapter für alle PLCC44-Bauteile • Arbeitet am PC-Druckport • Ist mobil • Integrierte Stromversorgung

DOS & Windows

telepolis

das magazin
der netzkultur

film

Specials:

Film & Computer – die Zukunft des Kinos!
Special Effects, virtuelle Schauspieler, interaktiver „Film“ im WWW u.a...

Kunst im Netz – Kunst zwischen Technologie und sozialer Relevanz; Künstler als Programmierer, Programmieren als Kunst; Nachrichten von den Rändern der Netzwerk.

Aktuell:

Staatsanwaltschaft versus Provider: Faustrecht im Netz?
Wem gehört das Web? Diskussionen um neue Top Level Domains.

Rubriken:

PopTarts präsentieren das „weibliche Datenset“, Tom Bass berichtet von der inoffiziellen Medienlandschaft in Ex-Yugoslavien. Mark Amerika über Hypertext-Erzählungen sowie neue Texte von Stanislav Lem, Joel de Rosnay, Ivo Skoric u.a.

Der Zugang zu Telepolis unter
<http://www.heise.de> ist kostenlos -
klicken Sie sich ein!

www.heise.de/tp

Telepolis-Redaktion: Kühbachstr. 11 • 81543 München
Tel.: 089/625004-70 • Fax.: 089/625004-66

**μ-BASIC/51-Compiler - Assembler/51
MIDI/RS232 - 80C535 -**

51-er Mikro-Controller-Entwicklungs-Systeme

μ-BASIC/51-Compiler Assembler/51-Paket Hardware (Bausatz)

1 Strukturiertes BASIC • 32-Bit Fließkomma-Arithmetik • Komfortable Stringfunktionen • Für alle 51-er Mikrocontroller geeignet • Zeilennummernfreie Dynamische Speicher-Verwaltung • Small & Large Memory-Modelle • Trigon. Funktionen • Symbolisch-linkarier Code • Interrupts • Deutsches Handbuch

2 Makroassembler • Symbolscher Linker • Komfortabler Source-Level-Debugger • RS232/MIDI Kommunikationsbibliothek bis 115kBaud • Shell mit Projektmanager • Viele Demos: 2-Schriftdatensteuerung, LCD-Display, Sprach-Synthesizer... • Deutsches Handbuch

3 80C535-Controller (emuliert z. B. 8031, 8032, 8751...) • 8 A/D-Wandler bis zu 10 Bit • je 32kB RAM & EPROM • Serielle RS232- und MIDI-Schnittstelle • 7-25 Volt, 30mA • 40 I/O Ports • Eigenes Betriebssystem als Sourcecode • Inkl. aller el. & mech. Bauteile • Deutsches Handbuch

Preisbeispiele:
Komplettes Assembler-Entwicklungs-System, Software für PC oder ATARI, inkl. Hardware:
2+ **3+** **=228.-**
1+ **2+** **3+** **=357.-**

Versand: NN-UPS 11.50, NN-Post 12. -- Vorkasse (Scheck) 8.50. Lieferungen ins Ausland und Lieferungen auf Rechnung (nur öffentl. Einrichtungen und Großfirmen: Preisaufschlag 3% und 3% Skonto / 10 Tage) auf Anfrage.

Telefonzeiten: Mittwochs: 9h-11h, 15h-18.30h
Montags & Freitags: 9h-11h, 13h-15h
0721/9 88 49-0 Fax /88 68 07

WICKENHÄUSER ELEKTROTECHNIK
Dipl.-Ing. Jürgen Wickenhäuser
Rastatter Str. 144, D-76199 Karlsruhe

Von wegen Raubkopien!

Fordern Sie noch heute Ihr Test-Kit an: 0721/93172-0

Fordern Sie noch heute Ihr Test-Kit an: 0721/93172-0

- ✓ Der Kopierschutz – sicher gegen systematisches Knacken.
- ✓ Neu: Protokollbasierender Netzwerkschutz (TCP/IP) WkLAN. WIBU-KEY CD-ROM mit Multimedia-Einführung in Kopierschutz.
- ✓ Für LPT, COM, ADB, als (E)ISA- und PCMCIA-Karte.
- ✓ DOS, Windows (3.11, 95, NT), Netzwerke, OS/2, MacOS.
- ✓ In Netzwerken Schutz mit einer WIBU-BOX möglich.
- ✓ Schutz auch ohne Änderung am Quellcode.

Jetzt im Web:
www.wibu.de

WIBU-KEY

High Quality in Software Protection

WIBU
SYSTEMS

WIBU-SYSTEMS AG
Rüppurrer Straße 54
D-76137 Karlsruhe

Tel. 0721/93172-0
FAX 0721/93172-22
email info@wibu.de

An Sehen gewinnen – CTX 17/20/21er Monitore für Mac, Power-PC, SUN, PC, Workstations, Terminals ...

INFO
49-(0) 21 31-34 99 11

FAX
17/20/21er Monitore

CTX

GAL-Development System GDS 3.5

NEU!

Programmiergerät für GALS, PALCE EPROMs, EEPROMs, FLASH EPROMs im Taschenformat. mit GDS 3.5 nur 598,- DM

Das einfache Einstieg in die PLD-Technologie. SAA-Oberfläche, komplett in deutsch, mit Editor, Assembler, Minimizer, Macros und Simulation. Erzeugt 100% JedeC-Code für GALs 16V8, 20V8, 18V10, 22V10, 20RA10, 26CV12 und PALCEs 16V8, 22V10. Integriertes Programmierinterface für IspGAL 22V10 und Switch-Matrix Bausteine GDS 14,18,22.

GAL-Entwicklungsgerät GDS 3.5 für ALL-03, ALL-07, GALEP-II usw. 178,- DM

GAL-PALCE-Programmer GDS-Prog2 komplett anschlußfähig mit GDS 3.5 378,- DM

EP LC-4 EPROM-GAL-Programmer im Taschenformat komplett anschlußfähig mit GDS 3.5 598,- DM

Informationen, Demo, Preislisten kostenlos anfordern. Sonderpreise für Studenten, Aus- und Fortbildungsstätten

SH-ELEKTRONIK
Marthastr. 8 24114 Kiel
Tel. 0431 665116 Fax 0431 674109
Internet: www.she.comcity.de

IHR KOMPETENTER PARTNER !

- ↳ µ-Controller Systeme
- ↳ Daten- und Meßwert erfassung
- ↳ LWD-Schnittstellen (RS232)
- ↳ Elektromechanische Steuerungen
- ↳ Sonder-Stromversorgungen
- ↳ NiCd/NiMh-Ladesysteme
- ↳ Entwicklungen nach Ihren Wünschen

z.B.: µ-Controller-Modul auf 80C35-Basis 80(C)535, 12 MHz, NMOS/CMOS möglich EPROM : 32 od. 64 kB, SRAM : 32 kB Adressdecoder : GAL20V8 alle IO-Ports auf Steckerleisten Ausführliche Dokumentation mit Hardware-Detailapplikationen Lieferung als Fertigmodul, geprüft und getestet, ab DM 189,-

BAMBERG & MONSEES GBR
Systeme für Wissenschaft und Technik
Am Postmoor 36 * 28719 Bremen
Fon 0421-646775 * Fax 0421-646785

Entwicklungskosten senken bei Leiterplatten- Prototypen



Gerland
Leiterplatten Made in Germany

Rudolf-Diesel-Weg 11, 23879 Mölln
Tel: 04542/8005-0 Fax: 04542/86022
Modem: 04542/86325

10 Arbeitstage 1-2 Stück
700,- pauschal

Der Preis basiert auf folgenden Voraussetzungen:
6-Lagen Multilayer, FR4 1,6-35/35.
Max. Größe 234mm x 160mm. Fotosensitive Lötstopmaske.
Ohne Bestückungsdruck, Max. 8 Fräskoordinaten.
Max. 2000 Bohrungen, min Ø 0,4 mm.
Min. Leiterbahnbreite 200 µ. Min. Isolationsabstand 200 µ.
Weitere Leiterplatten bitte anfragen!

SMD
Bauteile

Fachversand

Reichhaltige Typenvielfalt
Breites Sortiment an Zubehör
Keine Mindestauftragswerte bzw.
-bestellmengen für Katalogartikel
Individuelle Sonderbeschaffungen

Katalog kostenlos

Bernd Uschwa
Am Nippenkreuz 18
D-53179 Bonn
Tel./Fax (0228) - 34 84 73

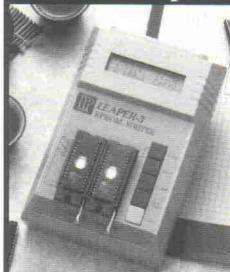
LINEAR
TECHNOLOGY

FROM YOUR MIND TO YOUR MARKET
AND EVERYTHING IN BETWEEN

Der Tip des Tages:

Kleinmengen unserer
Produkte können Sie
bei der Fa. Bürklin
wie auch bei anderen
Katalogdistributoren
beziehen.

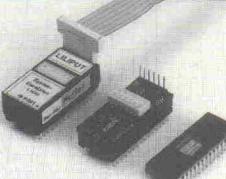
Leaper-3 Eprom-Programmierer



- programmiert E(E)PROMs, FLASH PROMs
- schnelles Lesen, Programmieren, Blank Check, Kopieren von E(E)PROMs, Flash EPROMs, SRAMs
- Einstellung von Parametern und Bedienung ohne PC mit LCD-Display und Ser-Tastatur möglich
- Stand-Alone-Kopieren (ohne PC)
- Größe 11cm * 6cm * 17cm, Gewicht 500g
- Anschluß an die LPT-Schnittstelle des PCs
- Spannungsversorgung über Netzteil oder 9V-Akku
- deutsches und englisches Handbuch
- Stand-Alone (ohne PC) können EPROMs kopiert werden da der Leaper 2 Sockel besitzt

nur DM 598--

LILIPUT Eprom-Emulator



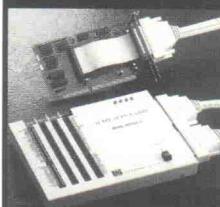
**Serieller Hightech
Miniatu-EPROM-Emulator**

Ein Eprom-Emulator in der Größe eines 32-poligen Eproms!

- Emulation aller gängigen 8-Bit-Epoms bis 27040
- 16-Bit-Systeme mit zwei Liliputs emulierbar
- serieller Highspeed-Download, bis 115KBaud
- optoelektronisch entkoppelter Anschluß

LILIPUT (1 MB) DM 630,-
LILIPUT (4 MB) DM 977,50
NEU: LILIPUT für EPROMs mit 70ns!
LILIPUT (1 MB) DM 1140,-

ISA-Bus SlotErweiterung / ISA-Karten-Tester



PCFACE-III

- Aktive Busenweiterung zum Testen von Slotkarten
- Abschaltung des PC-FACE bei laufendem PC jederzeit möglich!
- 4 Steckplätze für alle 8/16Bit-ISA-Karten
- Mehr als ein PC-FACE kann in einem PC verwendet werden - 8 oder 12 externe Slots verfügbar

DM 687,70

**kostenloser
Update-Service
über
Mailbox 62904**

Wir akzeptieren:



**Lieferung ab Lager
alle Geräte getestet**

Egerlandstr. 24a, 85368 Moosburg

Telefon 08761 / 4245

FAX 08761 / 1485

e-mail to: 100270.1035@compuserve.com

TOP-SERIE



DT-60



DT-64



DT-68

- MIYAMA Kippschalter, Taster
- Stecker (Antennen-, BNC-, UHF-, Cinch-, LS-, Sub-D, Platinen- etc.)
- Buchsen, Kupplungen, Verbinder
- Batteriehalter
- Crimp- u. Elektronikerzangen
- Lichtschranken
- Lötartikel
- Kopfhörer/Ohrhörer
- Lade- u. Netzgeräte
- Meßgeräte (analog + digital)
- Einbaumeßinstrumente
- Gehäuse (Plastik + Metall)
- Kabel (Audio/Video/Netz-)
- TV/RF Antennen-Rotore
- Telefondosen, -Stecker, -Kabel

BITTE FORDERN SIE UNSEREN NEUEN KOSTENLOSEN KATALOG '97 AN!
- NUR HÄNDLERANFRAGEN -

das komplette PLD-Entwicklungs paket



IHR ZUVERLÄSSIGER ELEKTRONIK-PARTNER

Horst Boddin · Import-Export
Postfach 100231 Telefon 05121/512017
D-31102 Hildesheim Telefax 05121/512019
Steuerwalder Straße 93 516686
D-31137 Hildesheim

Achtung: Gebrauchte Meßgeräte aller Art zu Suppreisen abzugeben. **RO-WI* Elektronik**, Tel. 06461/88621 Fax 88246

***** **Software- und Hardwareentwicklung** ***** für µController und PC (DOS/Windows), vor allem Meßwertaufzeichnung, -verarbeitung und DFÜ. Ing.-Büro W. Unsöld, Kirchstr. 15, 96163 Gundelsheim/Ofn., Tel. 0951/43238, Fax 420587

LWL Kunststoff- und Glasfasertechnik InSoft Uwe Flick, Tel. 02261/660630, Fax -29

Preiswerte I/O-Module an der COM-Schnittstelle des PCs / Notebooks. Modular erweiterbar. Module: Analog, Digital, Zähler, Relais, Leistungsschalter. Liste gratis. BITTERLE ELEKTRONIK, Fax 07391/4965

BEFESTIGUNGSWINKEL F. PC-STECKKARTEN direkt vom Hersteller, termingerecht in 1A Qualität *Wolfgang Seitz* Stanztechnik Tel. 0941/65692

Achtung! Kostenlose Ausbildungssoftware! DIGI-SIM, Simulator für digitale Schaltungen. Ab sofort neue Version 2.2 mit Animationsbausteinen! Internet: <http://www.sss.de> oder 2.-DM frankierter Rückumschlag (22cm x 11cm) an: Triple-S GmbH, Herrmann-Geib-Str. 18, 93053 Regensburg

LEISE

*** **Leiterplattenfertigung** ***

*** **Bestückung, Bauteile** ***

*** **Gerätemontage, aller Art** **

bitte Angebot anfordern unter Fax 06645/7164
FA. LEISE Schulstr. 21 36369 Engelrod

MANGER – Präzision in Schall. Jetzt Selbstbau mit dem Referenz-Schallwandler der Tonstudios: Info, Daten, Preise, sof. anfordern bei Manger-Vertrieb, Industriestr. 17, 97638 Mellrichstadt, Tel. 09776/9816, Fax 7185

*** **EPROM-EMULATOREN** *** ab DM 138,- *** Für 32-64KByte Eproms. Im stabilen Aluminiumprofilgehäuse mit allen Zuleitungen und Software. Stob & Robitzki GbR Tel. 0431/2047-04 Fax -26

SPS-Simulation (STEP5) unter Windows. Simulieren Sie in AWL, FUP, KOP ein SPS-Programm auf Ihrem PC (bis 135U!!). Kostenloses Infomaterial anfordern! Internet: <http://www.mhj.de> MHJ-Software, Albert-Einstein-Str. 22, D-75015 Bretten, Tel. 07252/8790, Fax 78780

HPGL-CAD-CNC-Schrittmotorsystem SMS68 mit 68000er CPU ermöglicht CNC-Böhrn, Fräsen, Gravieren unter direkter Kontrolle von CAD-Software wie AutoCAD, EAGLE u.a. Kompl. 3-Achsensteuerung in 19" Gehäuse ab DM 2336,-. Verschiedene Optionen, Endstufen bis 12 Amp., Motoren, Mechaniken, "WINDOWS-CorelDraw" -> Konverter CAM68, "Pixel" -> CAD-Vektorisierung a.a. EAGLE 2.6x ab DM 795,-. **SMS68-CPU-Austauschkarte für ISEL-Steuerungen** DM 1498,-. PME-electronic, Hommerich 20, 53859 Rheidt, Tel. 02208/2818. Info DM 2,-

--- **Bild-, Mustererkennung, Datenklassifikation** --- mit PC oder Mikrocontroller sowie Entwicklung von Hard- und Software. Ingenieurbüro Hoch, Bergstr. 11, 79426 Buggingen, Tel./Fax 07631/4858

- * **PIC-Programmer** (Elrad 1/94 und 6/94)
- * Programmiert fast alle PIC-Typen
- * **PIC-Eval.-/Prototypenpappe** (Elrad 5/94)
- * **PIC-Chipkartenleser** (Elrad 2/95)
- * **PIC-LCD Terminal** (Elrad 11/95)
- * Nicht nur PIC ist unsere Stärke!
- * Auch bei der Konzeption der Hard- und Software Ihrer Produkte auf der Basis von
- * 805xx, 68xx, Toshiba und NEC Prozessoren
- * sind wir ein kompetenter Partner.
- * Ingenieurbüro YAHYA Robert-Schuman-Str. 2a
- * D-41812 Erkelenz, Tel. 02431/6444 Fax 4595

Elektronikfertigung. Wir bestücken Ihre Platine oder fertigen Ihr komplettes Gerät. Groß- oder Kleinserien, mit SMD- oder bedrahteten Bauteilen. Bei uns stimmen Qualität, Lieferzeit und Preis. Fordern Sie uns! Tel. 07151/59463 oder 0172/9180488, Fax: 07151/18349

LEITERPLATTENBESTÜCKUNG SMD-Bedrahtet Top-Qualität ab 4 Pf/Teil Fax: 06226/41878

Vollhartmetall, LP-Bohrer, US-Multilayerqualität m. **Schaftdurchmesser 3,175 mm (1/8")** 0,2-0,5 mm, 7,50 DM/7 St., ab 10 St. 6,50 DM/St. 0,6-3,1 mm 4,50 DM/7 St., ab 10 St. 3,80/St. Versand per Nachnahme, zzgl. Porto/Verpackung Fa. B.T.S. Heinrich Gredy Str. 4, 55239 Gau Odernheim, Tel./Fax 06733/554

Gönnen Sie sich den Hörgenuß audiophiler Kondensatoren von **ELNA** (Cerafine) und **PANASONIC** (PZ). Tel. 02302/12169

DSP6001RC27 à 35,- **68HC11A0** à 6,- 07231/765123

Neu: Universalprogrammiergerät hed.chip für EPROMs, FLASH, EEPROM, serielle EEPROM, MCS51 Contr., Lattice GAL, AMD PALCE und Atmel PLD nur DM 644,- Info anfordern! Atmel-Controller AT89C52-20PC DM 22,- AT89C51-20PC DM 18,- AT89C2051-24PC DM 10,- Mengenrabatt! Andere Atmel-Produkte auf Anfrage. Höpping Elektronik Design, Tel. 0201/843331 oder Fax 0201/471918

Reparaturservice von SIMATIC S5 Baugruppen, mit Garantie. An- Verkauf. Software Entwickl. PG-Schnittstellenbeschreibung (AS511) 500,- Tel. 0172/8404491, Fax 08722/910190, Tel. 08722/496

BASIC-52 für 80C535, -537, -552, -C32 und 87C520 ab DM 69,- I²C-Bus-, RTC-, LCD- und Tastatursteuerung, ADU (10bit), PWM (16bit), Trace, Bitbefehle für Ports u.v.m. der 87C520 ist pinkompatibel zum 8052-AH, aber bis zu 10mal schneller, außerdem hat er 2 ser. SS. Rechnerbaards leer oder bestückt ab DM 65,- IDS, Tel. 07161/87659, Fax 07161/84487

Ing.-Büro mit freien Kapazitäten übernimmt Entwicklungsaufgaben nach Ihren Vorstellungen. Analoge und digitale Schaltungsentwicklung, Leiterplattenentflechtung, Mustergeräte und Kleinserien in Standard und SMT. Softwareerstellung für 8051-µC-Derivate in „C“ und Assembler. Weitere Infos unter Botzen Elektronik, Köln, Tel. 02203/91154-14, Fax -99

***** C via SPI *****
* C-Interpreter für 8051 ca. 1k+Comp Mon 200 DM *
* ATMEL AT89S8252 (AVR) SPI PC-Programmer *
***** FAX: 004377475547 **

Bausatz Metallendetektor der Spitzenklasse, Hochempfindlich auf allen Böden, Spule ø 230 mm, Tel. 06461/88621 Fax 88246

Leiterplatten-Bohr- Fräsmaschine sowie Lötmachine Ersa Type 110 komplett mit Fluxbad (NP 61000,-), Tel. 06461/88621 Fax 88246

*** **Schrittmotor Endstufen** *** 2-Phasentechnik 36V/4A ab 179,-, desgl. mit Mikroschritt 199,-. 2-Phasentechnik 70V/6A 370,-, desgl. mit Mikroschritt 399,-. 5-Phasentechnik 36V/2,8A 370,-. Preise zzgl. MwSt. und Porto. Alle Endstufen sind direkt am PC zu betreiben. Ing.-Büro Schörlin, Belchenstr. 18A, 79427 Eschbach, Tel./Fax 07634/1468

Kontaktierrohrierten, verzinkt, 3000 St. 65 DM Typ LoxA: L-0.4x0.6mm, A-0.6x0.8mm, B-0.8x1.0mm, VHM-Bohrer 3x38: 0.6-2.5mm, 0.65/0.85/1.05mm 10-37 DM. Groth Elektronik, Möllers-Park 3, 22880 Wedel, Tel./Fax: 04103/87485

* **PIC-EMULATOREN** ab DM 799,-
* Volpe Tel./Fax 089/61398414

Entwicklung-, Schaltplan-, Layout-Erstellung, Leiterplatten, schnell und günstig Fa. Kahlert, Tel.: 02133-90391, Fax: -93246

+++ **EPROM-Emulatoren** +++ 32 kByte 142,- DM, 64 kByte 167,- DM, 128 kByte 243,- DM, inklusive MwSt. Fa. Kahlert, Tel.: 02133/90391, Fax: -93246

***** **TouchScreen-Monitore und LCD's** ***** Bitte kostenlosen Produktkatalog anfordern! TLC Elektronik, Tel. 08761/66399 Fax -62545

Alphanumerische LCDs Epson EA-D20025 AR-S Auflösung 20x2, ab 30 Stk. DM 10,- pro Stk., Fax und Tel. 0043/6246/73225

ORCAD PCB 2.0 950 DM, Tel. 089/2715110 ab 19 Uhr

***** **Leiterplatten Layouts** *****

- * **zuverlässig • schnell • preiswert** *****
- * Schaltplanerstellung nach Skizze möglich *
- * tech. Zeichenbüro Schönenmann, Tel. 06039/95128 *
- * Fax: -95129, E-Mail schoenem@t-online.de *

ISEL UV-Belichtungsgerät-2, L=473xW=310mm nur 0,5 Betriebsstunden Top Zustand, NP = DM 313,- für DM 230,- abzugeben Tel. 0221/3685228

Biete USV Magnetek (2000 W) im Tausch gegen z.B. Spektrum Analyzer, HF Generator, PC o. Laptop u.s.w. Tel. 036332/1539

Suche: - EAGLE 2 oder 3.x Version mit Lizenz (mit / ohne Schaltplan-Modul), - OrCAD/STD-IV und OrCAD/PCB-II mit Lizenz, - Leiterplatten Gravier und Frässystem mit entsprechender Software. **Angebote an:** Fax 04121/85803, M.Dieck, Fuchsberger Allee 34b, 25353 Elmshorn

Hard- und Softwareentwicklung Ihrer Microcontrollerprojekte. Prototyp und Serienfertigung, unverbindliche Angebote 02173/12800, Fax 18387

TEK 7A19 DM 980, 7A26 DM 880, 7D11 DM 880, P6046 DM 950, von SPALDEN, 0561/9823531, Fax -9823532

Suche Videoverteiler 16 Programme auf 5 Bildschirme, F. Winterscheid, 50931 Köln, Tel. 0221/9402924, Fax 25

FRÄSBOHRPLOTTER zu kaufen gesucht, Tel. 08024/2754

PC-Meß/Regeltechnik, AD, DA, DIO, Relais, Timer/ Counter, Module für Parallelport, RAM/ROM Disk-Karten, 2-32 Port **Schnittstellenkarten RS232/422/485**, IEEE488, Protokollkonverter, Extender, **Multiplexer**, Umschalter, PC-Zubehör usw. Info bei: Priester Datentechnik B5,7; 68159 Mannheim. Tel.: 0621/104663, Fax: 1220114

Tektronix TDS 210, 2-Kanal Digital-Speicher-Oszilloskop, 60 MHz analog, Abtastrate 1 Gs/s, neuwertig, original verpackt, VHS DM 1100,- Tel. 0511/532393

HILFE GESUCHT bei Bau eines Steuerungssystems auf der µC Basis für ein Kinderfahrzeug. Erzeugte Daten über Fahren bzw. nicht Fahren des Autos sollen gespeichert und in PC übertragen werden (z.B. per Funk) Tel./Fax 07231/972750

PCI-Recorder und DIGI24: Komplett montiert und einsatzbereit! Mit Treibern für Win 95 und NT 4.0, incl. zweier Lichtwellenleiterkabel (5 m Länge). Außerdem die letzten Exemplare der bewährten **Take Five** - mit Treibern für Win 3.1, Win 95 und NT 3.0/4.0. AS-Ware, Datentechnik Andreas Spoo, Im Glockenring 4, 50668 Köln, Tel./Fax 0221/138596.

Knopfzellen Kleinstmengen Fax-o-D 07561/7969

COVACI Electronic ++ Herstellung elektronischer Baugruppen ++ Eigene Fertigung in Rumänien sucht Geschäftspartner, Aufträge für Serienfertigung, COVACI Electronic, Bodenseestr. 228, 81243 München, Tel.: 089/873106, Fax: 089/873590, Rumänien: 0040/56/221291, Ansprechpartner D: Hr. Grunert, 089/7251290

KLEIN

ganz groß

Nutzen Sie den Kleinanzeigenpart in **ELRAD**.

Die Bestellkarte finden Sie in der Heftmitte.

KLEIN

ganz groß

Nutzen Sie den Kleinanzeigen-Teil in **ELRAD**.

Die Bestellkarte finden Sie in der Heftmitte.

Ihre Platinen in hoher Qualität? Kein Problem!

Ihre Vorlage z.B. HPGL, Gerber, Postscript...
+ 1000 DPI-Plotter oder Reprofilm von uns
+ CNC bohren und fräsen
+ hohe Auflösung durch Sprühätzten
+ Rollverzinn

Layout Service Oldenburg Leiterplattenfertigung, Bestückung, Entwicklung
Finkenweg 3, 26160 Bad Zwischenahn Tel: 04486-6324 Fax: 6103 DFÜ: 6145

Layout Service Oldenburg Kostenlose Preisliste anfordern

MSR-Technik
Entwicklung
Beratung
EMV

BEAM
Beratung, Elektronik-Anwendungs- und Metalltechnik-Gesellschaft mbH

MC68332 µController

MC68332, 16 oder 20MHz,
128KByte bis 1MByte Flash,
128KByte bis 4MByte SRAM,
optional:

Echtzeituhr und Seriennummer,
8Kanal 12Bit AD-Umsetzer,
8Kanal 8Bit DA-Umsetzer,
Format 80mm * 100mm,
alle Signale herausgeführt,
Motorola BDM-Interface

Board mit MC68336 und MC68376 in Vorbereitung

Kundenspezifische
Elektronik, Beratung
in EMV und Umwelt
fragen: Rufen Sie
uns einfach an!

ab 380 DM

Heise Online:
News-Service-Kontakte

JOB BÖRSE

<http://www.heise.de/>
klicken Sie sich ein!

Nutzen Sie den kostenlosen Service

Die Inserenten

ABECO, Wachtendonk	97	Fernschule Weber, Großbenken	96	Messcomp, Wasserburg	6
ADES, Burscheid	97	FG Elektronik, Rüdersdorf	51	MITAC, ROC-Taipei, Taiwan	8
Adler, Höfen	17	Friedrich, Eichenzell	7	Motorola, München	2
Ahlers, Moosburg	99	Gerland, Mölln	99	MULTIPRINT, Riemerling	93
Andy's Funkladen	96	GfS, Aachen	15	National Instruments, München	14
Bamberg & Monsees, Bremen	99	Gossen-Metrawatt, Nürnberg	40, 41	Network, Hagenburg	
Basista, Bottrop	6	Gräbner, Bad Vilbel	6	OBL, Hüllhorst	6
Baudisch, Wäscheneuren	10	HI-LO SYSTEMS, Wasserburg	8	PEAK-Service, Darmstadt	6
BEAM, Braunschweig	101	HITEX, Karlsruhe	11	PLS, Hoyerswerda	15
Beta Layout, Hohenstein	Kontaktkarte	Hofmann, Regensburg	10	POP, Erkrath	93
Bitzer, Schorndorf	6	Hoschar, Karlsruhe	25	Priggen, Steinfurt	97
Boddin, Hildesheim	99	HTB, Schiffdorf	43	Quintec, Pähl	10
Bollrath, Riede	93	imc, Berlin	49	REICHELT, Sande	72, 73
Brendes, Braunschweig	23	INELTEK, Heidenheim	29	Schwanenkamp, Hamminkeln	10
Bungard, Winddeck	97	INKOS, Reute/Breisgau	16	SE Spezial-Elektronik, Bückeburg	44
CadSoft, Pleiskirchen	9	isel, Eiterfeld	53	SH-Elektronik, Kiel	99
Chuntex, ROC-Taipei, Taiwan	99	Kerber, Goldbach	10	Sontheim, Kempten	97
Cirrus Logic, ROC-Taipei, Taiwan	32	Kruse, Kaarst	97	SPHINX, Hemsbach	97
Com Pro, Stuttgart	19	Layout Serv. Oldenburg, Bad Zwischenahn	101	Tasking, Leonberg	93
CONITEC, Dieburg	10	Lehmann, Hausach	97	taskit Rechnertechnik, Berlin	6
dataTec, Reutlingen	12	LINEAR TECHNOLOGY, Ismaning	99	Tennert, Weinstadt	92
demotronic, Espelkamp	93	Livingstonales, Darmstadt	17	Uschwa, Bonn	99
DSM Digital Service, München	13	LPKF, Garbsen	77	VEW, Bremen	8
E-LAB, Rappennau	10	M&V Breidenbach & Tochter, Bettendorf	8	WIBU-SYSTEMS AG, Karlsruhe	98
elektronik 21, Rutesheim	97	Magnadata, Schmitten	93	Wickenhäuser, Karlsruhe	98
Elektronik Laden, Detmold	91	MagnaMedia, Haar	21	Wilke, Aachen	104
ELS electronic, Duisburg	98	MBMT, Bassum	36	ZKM, Karlsruhe	93
ELZET 80, Aachen	10	MCT Paul & Scherer, Berlin	92		
eMedia, Hannover	94, 95	Meilhaus, Puchheim	92		
Engelmann & Schrader, Eldingen	96	Merz, Lienen	6		
ERMA-Electronic, Immendingen	92				

Impressum

ELRAD

Magazin für Elektronik und technische Rechneranwendungen
Postf. 61 047 07, 30604 Hannover, Helstorfer Str. 7, 30625 Hannover
Telefon: 05 11/53 52-400, Fax: 05 11/53 52-404
ELRAD-Mailbox: Sammelnummer 05 11/53 52-401
Mailbox-Netz: Die **ELRAD**-Redaktion ist im GERNET-Forum
ELRAD.GER erreichbar.
Internet: [xx@elrad.heise.de](http://elrad.heise.de). Setzen Sie statt 'xx' das Kürzel des
Adressaten ein. Allgemeine Fragen an die Redaktion richten Sie
bitte an post@elrad.heise.de.
Anonymous ftp: ftp.heise.de/pub/elrad, ftp.uni-paderborn.de/elrad
World Wide Web: <http://www.heise.de/el/>

**Technische Anfragen montags bis freitags
nur zwischen 11.00 – 12.00. Bitte benutzen Sie
die angegebenen Durchwahlnummern.**

Herausgeber: Christian Heise
Chef vom Dienst, Stelly. Chefredakteur:
Dipl.-Phys. Peter Nonhoff-Arps (verantwortl.) (pen, -393)
Redaktion:
Dipl.-Ing. (FH) Ernst Ahlers (ea, -394), Carsten Fabich (cf, -398),
Martin Klein (kle, -392), Dipl.-Ing. Ulrike Kuhlmann (uk, -391),
Peter Röbke-Doerr (roe, -397)
Ständige Mitarbeiter (zu erreichen unter der Redaktionsadresse):
Dipl.-Ing. Eckart Steffens, Matthias Carstens
Redaktionsanschrift: Michael Triadan, M. A. (mit -400)
Verlagsbüro München:
Kühbachstraße 11, 81543 München, Telefon: 0 89/62 50 04-40,
Fax: 0 89/62 50 04-66
Korrespondent USA: Dr. Sabine Cianciolo (sc), 6011 Majorca
Court, San Jose, CA 95120, U.S.A., Telefon/Fax: 001/408-323-85 60,
EMail: dtutz@ix.netcom.com
DTP-Produktion: Wolfgang Otto (Ltg.), Dieter Wahner (Ltg., Kor-
rektur/Satz), Dirk Wöllschläger (Ltg., Grafik), Ben Dietrich
Berlin, Peter-Michael Böhm, Martina Fredrich, Ines Gehre, Birgit
Graff, Angela Hilberg-Matzen, Sabine Humm, Dietmar Jokisch,
Hella Kothöfer, Carsten Malchow, Nathalie Niens, Astrid Seifert,
Christiane Slanina, Edith Tötsches, Brigitta Zurheden

Technische Zeichnungen: Marga Kellner

Technische Zeichnungen: Marga Kellner
Labor: Hans-Jürgen Berndt
Meßlabor: Wolfram Tege
Fotografie: Fotodesign Lutz Reinecke, Hannover
Verlag und Anzeigenverwaltung:
Verlag Heinz Heise GmbH & Co KG
Postf. 61 047 07, 30604 Hannover, Helstorfer Str. 7, 30625 Hannover
Telefon: 05 11/53 52-0, Fax: 05 11/53 52-1 29
Postbank Hannover, Konto-Nr. 93 053 308 (BLZ 250 10030)
Kreissparkasse Hannover, Konto-Nr. 000-019968 (BLZ 250 502 99)
Geschäftsführer: Christian Heise
Stelly, Geschäftsführer/Verlagsleiter Fachbücher/Zeitschriften:
Steven P. Steinikraus
Anzeigeleitung: Irmgard Dittgen (164) (verantwortlich)
Anzeigenverkauf: Werner Wedekind (-121)
Anzeigendisposition: Rita Asseburg (-219)
Verlagsrepräsentant Bayern: Werner Ceeh, Kühbachstraße 11,
81543 München, Telefon: 0 89/62 50 04-22
Anzeigen Inlandsvertretungen:
Nielsen III a + IV, Verlagsbüro Ilse Klaus, Hottenbacher Mühle 5,
55758 Stipshausen, Tel.: 0 67 85/98 08-0, Fax: 0 67 85/98 08-1
Anzeigen-Auslandsvertretungen:
Asien: Heise Publishing Taiwan Rep. Office, 1F7-1, Lane 149, Lung-
Chiang Road, Taipei, Taiwan, Tel.: 0 08 86-2-7 18 72 46 und 0 08 86-
2-7 18 72 47, Fax: 0 08 86-2-7 18 72 48
USA, GB: Verlagsbüro Ohm-Schmidt, Svens Jegerovs,
Obere Straße 39, D-66957 Hilst, Tel: +49(0)63 71/16 83,
Fax: +49(0)63 71/16 73
Anzeigenpreise:
Es gibt die Anzeigenpreisliste Nr. 19 vom 1. Januar 1997
Vertriebsleitung: Hans-J. Spitzer (-299)
Herstellungsleitung: Wolfgang Ulber
Sonderdruck-Service: Ruth Uetsch (-359)
Druck: C.W. Niemeyer GmbH & Co. KG, Hameln
ELRAD erscheint monatlich.
Einzelpreis DM 7,50 (OS 60,-/frs 7,50/hfl 10,-/FF 25,-)
Das Jahresabonnement kostet: Inland DM 79,20 (Bezugspreis
DM 61,80 + Versandkosten DM 17,40), Ausland DM 86,40 (Bezugs-
preis DM 58,20 + Versandkosten DM 28,20); Studentenabonnement/
Inland DM 69,- (Bezugspreis DM 51,60 + Versandkosten DM 17,40),
Studentenabonnement/Ausland DM 76,80 (Bezugspreis DM 48,60 +

Versandkosten DM 28,20). Für AUGE-Mitglieder gilt der Preis des
Studentenabonnements.

Studentenabonnements nur gegen Vorlage der Studienbescheinigung.
Luftpost auf Anfrage. Konto für Abo-Zahlungen: Verlag Heinz Heise
GmbH & Co. KG, Postgut, Hannover, Kto.-Nr. 401 655-304 (BLZ
250 100 30). Kündigung jederzeit mit Wirkung zur jeweils übernächsten
Ausgabe möglich.

Kundenkonto in Österreich:

Salzburger Kredit- und Wechselbank AG, Salzburg,
BLZ 000 185 50, Kto.-Nr. 101-35343-001

Kundenkonto in der Schweiz:

Schweizerischer Bankverein, Zürich, Kto.-Nr. PO-465 060.0

Kundenkonto in den Niederlanden:

ABN Amro Bank, Eindhoven, BLZ 1065135,
Kto.-Nr. 41,28,36,742

Versand und Abonnentenverwaltung:

Abo-Service, Postfach 77 71 12, 30821 Garbsen,
Telefon: 0 51 37/8 78-754, Fax: SAZ 0 51 37/87 12

Für Abonnenten in der Schweiz: Bestellung über:

Thali AG, Abservice, Industriestra. 14, CH-6285 Hitzkirch,
Tel.: 0 41 17 01 11, Fax: 0 41 17 28 85

(Jahresabonnement: sfr 81,-; Studentenabonnement: sfr 73,-)

Lieferung an Handel (auch für Österreich und die Schweiz):
VPM – Verlagsunion Pabel Moewig KG

D-65045 Wiesbaden, Telefon: 0 61 12 66-0

Eine Haftung für die Richtigkeit der Veröffentlichungen kann trotz sorgfältiger Prü-
fung durch die Redaktion vom Herausgeber nicht übernommen werden. Die gelten-
den gesetzlichen und postfachlichen Bestimmungen bei Erwerb, Errichtung und Inbe-
triebung von Sende- und Empfangseinrichtungen sind zu beachten.

Die gewerbliche Nutzung, insbesondere der Schaltpläne und gedruckten Schaltungen,
ist nur mit schriftlicher Genehmigung des Herausgebers zulässig. Die Zustimmung
kann Bedingungen geknüpft sein.

Honorararbeiten gehen in das Verfügungrecht des Verlages über. Nachdruck nur
mit Genehmigung des Verlages. Mit Übergabe der Manuskripte und Bilder an die
Redaktion erteilt der Verfasser dem Verlag das Exklusivrecht zur Veröffentlichung.

Sämtliche Veröffentlichungen in **ELRAD** erfolgen ohne Berücksichtigung eines even-
tuellen Patentschutzes. Warennamen werden ohne Gewährleistung einer freien Ver-
wendung benutzt.

Printed in Germany

© Copyright 1997
by Verlag Heinz Heise GmbH & Co KG

ISSN 0170-1827



Köpfe

Tag für Tag flattern Pressemitteilungen aus aller Welt in die Redaktion. Für uns heißt es dann, die Spreu vom Weizen zu trennen und letzteres für die Leserschaft aufzubereiten. Im Laufe solcher Sortieraktionen treten ab und an echte Stilblüten, Unsinnigkeiten oder Falschmeldungen auf – die an genau dieser Stelle im Heft gewürdigt werden. Und natürlich lächeln uns immer wieder freundliche – oder auch weniger freundliche – Gesichter entgegen. Festgehalten auf Hochglanzpapier, als matter Schwarzweiß-Ausdruck, im DIN-A4-Format oder in der Größe eines durchschnittlichen Be- werbungsfotos.

Im Heft verzichten wir bewußt auf den Abdruck solcher Personalmeldungen, sowohl in Textform als auch auf visuellem Wege. Innerhalb der Redaktionsräume

können wir uns der Verwertung der oftmals reizenden Abbildungen jedoch nicht ganz verschließen. An unserer 'best of'-Wand befinden sich graubesockte Männergrüppchen neben lustigen Stammtischrunden und grimmig dreinschauende Herren Seite an Seite mit männlichen Profilen im Rasterfahndungsformat. Das weibliche Geschlecht glänzt vor allem durch knapp bemessene Kleidung und ein entzückendes Lächeln beim Bedienen technischer Gerätschaften – Klischees à la 'Playboy' sind auch in der ach so harten Technikbranche zu Hause.

Aber es gibt auch immer wieder mal wieder ein schönes Foto ...

Nun ja, aus Beweisgründen wäre jetzt eine kleine Auswahl dieses Sammelsuriums der Eitelkeiten angebracht. Doch aus Rücksicht auf die Modelle und die Herausgeber sehen wir besser davon ab. uk

Lebenselexier

Die Bedeutung einer Stromversorgung wird vielen Anwendern oft erst richtig bewußt, wenn sie einmal ausfällt. Daher gilt es gerade bei der Entwicklung solcher Schaltungen besondere Sorgfalt walten zu lassen.

ELRAD stellt im nächsten Schwerpunkt aktuelle Hilfsmittel und Applikationen zum Einsatz von DC/DC-Wandlern vor und weist den Weg zum sinnvollen Design. Ergänzt wird der Schwerpunkt durch eine Marktübersicht unterbrechungsfreier Stromversorgungen.



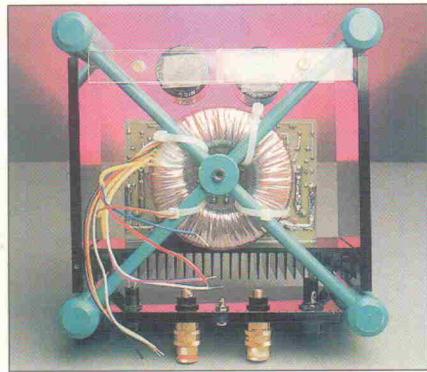
Testserie Funktionsgeneratoren

Der arbiträre Funktionsgenerator vereinigt die Funktionen eines Arbitrary Wave Generators (ARB) mit den Möglichkeiten eines analogen Funktionsgenerators, das heißt, es können Standard-Signalformen erzeugt werden, die den Bedingungen im praktischen Betrieb exakt entsprechen. Arbiträre Funktionsgeneratoren sind als universelle Signalquellen einsetzbar, und je nach Anwendungsbereich müssen sie die unterschiedlichsten Anforderungen erfüllen. In einer Testserie nimmt **ELRAD** die wichtigsten Geräte unter die Lupe.



Endstufen-Design

Bei den vielen Applikationsbeispielen und Demoboards der Halbleiterhersteller sei die Entwicklung einer Audio-Endstufe ein Kinderspiel, meinen Sie? Im Prinzip ja, aber versuchen Sie mal die geforderte Leistung, die mögliche Kühlfläche, den maximalen Preis und die minimalen technischen Daten unter einen Hut zu bekommen! Unser Grundlagen-Mehrteiler zum Thema Endstufen-Design erleichtert den Job ein wenig.



Medizinrichtlinie

Für medizintechnische Geräte gelten in den Mitgliedsländern der EU bislang unterschiedliche Rechts- und Verwaltungs-vorschriften bezüglich Sicherheit, Gesundheitsschutz und Leistung. Wie zuvor die EMV-Richtlinie und auch die Niederspannungsrichtlinie soll jetzt die 'Medical Device Directive 93/42/EWG' – kurz MDD – Klarheit für den Binnenmarkt schaffen. Eine Prüfung neuer Geräte nach der MedGV, der Medizinischen Geräteverordnung, wird es ab dem 14. Juni 1998 nicht mehr geben. Mit dem CE-Zeichen muß der Hersteller dann auch die Übereinstimmung mit



der Medizinrichtlinie erklären. Wie sich die neue Richtlinie auf Design und Tests von Geräten auswirkt, die 'der Erkennung, Verhütung, Überwachung, Behandlung oder Linderung von Krankheiten dienen', ent-schleiert ein Artikel in der nächsten **ELRAD**.

Neue Anschrift

Die Anschrift der neuen **ELRAD**-Redaktion lautet:

ELRAD
Bruchmann Verlag GmbH
Max-Planck-Straße 13
85716 Unterschleißheim
(bei München)
☎ 0 89/31 78 17-01
(Zentrale)
☎ 0 89/31 78 17-09

Den verantwortlichen Redakteur, Kurt Seiler, erreichen Sie unter der Durchwahl:

☎ 0 89/31 78 17-111



Sensoren

für industrielle und MSR-Anwendungen: von Drucksensoren (Haushalts- und medizinische Geräte) über Beschleunigungssensoren (z.B. in der Airbag-Steuerung) bis zu chemischen Sensoren (z.B. CO-Sensoren als Rauchmelder).

Mikrocontroller

für Controlling-Anwendungen jeglicher Art.

Motorola bietet das breiteste Spektrum am Markt, von den M68HC05/08/11/12/16/300-Familien bis zu den MPC500- und MPC800-RISC-Controllern. Alle Familien werden durch OTPs unterstützt.

Signalprozessoren

der DSP56000/300/800-Familien für den Einsatz in Abstandsradar-Anlagen, Anrufbeantwortern, Diktiergeräten, Dolby-Surround-Systemen, Gehörhilfen, Handys, Motorsteuerungen, Spracherkennungssystemen oder schnurlosen Telefonen.

Analoge Bausteine

vom Operationsverstärker, Spannungsregler und Comparator über hochkomplexe Motorsteuerungs-ICs, Lade-ICs (für intelligente Ladegeräte) und Schrittmotor-Steuer-ICs bis zu Telekommunikations-Bausteinen für analoge und ISDN-Anwendungen.

Leistungshalbleiter

wie IGBTs, Power-Module, Power-ICs und Schottkydioden für den Einsatz in Geschwindigkeitssteuerungen, Lampensteuerungen, Motorreglern, Leistungs-umsetzern oder Antrieben aller Art wie autom. Sitzverstellung, Fensterheber etc.

<http://motorola.com/sps>

your best link to

embedded components



MOTOROLA

What you never thought possible.

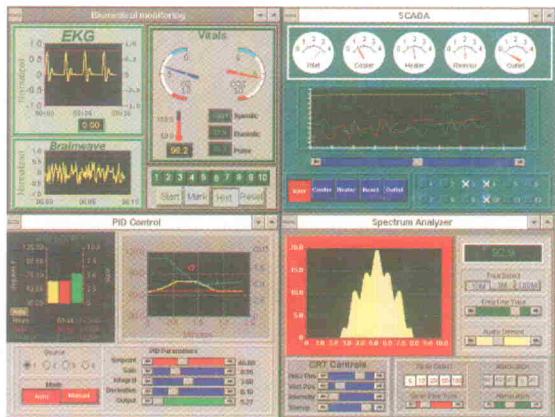
Weitere Informationen: Motorola GmbH, Geschäftsbereich Halbleiter, Schatzbogen 7, 81829 München, Tel. (0 89) 9 21 03 - 5 59, Fax (0 89) 9 21 03 - 6 01. Oder von Ihrem bevorzugten Distributor.

DEUTSCHLAND: AVNET EMG, München, Tel. 089-451 1001, Fax 089-451 10254; EBV Elektronik, Kirchheim-Heimstetten, Tel. 089-991 14-0, Fax 089-991 14-422; Future Electronics, München-Unterföhring, Tel. 089-957 27-0, Fax 089-957 27-140; SEI / Jermyn, Limburg, Tel. 06431-508-0, Fax 06431-508289; Mütron, Müller, Bremen, Tel. 0421-30560, Fax 0421-30561; SASCO SEMICONDUCTOR, Putzbrunn, Tel. 089-461 11-0, Fax 089-461 1270; SPOERLE ELECTRONIC, Dreieich, Tel. 06103-304-0, Fax 06103-304201 / 30 4304.

ÖSTERREICH: EBV Elektronik, Wien, Tel. 01-894 17 75, Fax 01-8 94 17 75; SEI / Elbatex, Wien, Tel. 01-8 6642-0, Fax 01-8 6642-400; SPOERLE ELECTRONIC, Wien, Tel. 01-36 04 60, Fax 01-369 2273.

SCHWEIZ: SEI / Elbatex, Wettingen, Tel. 056-437 5111, Fax 056-437 5411; EBV Elektronik, Dietikon, Tel. 01-7456 161, Fax 01-741 51 10; SPOERLE ELECTRONIC, Opfikon-Glattbrugg, Tel. 01-874 6262, Fax 01-874 6200.

Real-Time Graphic Tools



Unverschämt gut...

Unverschämt gut sehen Ihre Anwendungen aus, die Sie mit den neuen **Real-Time Graphic Tools** für DOS oder Windows™ realisieren.

Egal, ob Sie für Windows 3.1, Windows NT, Win32 oder Windows 95 programmieren, es stehen Ihnen sowohl die 16-Bit als auch 32-Bit DLLs zur Verfügung.

Die bekanntermaßen exzellente Darstellung und Funktionsvielfalt der **Real-Time Graphic Tools** ist in der Revision 2.0 zu weiterer Perfektion entwickelt worden. Lassen Sie sich begeistern von den Möglichkeiten dieses einmaligen Paketes für **mehr Brillanz und verkürzte Entwicklungszeiten**:

- Kostenlose DEMOs verfügbar
- 14 Tage Rückgabe-Recht
- 6 Monate kostenl. Telefon-Service

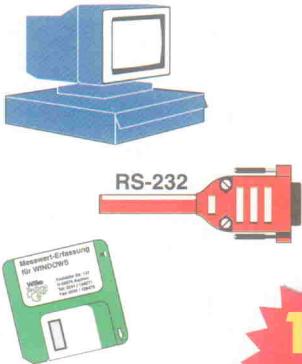
Real-Time Graphic Tools für DOS incl. Source-Codes für diese Compiler:

C/C++ (Borl./Turbo) ... 620,-/713,-
C/C++ (MS/Visual) ... 620,-/713,-
C/C++ (Watcom) 620,-/713,-
Pascal (Borl./Turbo) .. 620,-/713,-

- Professionelle Oberfläche

Wilke Technology GmbH • Krefelder Str. 147 • 52070 Aachen • Tel: 0241 / 918 900 • FAX: 0241 / 918 9044

Meßwert-Erfassung



173,-
198,-

95,-

Protek 506 173,- / 198,-
Gummistöß-Schutz 8,- / 9,-

Protek 506 jetzt ordern!

Mit 14 Tagen Rückgaberecht!

Überblick, in % oder der jeweiligen Einheit

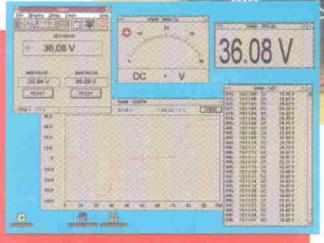
Protek 506: Zum Preis eines Multimeters gibt es jetzt ein komplettes Meßwert-Erfassungs-System. Es ist alles enthalten für den sofortigen Erfolg:

- Universal-Multimeter
- RS-232 Schnittstelle
- PC-Anschlußkabel
- Software für WINDOWS™

Das Protek 506 steckt voll nützlicher Funktionen:

- Extra großes Display
- zahlreiche Anzeige-Funktionen
- 3-fache Meßwert-Anzeige: 2 x Digital, 1 x Analog
- Vielfältige Meßmöglichkeiten: V_{AC} , V_{DC} , A_{AC} , A_{DC} , R, C, L, Hz, dB, C , F , Logic-Test, Dioden- und Durchgangs-Test, Signal-Generator.
- 10 Meßwertspeicher
- Auto Power Off (ab schaltbar)
- Manuell und Auto-Range
- MIN / MAX und Durchschnitts-Werte
- Relativ-Messungen für den schnellen Überblick, in % oder der jeweiligen Einheit

Kompl. mit Bereitschafts-Tasche, Meßschneiden, WINDOWS™-Software, RS-232 Kabel, Schulen, Händler und Großabnehmer, Batterie, Handbuch u. 12 Monaten Garantie: bitte Spezial-Angebot einholen!



Industrie-Automatisierung
Elektronik-Entwicklung
Datentechnik



BASIC-Computer ab 28,- / 32,-



Abb: BASIC-Knopf®

BASIC-Briefmarke® + BASIC-Knopf®

Komplette 1-Platinen Steuer-Computer im Kleinst-Format, mit:

- CPU
- RAM + ROM
- EEPROM (Programm + Var.)
- 8x I/O: analog/digital/seriell
- PC-Schnittstelle
- BASIC-Knopf® Programmier- u. Test-Adapter 149,-/171,-

BASIC-Knopf® und BASIC-Briefmarke® enthalten alle Funktionen um Steuer- und Regel-Aufgaben auf engstem Raum und mit minimalem Stromverbrauch zu realisieren wie in zahlreichen Veröffentlichungen berichtet, u.a:



Wilke Technology GmbH • email: info@wilke.de • Internet: http://www.wilke.de

Speicher-Scope



3 Geräte
in 1

1550,-
1782,-

50 Mhz

Moderne Oszilloskop-Technik

so günstig und leistungsfähig! Das DataBlue 6000® mit großer Bandbreite und vielen interessanten Zusatzfunktionen bietet ein unschlagbares Preis/Leistungs-Verhältnis! Es vereint 3 Instrumente in einem: Das Oszilloskop, einen Logic-Analyser sowie ein Multimeter. Besondere Merkmale sind die einfache Handhabung, die Fernsteuerung sowie die Möglichkeit zum Graphik-Ausdruck.

DataBlue 6000®:

- 50 Mhz Sampling-Frequenz
- 100 ns ... 2 ns / Teil
- 5 mV ... 20 V / Teil
- 2048 Worte Meßtiefe, 8 bit Auflösung
- 15 Speicher für Kurven
- Ch-1, Ch-2, add, sub, 2-Kan, Normal, Compressed, Roll
- XY-Darstellung

Logic-Analyser:

- 16-Kanal / 50 Mhz
- Impedanz: 1 MΩ / 10 pF
- Pegel: TTL, CMOS, -2,5...7,5 V
- Ext: Trig-In, Trig-Out, Clk-In
- Verknüpfungen: AND / OR

Multimeter:

- Autorange
- +/-4000 Counts Wertebereich
- große Digital + Bar-Anzeige
- V_{AC} , V_{DC} , A_{AC} , A_{DC} , R, Hz, C

Wilke Technology GmbH • email: info@wilke.de • Internet: http://www.wilke.de